

DOI: 10.13382/j.jemi.B2508944

面向 FPGA 部署的航磁补偿加速器架构设计*

邓智瀚^{1,2} 蔡浩原¹ 刘晓东^{1,2} 陈骏彬^{1,2} 朱万华¹

(1. 中国科学院空天信息创新研究院 北京 100190; 2. 中国科学院大学电子电气与通信工程学院 北京 100049)

摘要:在航磁测量中,磁信息的质量需要高精度的数据处理与实时性保障。针对现有基于通用处理器的软件补偿系统在嵌入式平台中存在计算延迟大且时序不可预测,难以满足无人机等载荷受限平台对实时性与确定性的严苛要求等问题,提出一种针对托尔斯-劳森(Tolles-Lawson, TL)模型的现场可编程门阵列(field-programmable gate array, FPGA)硬件加速架构。通过对 TL 模型信息行向量进行面向硬件的代数重构,在 Xilinx Artix-7 平台上设计并对比了“全并行流水”与“分时复用”两种处理架构计算效果。实验结果表明,全并行架构将单次补偿延迟压缩至 540 ns,但需消耗 132 个数字信号处理器(digital signal processor, DSP);而分时复用架构通过浮点单元共享,仅占用 9 个 DSP 与 7 273 个查找表(look-up table, LUT),在 6.1 μ s 的延迟下实现了逾 90% 的 DSP 资源节约率。基于 Cessna 208 飞行平台的实测数据验证显示,该系统的补偿改善比最高达 14.8,磁干扰信号标准差从 364.5 pT 降至 24.7 pT。相比于通用处理器的软件实现,该硬件架构在保持补偿精度基本相当的前提下,计算效率提升了 1~2 个数量级。该设计有效解决了高精度磁补偿算法在低功耗硬件上的部署问题,实现了高精度、强实时、强确定性的机载航磁在线补偿,为无人机及轻型航空器等平台的航磁系统提供了一种低成本、工程可落地的实现方案。

关键词:航磁补偿;TL 模型;FPGA 实现;分时复用;流水线结构

中图分类号: TN492;TP212.1 **文献标识码:** A **国家标准学科分类代码:** 510.4030

Design of an aeromagnetic compensation accelerator architecture for FPGA deployment

Deng Zhihan^{1,2} Cai Haoyuan¹ Liu Xiaodong^{1,2} Chen Junbin^{1,2} Zhu Wanhua¹

(1. Aerospace Information Research Institute, Chinese Academy of Sciences, Beijing 100190, China; 2. School of Electronic, Electrical and Communication Engineering, University of Chinese Academy of Sciences, Beijing 100049, China)

Abstract:In aeromagnetic surveys, the quality of magnetic information requires high-precision data processing and real-time assurance. Aiming at the problems that existing software compensation systems based on general-purpose processors suffer from high calculation latency and unpredictable timing on embedded platforms, making it difficult to meet the strict requirements for real-time performance and determinism of payload-constrained platforms such as unmanned aerial vehicles (UAVs), this paper proposes an FPGA hardware acceleration architecture for the Tolles-Lawson (TL) model. By performing hardware-oriented algebraic reconstruction on the TL model information row vectors, two processing architectures, namely “fully parallel pipelining” and “time-division multiplexing,” were designed and compared on the Xilinx Artix-7 platform. Experimental results indicate that the fully parallel architecture compresses the single compensation latency to 540 ns but consumes 132 digital signal processing (DSP) slices; whereas the time-division multiplexing architecture, through floating-point unit sharing, occupies only 9 DSPs and 7273 look-up tables (LUTs), achieving over 90% DSP resource saving rate with a latency of 6.1 μ s. Measured data validation based on the Cessna 208 flight platform shows that the compensation improvement ratio of the system reaches up to 14.8, and the standard deviation of magnetic interference signals decreases from 364.5 pT to 24.7 pT. Compared with software implementations on general-purpose processors, this hardware architecture improves calculation efficiency by 1-2 orders of magnitude while maintaining basically equivalent compensation precision. This design effectively

收稿日期: 2025-12-08 Received Date: 2025-12-08

* 基金项目:中国科学院战略性先导科技专项(B)(XDB1110401)资助

solves the deployment problem of high-precision magnetic compensation algorithms on low-power hardware, realizes airborne aeromagnetic online compensation with high precision, strong real-time performance, and strong determinism, and provides a low-cost and engineering-feasible implementation scheme for aeromagnetic systems on platforms such as UAVs and light aircraft.

Keywords: aeromagnetic compensation; TL model; FPGA implementation; time-division multiplexing; pipeline architecture

0 引言

航空磁测作为一种高效、非接触的地球物理探测技术,在矿产资源勘探^[1]、地质构造研究^[2]、环境监测^[3]乃至国防军事领域的磁信息导航中扮演着至关重要的角色。随着无人机等新型飞行平台的广泛应用,航磁测量系统正朝着小型化、高精度、高动态、高集成的方向发展^[4-5]。然而,飞行器平台自身复杂的电磁环境会产生强烈的磁干扰,其强度远超目标地磁异常信号,成为制约探测精度的核心瓶颈^[6]。因此,对平台磁干扰进行精确、实时的补偿,是保障航磁数据质量的关键前提。在众多补偿技术中,基于物理模型的托尔斯-劳森(Tolles-Lawson, TL)模型因其理论完备且效果稳定,至今仍是航磁补偿领域应用最广泛的经典方案^[7-8]。传统的TL模型的工程应用通常在通用微处理器上以软件算法形式实现,现场可编程门阵列(field-programmable gate array, FPGA)芯片仅负责数据的采集。邓国庆^[9]基于高级精简指令集机器(advanced risc machines, ARM)架构设计磁测控系统软件,进而构建无人机磁梯度探测一体化测控系统。Zhang等^[10]使用Zynq可编程逻辑端控制模数转换器(analog-to-digital converter, ADC)芯片进行磁探头数据采集,数据处理模块采用C与C++混合编程方式开发,运行于嵌入式ARM Linux平台。凌姐丫^[11]采用FPGA作为12路磁场分量信号的采集和传输控制器,再通过灵活静态存储控制器(flexible static memory controller, FSMC)总线传输给STM32进行数据的磁补偿。此类方案虽然灵活,但在处理高速、多通道的磁场数据流时,其串行处理架构易导致显著的计算延迟和性能瓶颈,难以满足日益严苛的实时性要求。近年来,有研究尝试引入神经网络等先进算法对TL模型进行优化。刘强等^[12]提出使用一维卷积神经网络对TL模型补偿的结果进行二次补偿。王劲楠等^[13]提出基于生成对抗网络和长短期记忆网络的改进TL磁补偿模型,显著提升噪声识别精度和航磁补偿水平,但同时加剧了平台的计算负担,对实时确定性系统的性能提出了更为严苛的要求。

为突破传统处理方式的局限性,FPGA以其固有的并行处理能力、深度流水线架构和纳秒级的确定性延迟,为多种场景下的高速信号实时处理提供了理想的硬件平台^[14]。戴伟杰等^[15]基于FPGA设计了一套YOLOv2算法针对铝片表面缺陷进行检测。林诗远等^[16]研制基于

FPGA的高速动态测量数据采集系统用以解决长距离多轴激光干涉测长同步动态数据采集问题。任勇峰等^[17]以FPGA为控制芯片设计了一套多通道信号的采集装置。李浩等^[18]以FPGA为硬件平台设计并实现了一种全并行的高速数字调制信号产生架构。已有研究证实,FPGA在航磁系统的数据采集与初步处理中展现出巨大潜力^[19-20]。然而,目前多数应用仅将FPGA作为高速接口或协处理器,并未针对TL补偿模型的核心运算进行深度定制和硬件加速。将复杂的补偿算法完全转化为专用的硬件电路,以发挥FPGA的极致性能,是当前研究的重点和难点。

针对上述实时性瓶颈问题,本文提出一种面向TL航磁补偿模型的FPGA加速器架构方案,通过全硬件化的寄存器传输级(register transfer level, RTL)计算电路,从体系结构层面突破传统软件实现的性能与确定性限制。与现有工作相比,本文针对TL模型中永久磁场、感应场和涡流场3类干扰,对信息行向量计算流程进行面向硬件的重构与简化,形成适合FPGA实现的显式运算结构,在保持补偿精度的前提下降低了运算复杂度;提出并实现“全并行流水”和“分时复用”2种不同的FPGA架构,在中低资源器件上实现对浮点单元的深度复用和数据通路优化,在显著压缩数字信号处理器(digital signal processor, DSP)与逻辑资源占用的同时满足机载航磁的实时性要求;系统对比了FPGA实现与MATLAB双精度实现,从定点/浮点混合与有限位宽等因素分析其对航磁信号标准差(standard deviation, STD)和改善比(improvement ratio, IR)的影响,证明在精度与实时性之间可以获得兼顾工程可行性的优选折中。实验结果表明,在50 MHz时钟控制中,该设计将单次补偿延迟在“分时复用”架构下降低至6.1 μs ,在“全并行流水”架构下降低至540 ns,2种架构在资源与时延之间提供可配置权衡,且时延稳定可预测,可为无人机等高动态平台提供高性能、强实时的航磁补偿硬件解决方案。

1 TL航磁补偿算法模型

TL模型是航磁补偿中去除飞行平台磁干扰的基础,该模型是由Tolles和Lawson提出,指出机身磁性材料特性和飞行平台切割磁场产生的磁干扰可以分为永久磁场、感应场和涡流场^[21]3部分,飞行平台的总干扰可以表示为:

$$\vec{B}_{body} = \vec{B}_{perm} + \vec{B}_{body} + \vec{B}_{eddy} \quad (1)$$

式中: $\vec{B}_{body}$ 为机体总的磁干扰矢量; $\vec{B}_{perm}$ 为永久磁场, $\vec{B}_{ind}$ 为感应场; $\vec{B}_{eddy}$ 表示涡流场。

为了消除光泵磁力仪上的机体磁干扰标量,需要将

$\vec{B}_{body}$ 投影到总场,利用式(2)计算机身相对于总场 $\vec{B}_t$ 的方向余弦 $\hat{B}_t$;

$$\hat{B}_t = \frac{\vec{B}_t}{|\vec{B}_t|} = [u_1 \quad u_2 \quad u_3]^T \quad (2)$$

式中: $u_i (i = 1, 2, 3)$ 表示机体总的磁干扰矢量在飞行平台机体坐标系 3 个轴 (X, Y, Z) 上的方向余弦。TL 模型中的永久磁场标量值 B_{perm} 大小由航磁测量平台上固有的恒定磁场所决定,相对平台坐标系来说是固定的,所以在磁通门磁力仪 3 个轴上的值也是固定的,用测量到的方向余弦表示:

$$B_{perm} = [u_1 \quad u_2 \quad u_3] \begin{bmatrix} a_1 \\ a_2 \\ a_3 \end{bmatrix} = \sum_{i=1}^3 a_i u_i \quad (3)$$

式中: a_i 表示永久磁场补偿系数; B_{perm} 表示永久磁场的标量值。

感应场是软磁物质在运动平台上受到地磁场磁化产生的,其磁干扰在任一轴上的分量与地磁场在相应轴上的投影成正比,标量表达式如式(4)。

$$B_{ind} = |\vec{B}_t| [u_1 u_2 u_3] \begin{bmatrix} b_{11} & b_{12} & b_{13} \\ b_{21} & b_{22} & b_{23} \\ b_{31} & b_{32} & b_{33} \end{bmatrix} \begin{bmatrix} u_1 \\ u_2 \\ u_3 \end{bmatrix} = |\vec{B}_t| \sum_{i=1}^3 \sum_{j=1}^3 b_{ij} u_i u_j \quad (4)$$

式中: b_{ij} 表示感应场补偿系数; $|\vec{B}_t|$ 为总场的标量值,实际可以通过光泵磁力仪。

第三项涡流场则是由飞行运动平台带电部件切割地磁场引发磁通量的变化而产生。涡流场在各个轴上的分量与地磁场在各轴上的磁场变化率成正比,其表达式如式(5)。

$$B_{eddy} = |\vec{B}_t| [u_1 u_2 u_3] \begin{bmatrix} c_{11} & c_{12} & c_{13} \\ c_{21} & c_{22} & c_{23} \\ c_{31} & c_{32} & c_{33} \end{bmatrix} \begin{bmatrix} \dot{u}_1 \\ \dot{u}_2 \\ \dot{u}_3 \end{bmatrix} = |\vec{B}_t| \sum_{i=1}^3 \sum_{j=1}^3 c_{ij} u_i \dot{u}_j \quad (5)$$

式中: c_{ij} 表示感应场补偿系数, $\dot{u}_i (i \in \{1, 2, 3\})$ 是对 $u_i (i \in \{1, 2, 3\})$ 相对于时间求导。

通过式(1)~(5)可以得到飞行平台总的磁干扰

B_{body} 为:

$$B_{body} = B_{perm} + B_{ind} + B_{eddy} = \sum_{i=1}^3 a_i u_i + |\vec{B}_t| \sum_{i=1}^3 \sum_{j=1}^3 b_{ij} u_i u_j + |\vec{B}_t| \sum_{i=1}^3 \sum_{j=1}^3 c_{ij} u_i \dot{u}_j \quad (6)$$

将式(6)写成更为紧凑的形式:

$$B_{body} = \mathbf{A}\mathbf{B} \quad (7)$$

式中: $\mathbf{A}$ 表示由 $u_i, u_i u_j, u_i \dot{u}_j$ 实时采集到的磁信息余弦值组成的信息行向量。 $\mathbf{B}$ 表示由 18 项补偿系数 a_i, b_{ij}, c_{ij} 组成的列向量。值得注意的是,尽管式(6)在形式上包含了 21 项补偿系数,然而由于交叉项 $u_i u_j$ 与 $u_j u_i$ 的对称性,最终的补偿模型可简化为 18 项。将行向量 $\mathbf{A}$ 展开成具体形式:

$$\mathbf{A} = [u_1, u_2, u_3, |\vec{B}_t| u_1 u_1, |\vec{B}_t| u_1 u_2, |\vec{B}_t| u_1 u_3, |\vec{B}_t| u_2 u_2, |\vec{B}_t| u_2 u_3, |\vec{B}_t| u_3 u_3, |\vec{B}_t| u_1 \dot{u}_1, |\vec{B}_t| u_1 \dot{u}_2, |\vec{B}_t| u_1 \dot{u}_3, |\vec{B}_t| u_2 \dot{u}_1, |\vec{B}_t| u_2 \dot{u}_2, |\vec{B}_t| u_2 \dot{u}_3, |\vec{B}_t| u_3 \dot{u}_1, |\vec{B}_t| u_3 \dot{u}_2, |\vec{B}_t| u_3 \dot{u}_3] \quad (8)$$

通过矫正飞行确定补偿系数 $\mathbf{B}$ 后,关键的补偿步骤是依据采集到的磁数据实时计算出信息行向量 $\mathbf{A}$ 。利用 FPGA 可通过构建专用流水线实现实时信息行向量 $\mathbf{A}$ 的计算,进而对航磁数据进行补偿,式(9)中的 B_{comp} 即为去除飞行平台磁干扰后的有效磁信息。

$$B_{comp} = |\vec{B}_t| - B_{body} \quad (9)$$

采用其他通用嵌入式芯片通常需对采集的数据在采集系统和补偿系统之间传输再进行补偿。相比之下, FPGA 方案在资源利用效率和数据处理实时性方面表现更优。

2 电路模块整体设计

面向 FPGA 部署的 TL 航磁补偿模型要求在有限逻辑资源约束下完成高精度浮点梯度计算与乘除法运算。故本文设计并行处理架构的同时,针对并行计算单元占用大量 DSP 资源、数据缓存逻辑复杂等问题,设计了完全分时复用架构。在分时复用架构中,通过共享浮点除法、乘法与减法器,实现对所有算术操作的串行调度与可预测延时控制,从而在实时性与资源利用率之间取得优良平衡;并在此基础上,与高吞吐量的并行处理架构形成对比与互补。两种架构的整体模块框架如图 1 所示。

航磁补偿核心计算模块包含数据采样寄存区、梯度计算单元、整数/浮点转换以及计算控制单元。系统在硬

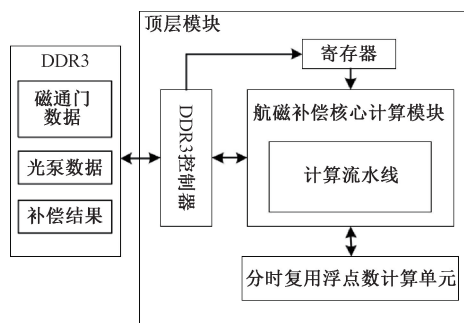


图1 整体硬件架构框图

Fig. 1 Overall hardware architecture diagram

件上以状态机 (finite state machine, FSM) 为核心调度机制,控制各阶段计算资源的按序使用,形成处理数据流

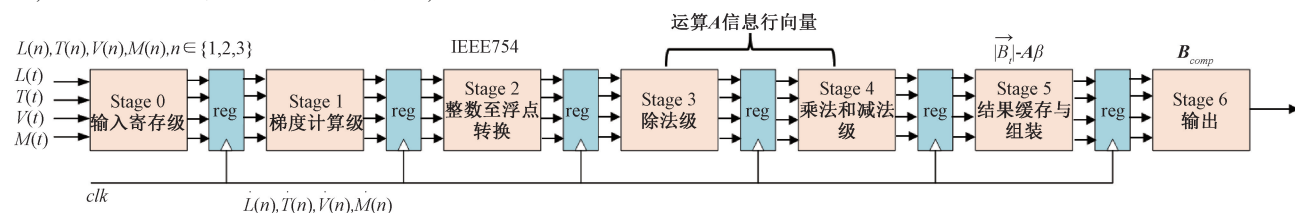
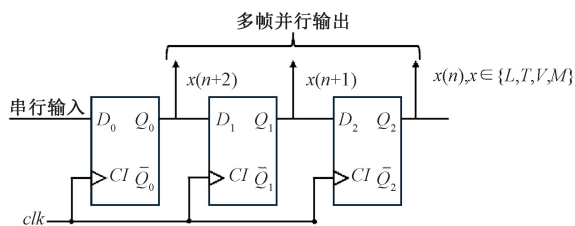


图2 32位 IEEE754 浮点数7级流水线结构框图

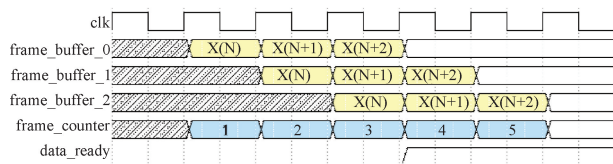
Fig. 2 Block diagram of a 7-stage pipeline structure for 32-bit IEEE754 floating-point numbers

在 Stage 0 中,首先将输入的新帧定点数据进行锁存,并更新 2 级移位寄存器,从而获取第 $n-1$ 与 $n-2$ 帧的历史数据,如图 3 所示。随后,通过计数器判断已积累的历史数据是否充足;若满足条件,则为后续的梯度计算完成预备。



(a) 移位寄存器数字逻辑电路

(a) Digital logic circuit diagram of shift register



(b) Stage 0时序示意图

(b) Stage 0 timing diagram

图3 输入寄存器级作用示意图

Fig. 3 Schematic Diagram of the Input Register Stage Function

Stage 1 基于当前 n 帧与 $n+2$ 帧对 L, T, V, M 进行整数梯度计算。

水线。

2.1 数据处理流水线

为实现高效数据处理,本设计采用基于时钟驱动的流水线结构,其操作流程基于 FSM 进行集中式调度。引入 FSM 调度策略一方面能够优化关键路径,从而提高系统的整体工作频率;另一方面,它将算法映射为一系列定义清晰的时序阶段,这为后续的调试与维护提供了便利。该流程依次涵盖数据接收、历史帧缓存、梯度计算、浮点转换、除法与多步骤乘减运算,最终生成补偿矩阵。将磁通门 X, Y, Z 轴在时间 t 时采集到磁数据表示为 $L(t), T(t), V(t)$, 光泵磁力仪采集到的磁标量表示为 $M(t)$, 经过模块处理最终输出光泵磁力仪采集的补偿后的磁标量数据。具体流水线安排如图 2 所示。

$$\dot{x}(n+1) = \frac{x(n+2) - x(n)}{2} \times F_s \quad (10)$$

式中: F_s 为处理周期。

为适应不同型号的磁传感器,处理架构输入默认为整数,在 Stage 2 中将整数梯度转换成 IEEE754 浮点,确保后续乘法、除法精度。如图 4 所示,系统采用单精度浮点数作为运算结果的标准格式。



图4 IEEE754 单精度浮点数结构

Fig. 4 IEEE 754 single-precision floating-point structure

Stage 3 为除法阶段,根据 FPGA 资源可选择复用单个浮点除法器或进行并行除法计算,执行 $(L/M), (T/M), (V/M), (1/M)$, 输出 4 组除法结果。Stage 4 利用乘法器和减法器进行多次计算,得到处理中间结果即 A 信息行向量。Stage 5 将中间结果写入缓存数组中,并采用计算好的信息行向量 A 与已知的补偿系数进行矩阵相乘,并最终对航磁数据进行补偿。Stage 6 按照规定的帧结构,通过 DDR3 控制器将结果进行输出并储存。

2.2 浮点运算单元资源优化

在 Stage 3~Stage 5 的流水线中,需执行大量浮点数运算。这就要求在代数层面清晰界定运算逻辑与步骤,

同时在硬件设计层面明确对应的处理架构与实现方案。

为明确式(8)行向量中与 $\dot{u}_i$ 相关的余弦求导项的具体构成,现需求将其展开为基于三轴磁测数据的显式表达式:

$$\begin{aligned}\dot{u}_1 &= \frac{d}{dt}\left(\frac{L}{M}\right) = \left(\frac{\dot{L}}{M} - \frac{L\dot{M}}{M^2}\right) \\ \dot{u}_2 &= \frac{d}{dt}\left(\frac{T}{M}\right) = \left(\frac{\dot{T}}{M} - \frac{T\dot{M}}{M^2}\right) \\ \dot{u}_3 &= \frac{d}{dt}\left(\frac{V}{M}\right) = \left(\frac{\dot{V}}{M} - \frac{V\dot{M}}{M^2}\right)\end{aligned}\tag{11}$$

将式(11)代入式(8),并将行向量 **A** 使用测量数据完全显时表达:

$$\begin{aligned}\mathbf{A} &= \left[\frac{L}{M}, \frac{T}{M}, \frac{V}{M}, \frac{L^2}{M}, \frac{LT}{M}, \frac{LV}{M}, \frac{T^2}{M}, \frac{TV}{M}, \frac{V^2}{M}, \right. \\ &\quad \dot{M}\frac{L}{M}\left(\frac{\dot{L}}{M} - \frac{L\dot{M}}{M^2}\right), \dot{M}\frac{T}{M}\left(\frac{\dot{T}}{M} - \frac{T\dot{M}}{M^2}\right), \\ &\quad \dot{M}\frac{L}{M}\left(\frac{\dot{V}}{M} - \frac{V\dot{M}}{M^2}\right), \dot{M}\frac{T}{M}\left(\frac{\dot{L}}{M} - \frac{L\dot{M}}{M^2}\right), \\ &\quad \dot{M}\frac{T}{M}\left(\frac{\dot{T}}{M} - \frac{T\dot{M}}{M^2}\right), \dot{M}\frac{T}{M}\left(\frac{\dot{V}}{M} - \frac{V\dot{M}}{M^2}\right), \\ &\quad \dot{M}\frac{V}{M}\left(\frac{\dot{L}}{M} - \frac{L\dot{M}}{M^2}\right), \dot{M}\frac{V}{M}\left(\frac{\dot{T}}{M} - \frac{T\dot{M}}{M^2}\right), \\ &\quad \left.\dot{M}\frac{V}{M}\left(\frac{\dot{V}}{M} - \frac{V\dot{M}}{M^2}\right)\right]\end{aligned}\tag{12}$$

如式(12)所示,信息行向量的计算涉及大量浮点运算(包括频繁的乘法、除法及减法),且其中存在重复的计算项。

从最终需求的行向量可知,为实现有限资源条件下的高效实现,需从 2 方面进行优化:其一,通过合理规划计算步骤以消除冗余运算;其二,根据 FPGA 的资源约束,对浮点运算单元进行针对性设计,若资源充足,可采用完全并行处理架构;若资源受限,则可采用分时复用策略以提升资源利用率。

若将所有运算置于单一并行周期内完成,据初步估算,仅单个浮点乘法器便需消耗 200~300 个查找表(look-up table, LUT)及 1~3 个数字信号处理器模块(DSP),而单个浮点除法器的资源消耗更高达 700~800 个 LUT。总计超过 30 次的并行浮点运算将导致总资源需求超过 18 000 个 LUT 和 90 个 DSP 模块。这对于资源受限的 FPGA 而言,如 Xilinx Artix-7 xc7a35T,其功耗将难以承受,并极有可能面临计算资源紧张乃至不足的风险。

在浮点数运算场景中,DSP 资源的充足性是核心考量指标之一。由表 1 数据可见,中低端 FPGA 型号的 DSP 切片数量仅为 40 个,该资源规模难以满足全并行浮

点数运算的需求;而高端 FPGA 型号具备充足的 DSP 资源配置,能够为行向量 **A** 的全并行计算提供可靠的硬件支撑。

表 1 Xilinx FPGA 主流型号资源对比

Table 1 Core resource comparison of xilinx fpga mainstream models

系列	代表型号	LUT 数量	Block RAM/Kb	DSP 数量
Spartan	XC7S50	8 150	630	40
Artix	XC7A35T	2 600	1 500	40
Kintex	XC7K410T	31 775	30 000	1 540
Virtex	XC7V2000T	2 018 880	118 800	3 600

由此,针对拥有不同资源的 FPGA,分别设计并行和分时复用的处理框架,在资源有限时中采用共享单核、分时调度思路,通过有限的浮点运算单元在不同时隙完成多项子任务。

1) 浮点除法以及调度策略

Stage 3 为除法级流水线,将被除数和除数分别表示为 *X* 和 *Y*,根据浮点数标准格式,可用式(13)表示。

$$\begin{cases} X = (-1)^{S_1} \cdot 2^{E_1-Bias} \cdot (1.f_1) \\ Y = (-1)^{S_2} \cdot 2^{E_2-Bias} \cdot (1.f_2) \end{cases}\tag{13}$$

式中:*Bios* 为偏移量。由此 2 个浮点数的运算结果可以表示为:

$$Q = \frac{X}{Y} = (-1)^{(S_1 \oplus S_2)} \cdot 2^{E_1-E_2} \cdot \left(\frac{1.f_1}{1.f_2}\right)\tag{14}$$

根据式(14)的计算过程,将其浮点数除法分为以下 6 个步骤,如图 5 所示^[22-23]:

(1) 异常检查,检查除数是否为零,被除数和除数是否为 NaN。

(2) 操作数拆分,将 *X* 和 *Y* 都按照规则拆分为符号、阶码和尾数。

(3) 数据处理,对符号位进行异或运算;把存储格式中的阶码(移码)还原、扩展符号位并转成补码,用加补码的方式实现阶码相减;尾数相除。

(4) 规格化,当尾数相除结果小于一时,其结果左移一位,使其符合浮点数标准规格,再对应调整指数数值。

(5) 指数溢出判断。

(6) 尾数舍入,尾数处理结果可能会超过 23 位,需要对其进行舍入以符合规范。

同时,为适配不同规模的 FPGA 资源,在 Stage 3 可采用并行或分时复用的方式对浮点除法器进行调度,如图 6 所示。

相较于并行处理结构,分时复用结构需要输入端的 4 选 1 多路选择器,牺牲了速度来换取更少的资源使用,其中定义了步进计数器(Div_step_counter)和延迟计数器(Op_latency_counter),分别追踪整体除法进度和每次

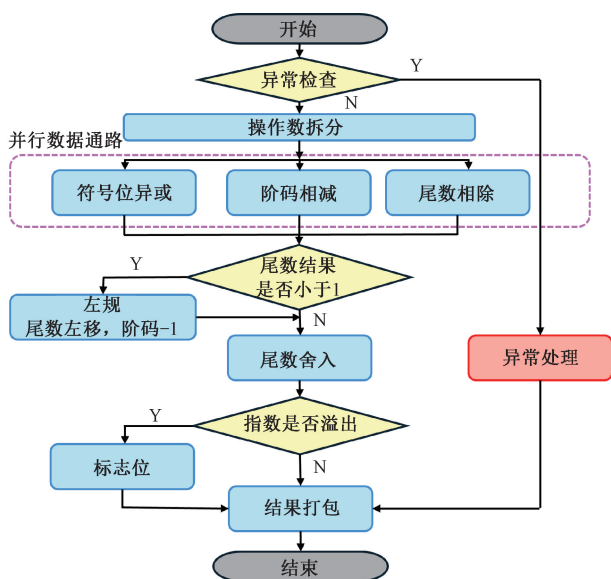
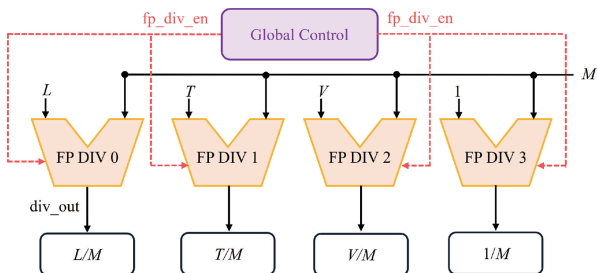


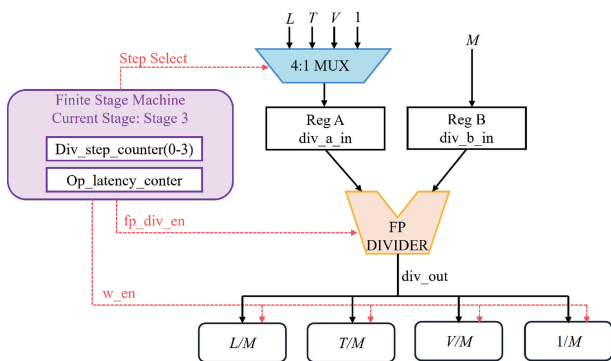
图5 浮点数除法运算过程

Fig. 5 The process of floating point division operation



(a) 全并行除法硬件架构

(a) All-parallel division logic circuit diagram



(b) 分时复用除法硬件架构

(b) Time-division multiplexing division logic circuit diagram

图6 并行和分时复用浮点数除法硬件架构示意图

Fig. 6 Schematic diagram of parallel and time-division multiplexing floating-point division hardware architecture

$$\begin{cases} \theta_i = \frac{i}{M}, i \in \{L, T, V\} \\ \theta_M = \frac{1}{M} \end{cases} \quad (15)$$

等待延迟计数器 $t_d = N_{DIV}$ 完成计时,即完成一次除法操作,再将结果写入寄存阵列, N_{DIV} 为单次除法所需周期。由此,同一除法器在4个时隙内完成所有必要的 L/M 、 T/M 、 V/M 、 $1/M$ 运算,无需为每个通道配置独立运算核,相当于把原并行除法映射为长度为 $4 \times N_{DIV}$ 的时域流水线。与此同时,行列式 A 的1~3项计算也在此过程中完成。

2) 浮点乘法与减法以及调度策略

Stage 4 为乘法与减法级流水线,浮点数乘法运算过程与浮点数除法运算过程类似,将式(13)中的2个浮点数相乘,结果的表达式为:

$$Q = X \cdot Y = (-1)^{(S_1 \oplus S_2)} \cdot 2^{E_1 + E_2 - 2Bias} \cdot (1.f_1 \cdot 1.f_2) \quad (16)$$

由式(16)可见,在浮点数乘法运算过程中,计算出浮点数的实际指数值,添加双符号位,将指数值转换成补码,然后进行相加,尾数进行相乘。其他规格化则与浮点数除法运算过程相同。

若将式(13)中的浮点数相减,结果可以表示为(其中 $(-1)^S \cdot (1.f) = m$):

$$Q = X - Y = (m_1 - m_2 \cdot 2^{E_2 - E_1}) \cdot 2^{E_1} \quad (17)$$

根据该表达式,浮点数减法可以分为以下几个步骤完成,整体过程如图7所示:

(1) 操作数检查与拆分:检测操作数是否为0或NaN(非数值);若正常,将操作数拆分为符号位、阶码和尾数,并显式地恢复尾数中隐含的最高位。

(2) 对阶:计算两个数的阶码之差 ΔE ,遵循“小阶向大阶看齐”的原则,将阶码较小的操作数尾数向右移动 $|\Delta E|$ 位,使其阶码与大阶一致,以实现小数点对齐。

(3) 尾数相减运算:统一阶码后,根据操作指令及两个操作数的符号位,将尾数转换为补码形式,执行定点相减运算。

(4) 规格化:对尾数运算结果进行标准化处理。若结果溢出,如出现 $1x.xxx$ 形式,则进行“右规”即尾数右移1位,阶码加1;若结果非规格化,如出现 $0.00x$ 形式,则进行“左规”即尾数左移直至最高位为1,阶码相应减少。

(5) 阶码溢出判断与结果合成:检查最终阶码是否发生上溢或下溢;若阶码正常,则将符号、阶码和尾数重新组合为标准的浮点数格式输出。

在 Stage 4 中,也可根据 FPGA 资源的规模,采用并行或分时复用架构对行列式 A 进行最终结果的计算。考虑到分时复用结构在实现上更为复杂,需合理规划各变

除法所用周期的进度,当步进计数器 $s_k = 0, \dots, 3$ 循环时执行:

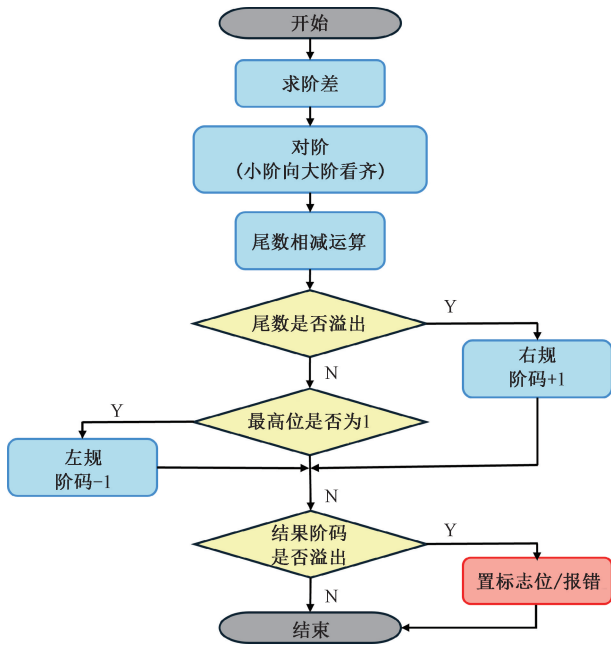


图 7 浮点数减法运算过程

Fig. 7 The process of floating-point subtraction

量的计算顺序并进行代数优化,因此本文首先从分时复用结构展开讨论。

为实现乘法和减法的统一调度,该流水线的分时复用结构也需包括步进计数器和延迟计数器,保证每个浮点运算经历多个时钟周期得出结果后再进行下一步操作。分时复用结构从平方项、交叉项到组合项再到差项,最后到结果计算项,细分为 4 个阶段。

(1) 平方项、交叉项构建

在这一阶段中,复用浮点乘法器,利用 Stage 3 计算结果、本帧输入的磁数据以及 Stage 2 的梯度数据,在步进计数器 $s_k = 1, \dots, 9$ 时执行计算,得到行向量 A 的第 4~9 项 $L^2/M, LT/M, LV/M, T^2/M, TV/M, V^2/M$ 以及 $ML/M, MT/M, MV/M$ 。

(2) 组合项构建

利用 $ML/M, MT/M, MV/M$, 这 3 个阶段(1)得到的结果和本帧输入的磁数据,以及 Stage 3 的 $1/M$ 和 Stage 2 的梯度数据,在步进计数器 $s_k = 10, \dots, 15$ 时复用浮点乘法器执行计算,得到被减数和减数:

$$\begin{cases} \frac{\dot{x}}{M} & (\text{被减数}) \\ \frac{x\dot{M}}{M^2} & (\text{减数}) \end{cases}, x \in \{L, T, V\} \quad (18)$$

(3) 差项构建

利用阶段(2)得到的被减数和减数,在步进计数器 $s_k = 16, 17, 18$ 时复用浮点减法器执行计算,得到减法组合项: $(\dot{x}/M - x\dot{M}/M^2), x \in \{L, T, V\}$ 。

(4) 结果结算项构建

统筹阶段(1)~(3)的结果,复用浮点乘法器,在步进计数器 $s_k = 19, \dots, 27$ 时进行数据的最终整合,计算得到行向量 A 的第 10~18 项。

分时复用整体硬件架构如图 8 所示。

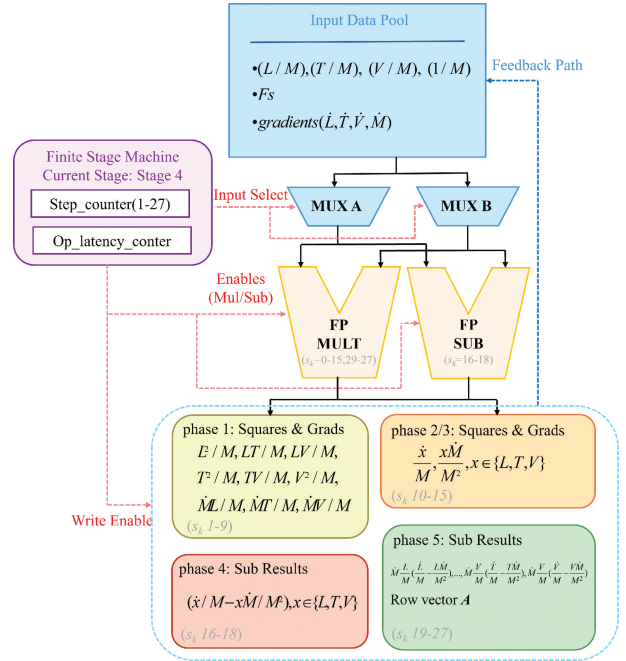


图 8 分时复用浮点数乘法和减法硬件结构

Fig. 8 Time-division multiplexing floating-point multiplication and subtraction hardware structure

由于各计算阶段间存在数据依赖关系,另一种可选的架构——并行结构并非在一个周期内完成所有计算,而是根据这 4 个细分阶段,为每一个阶段分别设计并行计算单元,最终通过流水线结构串联成完整的计算链路。

3) 资源消耗对比

若采用直接并行实现,所需的浮点运算单元为 $N_{parallel} = 54$, 而采用了分时复用结构后 $N_{TDM} = 3$, 浮点数运算单元节约率为 $\rho = 1 - N_{TDM}/N_{parallel} = 94.4\%$ 。分别将并行处理结构和分时复用处理结构进行综合,在 50 MHz 时钟激励下的资源消耗对比如表 2 所示。

表 2 不同处理架构资源消耗对比

Table 2 Comparison of resource consumption among different processing architectures

参数	分时复用架构	并行结构
LUTs	7 273	16 882
Registers	9 383	18 522
DSPs	9	132
Fmax/MHz	72	105
Latency/ns	6 100	540

由表 2 可知,分时复用架构与并行结构在硬件资源消耗与处理性能之间存在的显著权衡(Trade-off)关系,体现了典型的“空间换时间”设计理念。分时复用架构为了支持复杂调度和复用,控制状态机较深、数据路径跨级较多、关键路径在多路复用和选择逻辑里,限制了频

率;并行架构每条流水线更规整、控制更简单,因此易于提频。分时复用架构具有极高的资源利用率,适用于对芯片面积敏感的 FPGA 系列芯片;而并行结构则通过牺牲硬件资源换取了极低的时延和更高的吞吐率,适用于高性能、资源丰富的 FPGA 系列芯片。

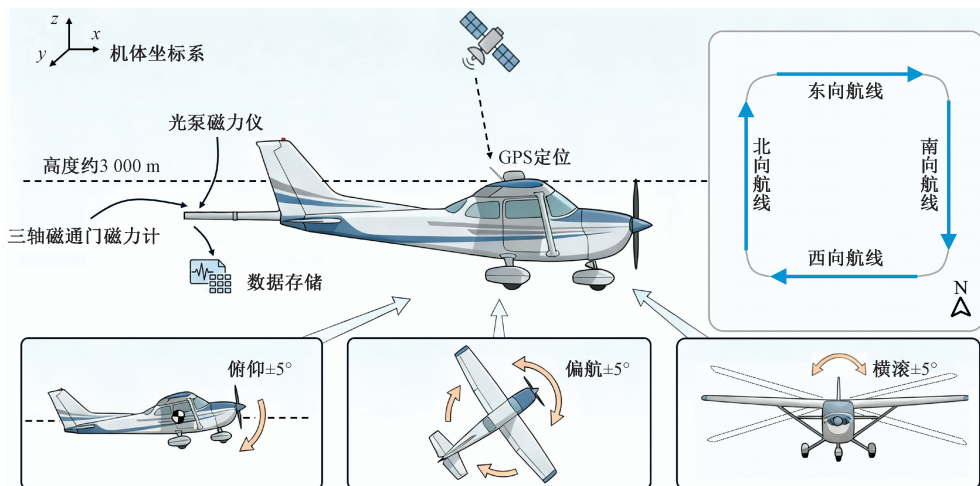


图 9 数据采集平台及实验示意图

Fig. 9 Data acquisition platform and experimental schematic diagram

3 实验结果与分析

3.1 实验方案及平台

为验证模块的正确性与稳定性,本研究基于 Verilog 在 Vivado 2019.1 环境中进行 RTL 设计,并部署于 Xilinx Artix-7 (xc7a35tfgg484) FPGA 平台,时钟频率为 50 MHz。验证所使用的航磁数据由 Cessna 固定翼航空平台采集。光泵磁力仪与三轴磁通门磁力仪集成于飞机尾部的延伸杆上,并配备了相应的数据存储系统,用于采集与重组磁场数据。在飞行过程中,使用 GPS 记录飞行轨迹,飞行器沿 4 条正交的东、南、西、北航线飞行 2 圈,在每条航线上分别执行俯仰($\pm 5^\circ$)、偏航($\pm 5^\circ$)以及横滚($\pm 5^\circ$)机动动作,同时保持飞行高度约 3 000 m,第 1 圈作为矫正飞行,其数据用于计算补偿系数,第 2 圈数据使用补偿系数和实时计算的信息矩阵 $\mathbf{A}$ 进行航磁补偿。如图 9 所示,获取充分数据用于后续补偿系统的验证与分析。

3.2 航磁补偿性能指标

本文使用 STD 作为数据噪声的度量,并使用 IR 来衡量算法对数据的补偿效果。IR 越高说明补偿效果越好。STD 和 IR 定义为:

$$\begin{cases} \text{STD} = \sqrt{\frac{1}{n} \sum_{i=1}^n (x_i - \bar{x})^2} \\ \text{IR} = \frac{\text{STD}(H_b)}{\text{STD}(H_a)} \end{cases} \quad (19)$$

式中: n 为整个数据的长度; $\bar{x}$ 是 x_i 的算术平均值; H_b 表示补偿前的光泵磁力仪数据; H_a 表示补偿后的光泵磁力仪数据。

3.3 结果和分析

为评估设计架构最终的航磁补偿效果,本研究采用实验平台数据寄存至上位机,使用上位机与 FPGA 通讯的方式来验证最终的补偿效果,验证方式如图 10 所示。



图 10 设计架构验证方式

Fig. 10 Design architecture verification method

本研究选取第 2 圈的 4 条正交航线作为验证数据。第 1 圈的数据主要用于整体求解补偿系数,以刻画和敲定机体的磁特性,其计算过程为离线整体处理,对实时性没有要求。第 2 圈飞行则是在补偿系数已经确定的前提下进行数据采集,并以实时方式应用补偿,因而具有明确的实时性要求。本研究旨在对光泵磁力仪采集的磁标量数据进行航磁补偿。为保证对比的一致性,所有数据在补偿前均统一经过相同的滤波器处理,以限定并对齐所关注频段内的磁场信号。未补偿磁标量数据的 STD 高达 297.5 pT。随后,分别采用基于 MATLAB 的离线算法以及部署于 FPGA 开发板上的分时复用计算架构与并行计算架构对数据进行补偿。

为评估 TL 补偿模块在机载在线处理中的实时性,本文在 FPGA 上分别实现了分时复用架构与全并行流水架构,并对两种实现的单次补偿计算时延进行统计。结果表明,两种架构的处理时延均由硬件时序决定,具有固定且可预测的确定性时延。在 50 MHz 时钟下,分时复用架构单次补偿时延为 6.1 μ s,全并行流水架构单次补偿时延为 540 ns。两者体现了典型的“资源-时延”权衡,分时复用以更低的硬件资源开销实现微秒级时延,而全并行流水通过并行与流水化获得纳秒级时延,适用于对实时性要求更高的在线补偿场景。

由于两种 FPGA 实现仅在计算架构上存在差异,影响的仅是处理速度而非数值结果,因此在 FPGA 补偿结果统一以同一名称指代。补偿前后数据对比如图 11 所示。

经补偿后,北、东、南、西 4 个典型航向上机体磁干扰幅值由补偿前约 $\pm 1 \sim 1.5$ nT 显著降低至 ± 0.1 nT 量级,曲线由大幅周期性起伏转变为紧贴零线的低幅随机波动,且 MATLAB 与 FPGA 的补偿后数据残差水平基本一致,使用 STD 与 IR 值量化补偿效果,如表 3 所示。

表 3 补偿结果量化对比

Table 3 Quantitative comparison of compensation results				
航线	参数	未补偿	MATLAB 补偿	FPGA 补偿
北向航线	STD/pT	232.9	23.9	24.3
	IR	1	9.7	9.6
东向航线	STD/pT	143.1	34.6	36.5
	IR	1	4.1	3.9
南向航线	STD/pT	364.5	22.0	24.7
	IR	1	16.5	14.8
西向航线	STD/pT	274.0	30.9	32.9
	IR	1	8.9	8.3

基于补偿结果对比可以看出,FPGA 实现的航磁补偿在改善比 (IR) 指标上相较 MATLAB 略有逊色,但总体保持了相近的补偿效果,其差异的主要来源在于数值实

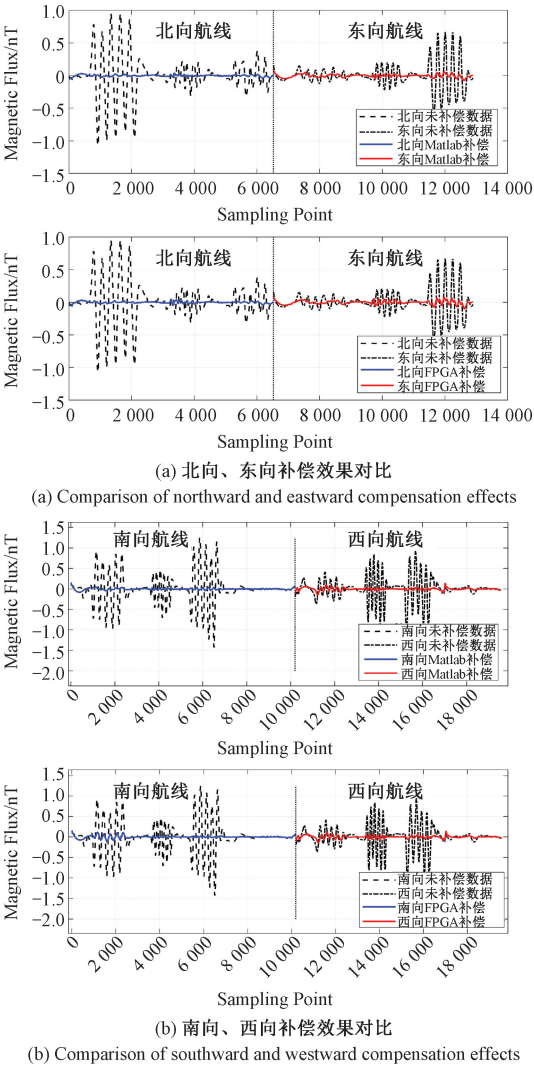


图 11 补偿效果对比

Fig. 11 Comparison of compensation effects

现方式的不同。FPGA 在计算过程中涉及整数与浮点数之间的量化与转换,不可避免地引入精度损失和舍入误差,而 Matlab 全程采用双精度浮点运算,数值精度更高、累积误差更小。此外,FPGA 为满足资源约束与时序要求,通常对乘加结构以及系数位宽做了适度裁剪与优化,这也可能在极小程度上弱化了模型的拟合能力。尽管存在上述因素,FPGA 补偿的 STD 与 IR 指标仍与 MATLAB 结果高度接近,说明关键的永久磁场、感应场和涡流场产生的磁干扰已得到有效补偿。

为进一步评估本系统在工程应用中的综合性能,将本文设计的 FPGA 加速补偿架构实测结果与国内外主流航磁补偿系统及近期研究成果进行了量化对比。现有资料显示,国际行业标杆加拿大 DAARC500 型补偿仪的 STD 典型值为 20 pT,国内广泛使用的 AGS-863 及 SC1 型补偿仪的典型精度约为 35 pT^[24],而 2024 年国内针对大

型无人机(彩虹-4)的最新航磁系统研究显示其总场补偿精度优于 $30 \text{ pT}^{[25]}$ 。

相比之下,本文提出的基于 FPGA 的航磁补偿加速器在 4 个基本航向上的平均补偿后 STD 值为 29.6 pT 。这一结果与国内传统设备的典型科研水平持平。实验表明,本设计在利用硬件加速实现微秒级 ($6.1 \mu\text{s}$) 甚至纳秒级 (540 ns) 超低延迟优势的同时,并未完全牺牲计算精度,成功在高实时性与高补偿精度之间取得了良好的平衡,验证了该 FPGA 架构在精密航磁探测中的工程应用价值。

4 结 论

本文围绕 TL 航磁补偿模型的 FPGA 工程化实现开展研究,完成了从算法设计、数值实现到硬件验证的闭环。针对不同资源约束的 FPGA 平台,提出并实现了“全并行流水”和“分时复用”两种 TL 运算架构,并在功能等效前提下给出了清晰的资源-时延权衡。分时复用架构在保持补偿功能一致的同时,浮点运算量减少 90% 以上,逻辑资源约降至全并行结构的 40% 左右,全并行流水架构则通过并行化与流水化获得更低的处理时延。以 MATLAB 双精度实现作为离线数值参考,FPGA 补偿在 STD 和 IR 指标上仅表现出轻微劣化,补偿精度总体保持在同一量级,满足工程应用对精度的要求。与此同时,两种 FPGA 架构的端到端处理时延由硬件时序决定,具备稳定、可预测的确定性特征,整体延迟达到纳秒至微秒量级,可满足机载航磁在线补偿等对实时性与确定性要求严格的应用需求。综合来看,本文提出的 TL 模型 FPGA 实现的加速架构在精度保持与确定性和实时处理方面具有明确工程价值。

参考文献

- [1] Ogah A J, Abubakar F. Solid mineral potential evaluation using integrated aeromagnetic and aeroradiometric datasets[J]. Scientific Reports, 2024, 14(1): 1637-1657.
- [2] Anderson E D, Hitzman M W, Monecke T, et al. Geological analysis of aeromagnetic data from southwestern Alaska: Implications for exploration in the area of the Pebble porphyry Cu-Au-Mo deposit[J]. Economic Geology, 2013, 108(3): 421-436.
- [3] Liang S J, Sun S Y, Lu H F. Application of airborne electromagnetics and magnetics for mineral exploration in the Baishiquan-Hongliujing area, northwest China[J]. Remote Sensing, 2021, 13(5): 903-918.
- [4] Li J, Ge J, Zhang G, et al. Noise suppression for an aeromagnetic measurement system on an unmanned helicopter[J]. Review of Scientific Instruments, 2024, 95(7): 1-11.
- [5] Zheng Y, Li S, Xing K, et al. Unmanned aerial vehicles for magnetic surveys: A review on platform selection and interference suppression[J]. Drones, 2021, 5(3): 93-129.
- [6] 王婕, 郭子祺, 乔彦超. 固定翼无人机航磁测量系统的磁补偿问题初探[J]. 地球物理学进展, 2015, 30(6): 2931-2937.
Wang Jie, Guo Ziqi, Qiao Yanchao. Preliminary study on magnetic compensation of fixed-wing UAV aeromagnetic survey system [J]. Progress in Geophysics, 2015, 30(6): 2931-2937.
- [7] 刘双, 胡祥云, 郭宁, 等. 无人机航磁测量技术综述[J]. 武汉大学学报(信息科学版), 2023, 48(6): 823-840.
Li Shuang, Hu Xiangyun, Guo Ning, et al. A review of UAV aeromagnetic survey technology [J]. Geomatics and Information Science of Wuhan University, 2023, 48(6): 823-840.
- [8] 王婕, 郭子祺, 刘建英. 固定翼无人机航磁探测系统的磁补偿模型分析[J]. 航空学报, 2016, 37(11): 3435-3443.
Wang Jie, Guo Ziqi, Liu Jianying. Analysis of magnetic compensation model for fixed-wing UAV aeromagnetic detection system [J]. Acta Aeronautica et Astronautica Sinica, 2016, 37(11): 3435-3443.
- [9] 邓国庆. 无人机磁梯度探测一体化测控系统研究[D]. 长春: 吉林大学, 2025.
Deng Guoqing. Research on integrated measurement and control system for UAV magnetic gradient detection [D]. Changchun: Jilin University, 2025.
- [10] Zhang Q M, Zhou K Y, Deng M, et al. Software program development of a high-precision magnetometer system for human-occupied vehicles[J]. Geoscientific Instrumentation Methods and Data Systems Discussions, 2025, 14: 55-67.
- [11] 凌姐丫. 基于 STM32+FPGA 的在线载体磁补偿系统设计[D]. 南京: 南京理工大学, 2023.
Ling Jieya. Design of online carrier magnetic compensation system based on STM32 + FPGA [D]. Nanjing: Nanjing University of Science and Technology, 2023.
- [12] 刘强, 王涛, 张晓明, 等. Tolles-Lawson 模型——维

- 卷积神经网络磁补偿方法[J]. 导航定位与授时, 2025, 12(2): 69-77.
- Liu Qiang, Wang Tao, Zhang Xiaoming, et al. Tolles-Lawson model—magnetic compensation method based on one-dimensional convolutional neural network [J]. Navigation, Positioning and Timing, 2025, 12(2): 69-77.
- [13] 王劲楠, 张晓明, 张鸽, 等. 基于 GAN-LSTM 改进 T-L 磁补偿方法[J]. 电子测量技术, 2025, 48(5): 50-56.
- Wang Jinnan, Zhang Xiaoming, Zhang Ge, et al. Improved T-L magnetic compensation method based on GAN-LSTM [J]. Electronic Measurement Technology, 2025, 48(5): 50-56.
- [14] Khan Z, Lehtoämkki J J. FPGA-assisted real-time RF wireless data analytics system: Design, implementation, and statistical analyses [J]. IEEE Access, 2019, 8: 4383-4396.
- [15] 戴伟杰, 王衍学, 李昕鸣, 等. 面向 FPGA 部署的改进 YOLO 铝片表面缺陷检测系统[J]. 电子测量与仪器学报, 2023, 37(9): 160-167.
- Dai Weijie, Wang Hengxue, Li Xinming, et al. Improved YOLO aluminum sheet surface defect detection system for FPGA deployment [J]. Journal of Electronic Measurement and Instrumentation, 2023, 37(9): 160-167.
- [16] 林师远, 李文慧, 孙双花, 等. 基于 FPGA 的高速动态测量数据采集系统[J]. 电子测量技术, 2023, 46(15): 32-37.
- Lin Shiyuan, Li Wenhui, Sun Shuanghua, et al. High-speed dynamic measurement data acquisition system based on FPGA [J]. Electronic Measurement Technology, 2023, 46(15): 32-37.
- [17] 任勇峰, 冯宇航, 刘东海. 基于 FPGA 的多通道数字变换器的设计与实现[J]. 国外电子测量技术, 2022, 41(4): 176-180.
- Ren Yongfeng, Feng Yuhang, Liu Donghai. Design and implementation of multi-channel digital converter based on FPGA [J]. Foreign Electronic Measurement Technology, 2022, 41(4): 176-180.
- [18] 李浩, 王厚军, 肖磊, 等. 高速并行数字调制信号的产生与实现[J]. 仪器仪表学报, 2023, 44(2): 110-118.
- Li Hao, Wang Houjun, Xiao Lei, et al. Generation and implementation of high-speed parallel digital modulation signals [J]. Chinese Journal of Scientific Instrument, 2023, 44(2): 110-118.
- [19] Liu X, Chen D X, Xu Y J, et al. Comprehensive carrier magnetic interference compensation based on magnetic map model[J]. IEEE Sensors Journal, 2025, 25(17): 33419-33427.
- [20] Ahmed F, Jenihhin M. A survey on UAV computing platforms: A hardware reliability perspective [J]. Sensors, 2022, 22(16): 6286-6311.
- [21] Han Q, Dou Z J, Tong X J, et al. A modified Tolles-Lawson model robust to the errors of the three-axis strapdown magnetometer [J]. IEEE Geoscience and Remote Sensing Letters, 2017, 14(3): 334-338.
- [22] Bruguera J D. Radix-64 floating-point division and square root: iterative and pipelined units[J]. IEEE Transactions on Computers, 2023, 72(10): 2990-3001.
- [23] 王晨旭, 张凯峰, 刘康, 等. 高性能双精度浮点除法器研究[J]. 微处理机, 2011, 32(6): 1-5.
- Wang Chenxu, Zhang Kaifeng, Liu Kang, LIU K, et al. Research on high-performance double-precision floating-point divider [J]. Microprocessors, 2011, 32(6): 1-5.
- [24] 崔双月, 张磊磊, 单志超, 等. 无人机航磁补偿技术发展现状及趋势浅析[J]. 测绘技术装备, 2025, 27(2): 113-117.
- Cui Shuangyue, Zhang Leilei, Shan Zhichao, et al. Brief analysis of development status and trend of UAV aeromagnetic compensation technology [J]. Geomatics Technology and Equipment, 2025, 27(2): 113-117.
- [25] 郭华, 鞠星, 韩松, 等. 基于大型无人机航磁全轴梯度测量技术研究与应用[J]. 地球物理学报, 2024, 67(8): 3162-3172.
- Guo Hua, Ju Xing, Han Song, et al. Research and application of aeromagnetic full-axis gradient measurement technology based on large unmanned aerial vehicle [J]. Chinese Journal of Geophysics, 2024, 67(8): 3162-3172.

作者简介



邓智瀚, 2023 年于北京科技大学获得学士学位, 现为中国科学院空天信息创新研究院硕士研究生, 主要研究方向为工业智能传感器。

E-mail: dengzhihan23@mails.ucas.ac.cn

Deng Zhihan received his B. Sc. degree from University of Science and Technology Beijing in 2023. He is currently a M. Sc. candidate at the Aerospace Information Research

Institute, Chinese Academy of Sciences. His main research interests include industrial intelligent sensors.



蔡浩原, 1998 年于清华大学获得学士学位, 2003 年于中国科学院电子学研究所获得博士学位, 现为中国科学院空天信息创新研究院副研究员, 主要研究方向为 MEMS 传感器及其微系统、无线工业物联网传感器。

E-mail: hycail@mail.ie.ac.cn

Cai Haoyuan received his B. Sc. degree from Tsinghua University in 1998 and Ph. D. degree from the Institute of Electronics, Chinese Academy of Sciences (IECAS) in 2003, respectively. Now he is an associate researcher at the Aerospace Information Research Institute, Chinese Academy of Sciences (AIRCAS). His main research interests include MEMS sensors and their microsystems, as well as wireless industrial IoT sensors.



刘晓东, 2022 年于北京化工大学获得学士学位, 现为中国科学院空天信息创新研究院博士研究生, 主要研究方向为航磁补偿与磁异常探测技术。

E-mail: liuxiaodong22@mails.ucas.ac.cn

Liu Xiaodong received his B. Sc. degree from Beijing University of Chemical Technology in 2022. He is currently a Ph. D. candidate at the Aerospace Information Research Institute, Chinese Academy of Sciences. His main research interest is aeromagnetic compensation and magnetic

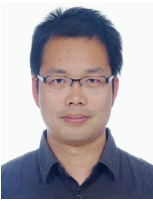
anomaly detection technology.



陈骏彬, 2024 年于南京理工大学获得学士学位, 现为中国科学院空天信息创新研究院硕士研究生, 主要研究方向为微纳智能传感器。

E-mail: chenjunbin24@mails.ucas.ac.cn

Chen Junbin received his B. Sc. degree from Nanjing University of Science and Technology in 2024. He is currently a M. Sc. candidate at the Aerospace Information Research Institute, Chinese Academy of Sciences. His main research interest is micro-nano intelligent sensors.



朱万华 (通信作者), 2005 年于南京邮电大学获得学士学位, 2008、2015 年于中国科学院大学获得硕士、博士学位, 现为中国科学院空天信息创新研究院研究员, 主要研究方向为高灵敏度磁场传感器技术与磁异常探测技术。

E-mail: zhuwh@aircas.ac.cn

Zhu Wanhua (Corresponding author) received his B. Sc. degree from Nanjing University of Posts and Telecommunications in 2005, M. Sc. and Ph. D. degrees from the University of Chinese Academy of Sciences in 2008 and 2015, respectively. He is currently a researcher at the Aerospace Information Research Institute, Chinese Academy of Sciences. His main research interests include high-sensitivity magnetic field sensor technology and magnetic anomaly detection technology.