

DOI: 10.13382/j.jemi.2017.03.005

Torus 拓扑结构的双端口 NoC 模型与性能分析*

宋宇鲲 钱庆松 张多利

(合肥工业大学微电子设计研究所 合肥 230009)

摘要:为了充分利用片上网络的并行通信能力,挖掘网络带宽利用率,设计了一种高性能的双端口片上网络。该网络中每个路由节点提供两个本地端口,每个资源节点采用对角线的方式接入到网络中两个路由节点上,并针对这种接入结构提出一种目的节点切换方法用于提高网络的并行通信能力。同时,为进一步提高新路由结构的性能,将双端口路由节点引入 Torus 结构,构造了基于 Torus 的双端口网络的模型,并对其进行性能评估。实验结果表明,基于 Torus 结构的对角线双端口 NoC 在单目事物实验中较单端口网络平均吞吐量和平均包延迟最大改善了 83.3% 和 55.9%,在双目事物实验中较同一维序双端口网络平均吞吐量和平均包延迟最大改善了 91.1% 和 54.3%。

关键词: 片上网络;双端口;路由算法;Torus

中图分类号: TN402 **文献标识码:** A **国家标准学科分类代码:** 520.30

Torus topology dual-port NoC model and performance analysis

Song Yukun Qian Qingsong Zhang Duoli

(Hefei University of Technology, Hefei 230009, China)

Abstract: In order to take full advantage of Network-on-Chip parallelism ability and improve network bandwidth utilization, a high-performance dual-port network is introduced in this paper. Each router in the structure provides two local ports, and each resource node connects with two routers in a diagonal. A destination node switching method is proposed in this structure to improve the parallel communication ability of network. Meanwhile, to further improve the performance of the network, the Torus structure is introduced to reduce the network radius. This paper builds a model of dual-port network, and evaluates its performance. Compared with signal-port network, the experiment results show that the structure can improve the average throughput and the average latency by 83.3% and 55.9% at best in unary affairs. Compared with the same dimension dual-port network, the experiment results show that the structure can improve the average throughput and the average latency by 91.1% and 54.3% at best in binary affairs.

Keywords: network on chip; dual-port network; routing algorithm; Torus

1 引言

随着集成电路集成度不断提高,特征尺寸不断减小,工作频率不断上升,传统总线结构的多功能片上系统(SoC)的扩展性差、并行度低以及全局时钟同步困难等缺点逐渐显露出来。为了克服总线型 SoC 的固有缺点,片上网络(NoC)的概念被提出^[1-4]。NoC 从通信架构层

面有效地解决了总线型 SoC 扩展性差和并行度低的问题,并且通过采用全局时钟异步局部时钟同步(GALS)的机制克服了 SoC 全局时钟同步造成的功耗和面积的额外开销。

片上网络的设计包括:拓扑结构、路由算法和交换机制等方面,其中拓扑结构对后者具有重大影响。片上网络拓扑结构对片上多处理器整体性能和功耗的影响越来越高,在许多实例中,特别是面向高密度计算的多核系统

收稿日期:2016-07 Received Date: 2016-07

* 基金项目:国家自然科学基金(61106020)、国家自然科学基金(61204024)、国家自然科学基金(61179036)资助项目

中,片上网络的通信能力已超过计算单元成为限制整体性能的关键因素^[5]。通常基于 NoC 的多核系统结构只为资源节点提供一个本地接口,每个资源节点同时只能收发一路数据,对于双目运算,需要依次接收两组数据后再执行。但 NoC 自身具有多路数据并行传输能力,可以利用拓扑结构中不同的路径同时通信,因此没有充分利用 NoC 的并行性特征提高资源节点间的并行通信能力。

得益于工艺技术的进步,多核芯片内可以集成成百上千规模的运算核,此时片上通信结构是这些运算核并行工作的关键,核间数据交换速度成为目前许多算法并行加速的瓶颈。吞吐量和延迟是评价网络性能的两个重要指标。因此研究低延迟、高吞吐量的片上拓扑结构对于多核系统的算法加速有着重要意义。为了改善片上网络的吞吐量和延迟,多种技术相继被提出,这些技术主要关注两个参数:网络的跳步数和路由器的内部延迟,通过改变网络的拓扑结构和路由器结构等方法以改变网络的跳步数和延迟,从而提高网络性能^[6]。也有一些研究者提出采用多端口网络方法提高网络性能,并且实现多核系统中运算单元使用流模式(数据传输与计算并行)以提高系统的运算效率。在多端口网络中每个运算单元与多个路由节点相连,为了不扩大网络规模,相应的路由节点也与多个运算单元相连。这种结构增强了网络的连通性和数据传输的灵活性,从而提高数据的传输效率以及系统的性能。多端口网络还具有较强的容错功能,当网络中的某些端口故障时,可以使用其他通道保证通信的正常进行。但是相对于现有网络,一方面,多端口网络会增大资源消耗,提高设计的复杂度;另一方面,多端口网络会大幅增加网络负载,如果不处理好这些新增负载,势必会过度增加网络的功耗。此时需要对路由算法进行优化,增加路由控制机制,使增加的负载能充分的利用网络中的通路进行传输,将增加的负载转化为网络的吞吐量,提高网络的性能。

2 相关研究

在 NoC 中,影响片上网络性能的因素很多,如拓扑结构、交换方式、路由算法等等。拓扑结构定义了网络中节点与链路的布局 and 互连方式,对片上网络的性能有重大影响。典型的拓扑结构有环形、2D-mesh、Torus、树形、星型、Fat-Tree、E-cube、超立方^[7]等等。Mesh 结构由于结构简单、易于实现和拓展而得到广泛应用,然而当网络规模增大时,网络的拓扑直径和平均距离大大增加,从而直接影响网络性能。Torus 与 Mesh 结构相似,但由于边缘节点相互连接,使其具有更规则更对称的路由分配和内部结构,较小的网络直径,所有的节点具有相同的节点

度,可以提供较好的路径多样性,在很多的并行计算系统中能减少数据的传输延迟,提高网络的通信能力^[8]。关于 Torus 的研究已经取得诸多研究成果:文献[9-10]给出了 Torus 拓扑不同衍生结构的性能评估;文献[11-12]设计实现了多种基于 Torus 的路由算法;文献[13]在 FPGA 平台上实现了一个基于 Torus 的 NoC 系统,并且使用流水线的方法解决了 Torus 结构中较长互连线的问题。

交换技术是按某种方式动态的分配网络节点和传输线路,是决定片上网络性能的关键因素之一。本文将使用 PCC 技术^[14]提高资源节点的通讯效率,PCC 是一种适合大通信量的交换方式,其特点是将先通过包交换的方式建立从源节点到目的节点的链路,链路建立完成后采用电路交换的方式进行传输。建立链路时的延迟与网络状况有关,链路建立后,数据包以流水的方式在网络中传输,而与网络状态无关,可获得较高的传输效率。PCC 将一次事物传输分为 3 个阶段,链路建立阶段、数据传输阶段和链路撤销阶段。在每次建立链路过程中,若网络阻塞,则逐级反馈失败信号,源节点接收到失败信号后重新发送请求包建立链路,不会在网络中等待而产生环,因此 PCC 技术可以有效地避免死锁的产生。

文献[15-16]提出一种同一维序的双端口网络设计。文献[15]中,将双端口网络用于容错设计,使得当一个端口发生故障或者阻塞时,可以选择另外一个端口进行通信。文献[16]中,两个端口不但相互之间可以进行容错替代,而且两个端口可以同时与其他资源节点进行通信,能够同时并行收发两路数据。然而这种采用同一维序的双端口结构会由于某一维序上路径占用过多而产生拥塞,造成网络通信效率下降。

赵克敏^[17]提出一种多端口网络 MI-Mesh (multiple interface mesh),该结构中每个资源节点与邻近的多个路由节点相连,每个路由节点也与邻近的多个资源节点相连。MI-Mesh 虽然能增强网络的连通性以及数据传输的灵活性,但由于资源节点和路由节点端口的增加,以及节点间互连链路的增加,大大增加了设计的复杂度,资源消耗及芯片的面积,同时路由算法也相应变得复杂,还会使功耗增大。

为了充分利用多端口网络的优势,综合考虑资源消耗和面积,同时避免 Mesh 结构由于网络半径增大而造成的网络性能下降。本文中设计一种基于 Torus 拓扑结构的对角线双端口网络 (torus based diagonal dual-port network, TDDPN)。在该网络中每个路由节点提供两个本地端口,每个资源节点以对角线的方式与两个路由节点相连。这种通信结构可以提高资源节点的通信效率,同时对角线接入方式和 Torus 拓扑结构结构的使用,增加了网络路由路径的多样性,可以平衡网络负载,增加网络吞吐量,减少传输延时。

3 网络模型

定义1 拓朴网络图可抽象为图 G ,由非空有限集合 N 和集合 C 构成二元组,记为 $G = (N, C)$,其中 N 为拓朴网络中的节点集,元素 $n \in N$ 为网络中的路由节点, C 为连接路由节点的互连通道,元素 $c = \langle c_i, c_j \rangle$ 是网络中路由节点 i 和 j 之间的连接通道。

定义2 n 维 Torus 网络是由 $k_0 \times k_1 \times \dots \times k_{n-1}$ 个节点构成^[12],其中 k_i 表示第 i 维的节点数。用一个 n 维向量 $(x_0, x_1, \dots, x_{n-1})$ 来表示网络上的每个节点,其中 $0 \leq x_i \leq k_{i-1}$ 。节点 $(x_0, x_1, \dots, x_{n-1})$ 和节点 $(y_0, y_1, \dots, y_{n-1})$ 相连接的条件为 $\exists i$ 使 $x_i = (y_i \pm 1) \bmod k_i$,而 $\forall j \neq i$,有 $x_j = y_j$ 。二维 Torus 网络由 n 行 m 列共 $n \times m$ 个节点构成,每个节点用二维坐标序列 (x, y) 标定,其中 $x = 0, 1, 2, \dots, m-1; y = 0, 1, 2, \dots, n-1$ 。两个节点 (x_1, y_1) 与 (x_2, y_2) 相邻当且仅当满足下列两个条件之一:1) $x_1 = x_2$ 且 $y_1 = (y_2 \pm 1) \bmod n$;2) $y_1 = y_2$ 且 $x_1 = (x_2 \pm 1) \bmod m$ 。图1所示为一个 4×4 的二维 Torus 网络结构。

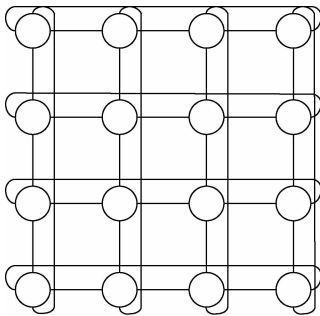


图1 4×4 的2D-Torus 网络
Fig.1 4×4 2D Torus network

定义3 具有 Torus 结构的双端口通信网络表示为图 $G_1(N_1, N_2, C)$, N_1 和 N_2 为图 G_1 的路由节点本地坐标1和本地坐标2集合,单向边集 C 为图 G_1 中路由节点的互连通道集。对于网络尺寸为 $m \times n$ 的通信网络, $N_1(G_1)$ 、 $N_2(G_1)$ 和 $C(G_1)$ 分别表示为:

$$N_1(G_1) = \{(x_1, y_1) \mid 0 < x_1 \leq n; 0 < y_1 \leq m; x_1, y_1 \in N\},$$

$$N_2(G_1) = \{(x_2, y_2) \mid x_2 = x_1 - 1; y_2 = y_1 - 1; (x_1, y_1) \in N_1(G_1)\},$$

$$C(G_1) = \{(n_i, n_j) \mid n_i, n_j \in N_1(G_1); (|x_{i1} - x_{j1}| + |y_{i1} - y_{j1}| = 1) \cup (y_{i1} = y_{j1} \cap |x_{i1} - x_{j1}| = n - 1) \cup (x_{i1} = x_{j1} \cap |y_{i1} - y_{j1}| = m - 1)\}。$$

定义4 具有 Torus 结构的双端口网络资源节点连接规则表示为图 $G_2(R, W_1, W_2)$, R 为资源节点集,双向

边集 W_1 和 W_2 为资源节点接入通信网络的互连通道集。 $R(G_2)$ 、 $W_1(G_2)$ 和 $W_2(G_2)$ 分别表示为:

$$R(G_2) = \{(x_3, y_3) \mid 0 < x_3 \leq n; 0 < y_3 \leq m; x_3, y_3 \in N\},$$

$$W_1(G_2) = \{(r_i, n_{1j}) \mid r_i \in R(G_2); n_{1j} \in N_1(G_1); |x_{3i} - x_{1j}| + |y_{3i} - y_{1j}| = 0\},$$

$$W_2(G_2) = \{(r_i, n_{2j}) \mid r_i \in R(G_2); n_{2j} \in N_2(G_1); |x_{3i} - x_{2j}| + |y_{3i} - y_{2j}| = 0\}。$$

其中与 $W_1(G_2)$ 相连的通信网络路由节点称为 $R(G_2)$ 的 Local1 节点,与 $W_2(G_2)$ 相连的路由节点则为 $R(G_2)$ 的 Local2 节点。

因此,基于 Torus 结构的双端口网络模型表示为 $G1(N1, N2, C) \cup G2(R, W1, W2)$, 其中 $G1(N1, N2, C)$ 为通信网络模型,如定义1所示; $G2(R, W1, W2)$ 为资源节点接入规则,如定义2所示。图2所示为一个规模为 4×4 的基于 Torus 的对角线接入的双端口网络拓朴模型。

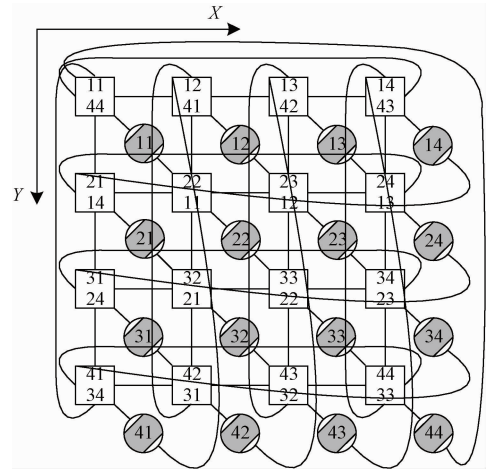


图2 TDDPN 网络模型
Fig.2 The model of TDDPN network

4 路由算法

拓朴结构决定了网络中各节点间互连方式,路由算法在拓朴结构的基础上决定着数据传输所经过的路径,路由算法会影响网络的性能。目前,片上网络中的路由算法主要分为2大类:确定性路由算法和自适应路由算法^[6]。确定性路由算法的路径由源节点地址和目的节点地址决定,数据沿确定的路径从源节点到达目的节点,这种方式设计简单,但网络拥塞后,会导致网络性能下降。自适应路由算法能根据网络的状态调整数据传输路径,能避免拥塞同时提高网络性能。本文使用自适应路由算法,有效的利用双端口网络的路径多样性,提高网络的性能。由于本文中自适应路由算法是基于“包-电路交换”的 NoC 应用,可以有效的避免死锁和活锁等问题。

本文的双端口网络包括 6 个通信方向,分别为 Local0、Local1、E、S、W、N。Local0 和 Local1 方向为与资源节点相连,其余 4 个方向与相邻的路由节点相连,其通信方向示意图如图 3 所示。双端口网络路由算法需要解决两个问题,1) 数据包如何在路由节点间进行传输;2) 数据包如何选择与目的节点相连的路由节点进入目的节点,同时还需要考虑如何利用双端口结构特点更加有效的进行数据传输。本文中 TDDPN 路由算法包括两个部分:中间路径路由算法和目的节点切换方法。

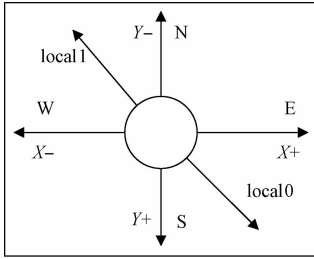


图 3 通信方向

Fig. 3 Schematic diagram of communication direction

4.1 中间路径路由算法

中间路径路由算法是从源节点到目的节点周围的路由算法,本文采用转向路由算法^[18]。转向路由算法通过比较当前节点和目的节点在 X 维和 Y 维上的偏移量,分别选择在 X 维和 Y 维上可能的路由方向,然后根据输出端口的占用情况,选择合适的输出端口。该方法可以充分地利用网络资源,减小网络拥塞概率。然而,在 Torus 网络中增加了左右、上下互连通道,网络中的所有节点具有相同的节点度,网络半径仅为 Mesh 的一半^[8],中间路径路由算法还需要考虑请求在网络中的位置选择可能的路由方向,以充分的利用 Torus 网络的互连性和路径多样性。确定了可能的路由方向后,按一定的优先级检查可能路由方向上输出端口的占用情况,选择可用的输出端口。中间路径路由算法的算法描述如表 1 所示。

本文中根据偏移量和偏移量与网络半径的关系确定可能的路由方向,以充分的利用 Torus 网络的对称性以及路径多样性,提高网络性能。以 X 方向为例,其路由选择机制如表 2 所示,Y 方向的选择机制与 X 方向相同。

4.2 目的节点切换方法

目的节点切换方法是在目的节点的两个接入路由节点的选择方法,即两个目的路由节点的选择方法。使用这种方法可以充分的利用双端口网络的路径多样性,提高链路建立的成功率,同时使资源节点能同时接收两路数据,即当目的节点与路由节点相连的的某一路由节点无法建立链路,使用该种方法可切换目的节点与另一路由节点通信。该方法的基本思想是路由请求在目的节点

表 1 中间路径路由算法伪码

Table 1 Pseudocode of intermeddle path routing algorithm

```

Intermeddle Path Routing Algorithm /* Destination node (Dest_x,
Dest_y), */
Current node(Local_x, Local_y), Network Radius Net_R,
ReqDir{local0,local1,E,S,W,N}
Output OutDir */
begin
Δx = Dest_x-Local_x, Δy = Dest_y-Local_y;
Δx' = |Δx| - Net_R, Δy' = |Δy| - Net_R,
Dest_Dir = compare(Δx, Δy, Δx', Δy');
for(i = 0 ; i < Ports_Num ; i ++ )
{
if( Dst_Dir[ ReqDir][ i ] = = 1 )
OutDir = i;
}
return OutDir;
end

```

表 2 X 方向路由选择机制

Table 2 Routing method in X direction

		Dest_Dir			
Δx	Δx'	N	W	S	E
Δx > 0	Δx' ≥ 0	0	1	0	0
Δx > 0	Δx' ≤ 0	0	0	0	1
Δx < 0	Δx' ≥ 0	0	0	0	1
Δx < 0	Δx' ≤ 0	0	1	0	0

四周的路由节点路由时,选择所有能够到达与目的节点相连的路由节点的输出端口作为可能路由方向,同时避免请求包回退,以此防止同一路由节点重复路由。其算法描述如表 3 所示。

表 3 目的节点切换算法伪码

Table 3 Pseudocode of destination node switching method

```

Destination node Switching Method /* Destination node (Dest_x,
Dest_y),
Router around the destination (Local_x1, Local_y1, Local_x2, Local_y2)
ReqDir{E,S,W,N} InDir{ Local0,Local1,E,S,W,N } */
output OutDir
begin
InDir = Location();
for(j = 0; j < Port_Num ; j ++ )
{
If( InDir[ ReqDir][ j ] = = 1 && j (ReqDir)
OutDir = j;
}
return OutDir
end

```

以资源节点 22 为例说明目的节点切换方法如图 4 所示。根据请求到达目的节点附近位置不同,可分为 4 种情况进行路由节点的选择。

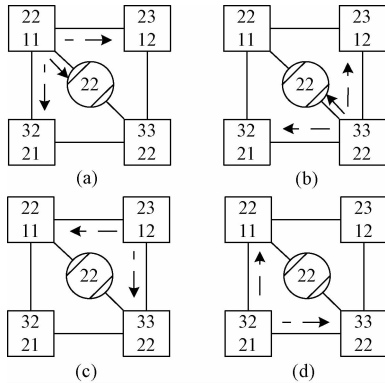


图 4 双端口切换方法

Fig. 4 Schematic diagram of switching between two routers of destination node

模式(a):路由请求到达本地坐标 1 为 22 的路由节点,可以选择 local0、E、S 方向的输出端口,然后根据一定的优先级判断可能路由方向的输出端口是否可用,若 local0 空闲,则选择 local0 方向进入目的节点。若 local0 方向被占用,则再判断 E 和 S 方向是否可用,通过 E 或 S 方向的输出端口切换到 33 节点进入目的节点,若 3 个方向的输出端口均不可用,则反馈 fail 信号,重新建立链路,避免死锁。在选择可能路由方向时,需避免路由请求回退,若接收来自 E 方向的请求,则不再选择 E 作为可能的路由方向。

模式(b):与模式(a)类似,此时可以选择 local1、W 和 N 方向的输出端口,同时需避免路由请求回退。

模式(c):路由请求通过中间路径路由算法到达本地 1 坐标为 23 的路由节点,选择与 W 和 S 方向作为可能的路由方向,通过 22 的 local0 或者 33 的 local1 方向输出端口进入目的节点。然后选择确定的输出端口,同时也需要避免请求回退,模式(d)与模式(c)类似。

4.3 算法实现

双端口网络路由算法在基于 PCC 的路由器中的实现 5 部分组成:M_DEST 模块、S_DEST 模块、SCORE 模块、ARBITER 模块、OCCU 模块。M_DEST 模块和 S_DEST 模块记录路由请求在网络中不同位置可能的路由方向,SCORE 模块反映在数据的传输过程中链路的建立情况,ARBITER 根据各端口的占用情况按一定的优先级选择输出端口,同时产生输入端口与输出端口的互连信号,OCCU 产生输出端口的占用信号。

5 性能评估

为了评估 TDDPN 的性能,本文选用平均吞吐量和平

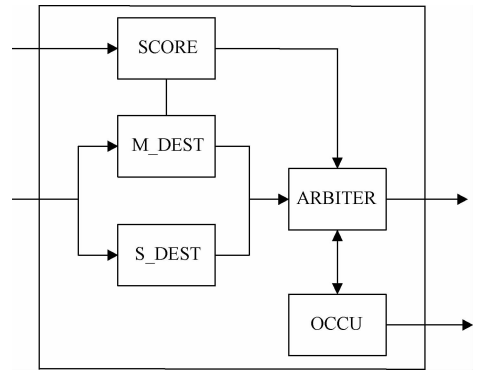


图 5 算法实现结构

Fig. 5 Structure of algorithm implementation

均包延时^[16]作为性能指标,将该通信网络与单端口网络(signal-port network, SPN)、基于 Mesh 结构的对角线双端口网络(diagonal dual-port network, DDPN)作比较,分析其单目事务数据传输的性能优势;与同一维序双端口网络(the same dimension dual-port network, SDDPN)^[16]、DDPN 作比较,分析其双目事务数据传输的性能优势。平均吞吐量和平均包延时定义如下:

$$Through = \frac{(Send Times) \cdot (Package Length)}{(Number of Nodes) \cdot (Total Time)} \quad (1)$$

$$Latency = \frac{\sum_{i=1}^{Send Times} Latency_i}{(Send Times) \cdot (Package Length)} \quad (2)$$

实验中所用的实验平台是使用 Verilog HDL 语言搭建的网络尺寸为 8 × 8 的仿真平台,使用全局均匀随机通信模式,以全面的衡量网络在满负荷均匀负载下的工作性能。实验条件设置如下:

- 1) 数据包在通信网络中以 PCC 技术实现传输,且包长设置为 2 K;
- 2) 每个路由节点分别建立 200 次数据传输事务,其中目的节点随机产生;
- 3) 控制两次事务之间的发包间隔从 0 K 周期到 20 K 周期,以此控制网络中的负载,发包间隔越小,网络负载越大。

5.1 单目事务实验

单目事务实验是指单端口网络和双端口网络仅启用一个端口同一时刻向网络中发送一路数据,为了更好的反应网络性能,本文设置的条件为网络“最拥塞”的情况,即网络中所有资源节点同时向网络中发送数据。实验结果如图 6 和 7 所示,横坐标为发包间隔,反映着网络负载的变化。图 6 为平均吞吐量曲线,3 种网络的平均吞吐量随着网络负载增大而增大。SPN 和 DDPN 平均吞吐量几乎相同,并且在发包间隔为 2 K 时,网络接近饱和。此时,TDDPN 平均吞吐量持续快速增长,表示网络

尚未处于饱和状态,其相比于 SPN 和 DDPN 平均吞吐量分别提高 23.5% 和 22.3%。图 7 为平均包延时曲线,平均包延时同样随着网络负载的增大而增大。与 SPN 相比,DDPN 平均包延时减小 7.7%,TDDPN 减小 19.6%。

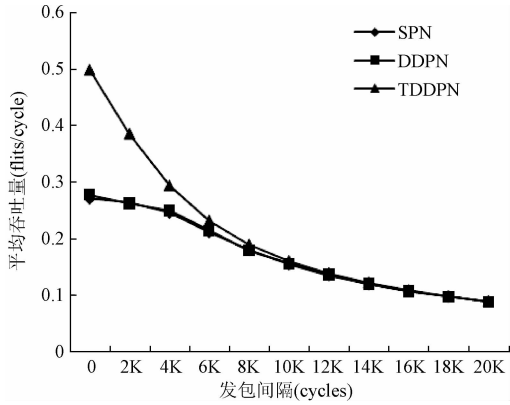


图 6 单目事物实验的平均吞吐量

Fig. 6 Comparison of average throughput in unary affair

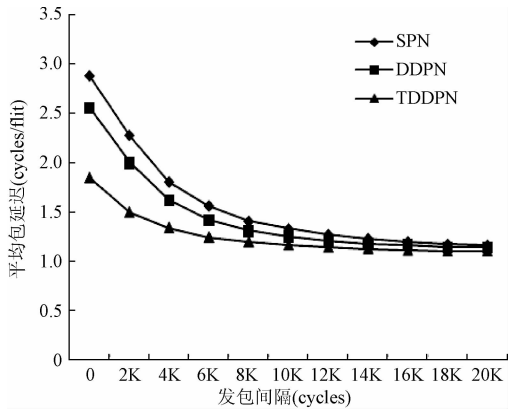


图 7 单目事物实验的平均包延迟

Fig. 7 Comparison of average latency in unary affair

在单目事物实验中,SPN 和 DDPN 具有基本相同的平均吞吐量,是因为两者都采用了转向路由算法和 Mesh 结构,使得他们处理数据传输的效率相近,但双端口结构和双端口切换方法的使用使资源节点能同时处理两路数据请求,提高了资源节点间的并行通信能力,同时提高了数据传输过程中的链路建立成功率,所以 DDPN 的平均包延迟低于 SPN。TDDPN 不仅具备 DDPN 的特点,同时具有较小的网络半径和路径多样性,所以平均吞吐量和平均包延迟优于 SPN 和 DDPN。

5.2 双目事务实验

双目事务实验中设置每个资源节点同时启用两个端口向网络中同时发送两路数据,同样采用网络中最拥塞的情况,所有资源节点同时向网络中发送两路数据。实验结果如图 8 和 9 所示,可以看出,双目事务实验中平均

吞吐量和平均包延时随网络负载的增大而总体呈增长趋势。图 8 中,TDDPN 增长速度快于 SDDPN 和 DDPN,并且当发包间隔为 2 K 个周期时,该网络才处于饱和状态,而另外两种网络在发包间隔为 10 K 时,已处于饱和状态。TDDPN 平均吞吐量与 SDDPN 和 DDPN 相比分别提高了 36.7% 和 37.8%。图 9 中,TDDPN 同样具有最佳的性能,其次是 DDPN,最后是 SDDPN。DDPN 与 SDDPN 相比平均包延迟减小了 4.97%,TDDPN 则减小了 31.2%。

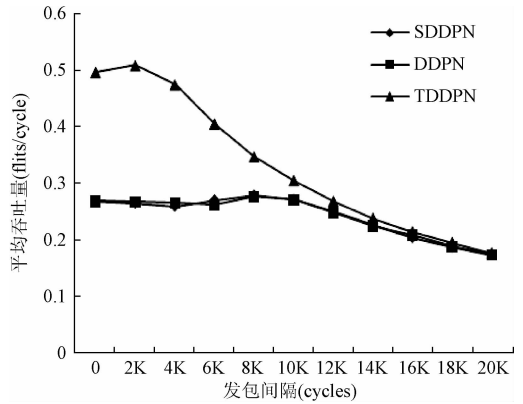


图 8 双目事物实验平均吞吐量

Fig. 8 Comparison of average throughput in binary affair

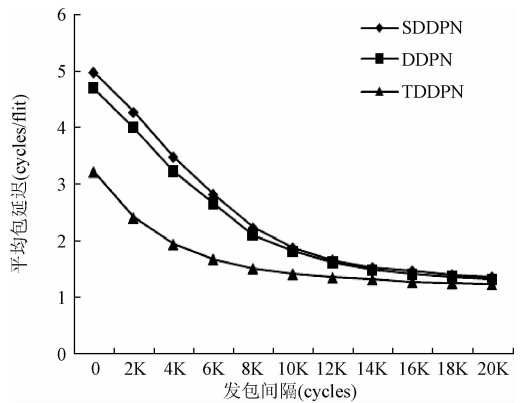


图 9 双目事物实验平均包延迟

Fig. 9 Comparison of average latency in binary affair

在双目事物实验中,SDDPN 和 DDPN 同样因为都采用 Mesh 结构和转向路由算法,两者的平均吞吐量基本相同;但 DDPN 因为对角线的接入方式为接入端口提供了更多的切换路径,提高了路径的多样性,所以 DDPN 的平均包延迟低于 SDDPN。由于 Torus 结构的优势,TDDPN 具有较大的平均吞吐量和较低的包延迟。

5.3 资源消耗

通过单目事务实验和双目事务实验可知,TDDPN 在单目事物和双目事物中都具有较好的网络性能。为

了说明 TDDPN 的硬件实现成本,根据 TDDPN 的特征完成了 PCC 路由器的设计,并且按照网络模型实现路由节点的互连。本文将网络尺寸为 8×8 的 SPN、SDDPN 和 TDDPN 在 Xilinx 公司 Virtex6 系列的 xc6vlx760 芯片上进行设计实现,其资源消耗和综合频率如表 4 所示。

表 4 硬件资源消耗

Table 4 Hardware resource consumption

	SPN	SDDPN	TDDPN
Register	29488	35712	34176
LUTs	53614	87429	79762
Maximum Frequency/MHz	293.34	263.09	263.16
Device	V6VLX760-1ff1176		

由硬件资源消耗比较可知,TDDPN 与 SPN 相比,寄存器和 LUT 分别增加了 15.8% 和 48.7%,这是由于 TDDPN 中端口的增加以及控制判断逻辑的增加所导致的,同时也导致了频率的下降。但 TDDPN 在单目事物中平均吞吐量和平均包延迟最大改善为 83.3% 和 55.9%。同时 TDDPN 可以是资源节点同时收发两路数据,提高资源节点的并行通信能力。Torus 结构下的 DDPN 与 SDDPN 相比,前者在寄存器和 LUT 分别减小了 2.8% 和 8.7% 的同时,具有更好的网络性能。

6 结 论

本文设计实现一种新型的 NoC——基于 Torus 结构的对角线双端口 NoC。本文首先根据该 NoC 的结构特点,建立其网络模型;其次提出相应的路由算法;最后使用 PCC 技术在 FPGA 上实现该 NoC,并进行性能评估。性能评估结果表明,Torus 结构的对角线双端口 NoC 相比于传统的单端口 NoC 虽然硬件开销增大,但是其性能具有较大提升,同时提高了资源节点的并行通信能力;与同一维序双端口网络相比,消耗更少的硬件资源,并获得更好的网络性能。

参考文献

[1] 欧阳一鸣,王悄,梁华国. 基于故障粒度划分的 NoC 链路自适应容错方法[J]. 电子测量与仪器学报, 2015,29(8):1102-1113.
OUYANG Y M, WANG Q, LIANG H G. Link adaptive fault-tolerant method based on fault granularity partition in NoC [J]. Journal of Electronic Measurement and Instrumentation, 2015,29(8):1102-1113.

[2] 杜高明,刘铭,宋宇鲲. 混合交换机制 NoC 系统级建模和仿真速度优化[J]. 电子测量与仪器学报, 2013, 27(6):498-503.
DU G M, LIU M, SONG Y K. System-level modeling of mixed-switching NoC and optimization of simulation speed[J]. Journal of Electronic Measurement and Instrument, 2013, 27(6):498-503.

[3] XU Y, ZHAO X, ZHAO B, et al. A low-radix and low-diameter 3D interconnection network design [C]. Proceedings of the International Symposium on High Performance Computer Architecture, 2009:30-42

[4] 姜书艳,罗刚. 片上网络互连串扰故障模型的研究及改进[J]. 电子测量技术, 2012,35(4):123-127.
JIANG SH Y, LUO G. Improvement and verification of interconnection crosstalk fault model of network-on-chip[J]. Electronic Measurement Technology, 2012, 35(4):123-127.

[5] 耿罗锋,张多利,高明伦. 8 核 NoC 原型芯片设计与应用性能评估[J]. 电子测量与仪器学报, 2009, 23(11):89-94.
GENG L F, ZHANG D L, GAO M L. Design and performance evaluation of an 8 core NoC prototype[J]. Journal of Electronic Measurement and Instrument, 2009,23(11):89-94.

[6] 张洋,王达,叶笑春. 众核处理器片上网络的层次化全局自适应路由机制[J]. 计算机研究与发展, 2016, 53(6):1211-1220.
ZHANG Y, WANG D, YE X CH. A global hierarchical adaptive routing mechanism in many-core processor network-on-chip[J]. Journal of Computer Research and Development, 2016, 53(6):1211-1220.

[7] 许川佩,刘洋,莫玮. 带分复用的三维片上网络测试规划研究[J]. 仪器仪表学报, 2015, 36(9):2120-2128.
XU CH P, LIU Y, MO W. Research on test scheduling of three dimensional network-on-chip with bandwidth division multiplexing [J]. Chinese Journal of Scientific Instrument, 2015, 36(8):2120-2128.

[8] DALLY W, TOWLES B. Principle and Practices of Interaction Networks [M]. San Francisco: Morgan-Kaufmann Press, 2005.

[9] 李翠锦,刘有耀,杜慧敏. 一种新的分级扭 Torus 结构 RTTM[J]. 计算机应用, 2009,29(8):2149-2152.
LI C J, LIU Y Y, DU H M. RTTM: New interconnection network structure with hierarchical twist Torus [J]. Journal of Computer Application, 2009, 29(8): 2149-2152.

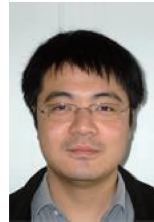
[10] 朱晓静. Storus 一个二维片上网络拓扑结构[J]. 小型微型计算机, 2008,29(4):751-756.

- ZHU X J. Storus: A 2D network on chip topology [J]. Journal of Chinese Computer Systems, 2008, 29(4): 751-756.
- [11] 虞志刚, 向东, 王新玉. Torus 网络中基于中心距离的完全自适应路由算法 [J]. 电子学报, 2013, 41(11): 2113-2119.
- YU ZH G, XIANG D, WANG X Y. Fully adaptive routing in torus network based on center distance [J]. Acta Electronica Sinica, 2013, 41(11): 2113-2119.
- [12] 顾华玺, 刘增基, 王琨, 等. Torus 网络中分布式适应路由算法 [J]. 西安电子科技大学学报, 2006, 33(3): 352-358.
- GU H X, LIU Z J, WANG K, et al. Distributed adaptive routing algorithms in Torus network [J]. Journal of Xidian University, 2006, 33(3): 352-358.
- [13] LUSALA A K, MANET P, ROUSSEAU B, et al. NoC implementation in FPGA using torus topology [C]. International Conference on Field Programmable Logic & Applications, 2007: 778-781.
- [14] 万健, 李丽, 王佳文. “包-电路交换”片上路由器设计与实现 [J]. 微电子学与计算机, 2011, 28(7): 68-71.
- WAN J, LI L, WANG J W. Design and implement of the packet-circuit switching router on chip [J]. Microelectronics & Computer, 2011, 28(7): 68-71.
- [15] 欧阳一鸣, 胡春雷, 梁华国. 基于双端口 RNI 的容错 NoC 架构 [J]. 计算机工程, 2012, 38(13): 237-243.
- OUYANG Y M, HU CH L, LIANG H G. Fault-tolerant architecture of NoC based on dual-port RNI [J]. Computer Engineering, 2012, 38(13): 237-243.
- [16] ZHANG D L, LI S Y, SONG Y K. Design and implementation of dual-port network on chip [C]. 12th IEEE International Conference on Solid-State and Integrated Circuit Technology (ICSICT), 2014.
- [17] 赵克敏. 片上网络基础研究及拓扑结构设计 [D]. 西安: 西安电子科技大学, 2010.
- ZHAO K M. Basic research and design of topology in

network on chip [D]. Xi'an: Xidian University, 2010.

- [18] 李丽, 万健, 王佳文. 基于“包-电路交换”的片上网络回退转向路由算法 [J]. 电子信息学报, 2011, 33(11): 2759-2763
- LI L, WANG J, WAN J W. NoC retrograde-turn routing algorithm based on packet-circuit switching [J]. Journal of Electronics & Information Technology, 2011, 33(11): 2759-2763.

作者简介



宋宇鲲, 1975 年出生, 毕业于合肥工业大学, 现任合肥工业大学副教授, 目前主要研究方向为片上网络优化、多核系统设计、数字信号处理的 VLSI 实现等。

E-mail: songyukun@hfut.edu.cn

Song Yukun was born in 1975, and graduated from Hefei University of Technology. Now he is associate professor in Hefei University of Technology. His present research interests include Network-on-Chip, multi-core system, VLSI digital signal processing system design and so on.



钱庆松, 1992 年出生, 现为合肥工业大学微电子设计研究所研究生, 研究方向为片上网络。

E-mail: sqhfut@163.com

Qian Qingsong was born in 1992. Now he is M. Sc. candidate in Hefei University of Technology. His present research interest is Network-on-Chip.



张多利, 1976 年出生, 毕业于合肥工业大学, 现任合肥工业大学教授, 目前主要研究方向为多核系统设计、数字信号处理的 VLSI 实现等。

E-mail: zhangduoli@hfut.edu.cn

Zhang Duoli was born in 1976, and graduated from Hefei University of Technology. Now he is professor in Hefei University of Technology. His present research interests include multi-core system, VLSI digital signal processing system design and so on.