

DOI: 10.13382/j.jemi.B2508473

Volterra 级数模型下的 ADC 非线性校正技术研究*

赵亚锋¹ 王永添² 王煜森¹ 梅思涛³ 赵贻玖³ 王厚军³

(1. 电子科技大学(深圳)高等研究院 成都 611731; 2. 深圳市鼎阳科技股份有限公司 深圳 518101;
3. 电子科技大学自动化工程学院 成都 611731)

摘要:模数转换器(ADC)的性能决定了采集系统的性能优劣,随着采样率和带宽的提升,非线性误差相较于线性误差具有更大的危害。针对频率相关的 ADC 非线性误差,提出一种基于正弦拟合结合归一化最小均方算法(NLMS)进行自适应参数估计的方法,对 ADC 采样数据进行数字后校正。该方法首先对 ADC 采集的单音信号进行正弦拟合,再基于拟合输出和 Volterra 级数模型重新构建非线性误差信号。采用 NLMS 算法对 Volterra 级数模型相关参数进行自适应估计,当各参数趋于收敛时,经校正后的 ADC 采样序列与拟合输出之间的偏差接近为 0。该方法只需要较少的采样点即可收敛,且不涉及复杂运算,资源开销较少。仿真和实验验证了算法的有效性。在仿真验证中,单音正弦波信号经所提出的方法校正后,2 次谐波和 3 次谐波分别下降了超过 20 和 15 dB;宽带多音信号经校正后,非线性杂散整体“下降”超过 15 dB。在一个 20 GSPS 采样率的硬件平台进行验证也得到了较好的校正效果,系统无杂散动态范围“提升”高于 10 dB。

关键词:模数转换器;非线性误差;Volterra 级数;数字后校正

中图分类号: TN911.72;TH701 **文献标识码:** A **国家标准学科分类代码:** 510.40

Volterra series-based techniques for ADC nonlinearity calibration

Zhao Yafeng¹ Wang Yongtian² Wang Yusen¹ Mei Sitao³ Zhao Yijiu³ Wang Houjun³

(1. Shenzhen Institute for Advanced Study, University of Electronic Science and Technology of China, Chengdu 611731, China;
2. Siglent Technologies Co., Ltd., Shenzhen 518101, China;
3. School of Automation Engineering, University of Electronic Science and Technology of China, Chengdu 611731, China)

Abstract: The performance of an analog-to-digital converter (ADC) determines the quality of the entire acquisition system. With the increase in sampling rate and bandwidth, nonlinear errors pose a greater threat than linear errors. This paper proposes an adaptive parameter estimation method based on sine wave fitting combined with the normalized least mean squares (NLMS) algorithm to calibrate frequency-dependent nonlinear errors in ADCs through digital post-calibration. The method first performs sine wave fitting on the single-tone signal collected by the ADC and then reconstructs the nonlinear error signal based on the fitting output and the Volterra series model. The NLMS algorithm is employed to adaptively estimate the parameters related to the Volterra series model. When the parameters converge, the deviation between the corrected ADC sampling sequence and the fitting output approaches zero. This method requires only a small number of sampling points to converge and involves no complex computations, resulting in low resource overhead. Simulations and experiments have validated the effectiveness of the proposed algorithm. In the simulation, the second harmonic and third harmonic components are attenuated by more than 20 and 15 dB, respectively. Furthermore, the overall nonlinear spurious components of the wideband multi-tone signal are reduced by more than 15 dB after calibration. The proposed method was validated on a hardware platform with a sampling rate of 20 GSPS and demonstrated effective calibration performance, resulting in an overall improvement in the spurious-free dynamic range (SFDR) of approximately 10 dB.

Keywords: ADC; nonlinearity; volterra series; digital post-calibration

收稿日期:2025-06-17 Received Date: 2025-06-17

* 基金项目:四川省自然科学基金面上项目(2024NSFSC0469)资助

0 引言

模数转换器(analog-to-digital converter, ADC)作为沟通模拟世界和数字世界的桥梁,被广泛应用于通信、雷达、测试测量等各种电子设备^[1-5]。在高精度测试测量场合,ADC 芯片自身的非理想特性对测量结果会造成一定的影响,例如,ADC 前端采样保持电路以及转换特性的非理想特性,会使转换之后的数字信号产生额外的谐波和其他杂散,降低系统的无杂散动态范围(spurious free dynamic range, SFDR)、有效位数(effective number of bits, ENOB)等指标^[6-10]。

针对 ADC 的非线性特性的校正,已有大量的学者进行了研究^[11-18],主流的校正技术可以分为模拟校正技术和数字校正技术。其中,模拟校正技术是通过在模拟电路中增加或修改特定电路结构来达到校正目的,这种方法通常会较大的提高电路结构的复杂性和电路工作时序的复杂性,ADC 工作速率也会收到一定限制;数字校正技术则主要将校正模块放在数字后端中,对模拟电路结构的修改比较少,一般只需要在模拟电路中添加简单的辅助结构,校正算法的适应性和可移植性强,集成度更高。

文献[14]提出了一种基于积分非线性(integral nonlinearity, INL)和微分非线性(differential nonlinearity, DNL)特性图的系统性分析方法,通过观察 DNL 和 INL 的形状(如峰值、斜率)来识别非理想行为的来源,并总结了针对不同非理想行为的电路设计技术。文献[16]研究了 SAR-ADC 中残留放大器的非线性误差问题,提出了基于独立分量分析(independent component analysis, ICA)的校准方法和基于偏移双转换(ODC)的校准方法。文献[17]提出了一种建立多项式拟合模型来进行前台误差估计和数字后台误差补偿方法,但该方法仅在 30 MHz 带宽范围内对输入信号具有优异的补偿能力,在超出范围外的情况下无法适用,且硬件实现上难度较大,资源消耗过多,不适合较高带宽的情况。

在数字校正技术领域,Volterra 级数模型被广泛应用于 ADC 非线性特性的建模以及校正^[19-21],文献[20]提出了一种基于 Volterra 级数模型的 ADC 非线性参数估计和校正方法,其需要使用宽带白噪声来进行参数估计,但对于高带宽高采样率的 ADC 来说,相应的宽带噪声源并不容易获取;且参数估计方法涉及到较多的滤波器,当非线性的阶数较高时,需要非常大的资源开销、参数估计收敛时间较长。

本文基于 Volterra 级数的模型,提出一种使用单音信号对 ADC 非线性参数进行自适应估计的方法,并使用收敛后的参数重新构建误差信号对 ADC 采样数据进行校正。

1 基于 Volterra 级数的 ADC 非线性建模

模数转换器作为沟通模拟与数字的桥梁,将采集到的数据从连续时间信号转换为离散数据点。在离散时间域中,用于描述 ADC 非线性特性的 Volterra 级数模型如图 1 所示。

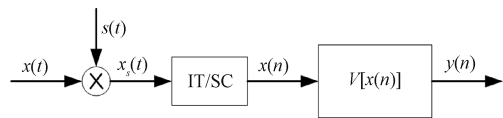


图 1 ADC 离散时间域 Volterra 模型

Fig. 1 Volterra model of ADC in discrete-time domain

图 1 中,采样保持电路用乘法器来表示,IT/SC 表示脉冲串到离散时间序列的转换, $s(t)$ 表示取样脉冲串,其表达式为:

$$s(t) = \sum_{n=-\infty}^{\infty} \delta(t - nT_s) \quad (1)$$

前端采样保持电路和转换器的非理想特性在后端离散时间域中进行表征,也就是 ADC 采样输出 $y(n)$ 与无失真采样序列 $x(n)$ 之间的关系用 P 阶 Volterra 级数来表示^[20]:

$$y(n) = \sum_{p=1}^P \left(\sum_{l_1=0}^{L-1} \cdots \sum_{l_p=0}^{L-1} g_p(l_1, \dots, l_p) \prod_{i=1}^p x(n - l_i) \right) \quad (2)$$

式中: $g_p(l_1, \dots, l_p)$ 为 P 阶 Volterra 核系数; L 为记忆长度。

假设 ADC 中的线性误差不存在或已经被校正,此时采样输出 $y(n)$ 可以表示为理想输出和非线性失真的组合:

$$y(n) = Gx(n) + e(n) \quad (3)$$

式中: G 表示 ADC 的增益; $e(n)$ 表示非线性所引入的误差。用 Volterra 级数来表示误差项 $e(n)$,则有:

$$e(n) = \sum_{p=1}^P \left(\sum_{l_1=0}^{L-1} \cdots \sum_{l_p=0}^{L-1} h_p(l_1, \dots, l_p) \prod_{i=1}^p x(n - l_i) \right) \quad (4)$$

结合式(2)~(4),可以得到:

$$h_p(l_1, \dots, l_p) = \begin{cases} g_p(l_1, \dots, l_p) - G, & p = 1, l_p = 0 \\ g_p(l_1, \dots, l_p), & \text{其他} \end{cases} \quad (5)$$

式(5)给出了 Volterra 核系数 g_p 和模型误差系数 h_p 的关系。

定义两个向量:

$$\mathbf{x}(n) = [\mathbf{x}_1^T(n), \dots, \mathbf{x}_p^T(n)]^T \quad (6)$$

$$\mathbf{h} = [\mathbf{h}_1^T, \dots, \mathbf{h}_p^T]^T \quad (7)$$

则式(4)可以改写为:

$$e(n) = \mathbf{h}^T \mathbf{x}(n) = [\mathbf{h}_1^T, \dots, \mathbf{h}_p^T] [\mathbf{x}_1^T(n), \dots, \mathbf{x}_p^T(n)]^T =$$

$$\sum_{p=1}^P \mathbf{h}_p^T \mathbf{x}_p(n) \quad (8)$$

式中: $x(n)$ 代表的是无失真的 ADC 输入信号。但在实际采集系统中 $x(n)$ 无法直接获取, 一种常见的做法是用 ADC 输出 $y(n)$ 来代替。因此, 误差信号的实际估计为:

$$\hat{e}(n) = \sum_{p=1}^P \left(\sum_{l_1=0}^{L-1} \dots \sum_{l_p=0}^{L-1} \hat{h}_p(l_1, \dots, l_p) \prod_{i=1}^p y(n-l_i) \right) \quad (9)$$

式中: $\hat{h}_p(l_1, \dots, l_p)$ 为待估计的 Volterra 核系数。

2 基于正弦拟合和 NLMS 的误差校正方法

2.1 基于正弦拟合的真实值近似方法

在采样系统中, 直接使用 ADC 实际输出信号 $y(n)$ 进行误差估计时, 误差估计结果本身与真实误差会存在较大偏差, 由式(9)可以看出, $y(n)$ 中含有的非线性杂散会产生更多的谐波杂散信号。

为了解决这个问题, 在构造误差信号 $e(n)$ 时, 应使参与误差估计的序列尽可能接近真实值 $x(n)$ 。一种较为常见的处理方式是采用三参数正弦拟合的方法^[22], 推导过程本文不再赘述。该方法的主要思路是从采样序列 $y(n)$ 中提取特征, 并用相应特征构建“伪理想信号”, 即 $x(n)$ 的近似值 $\hat{x}(n)$ 。

使用多个不同频率的单音信号作为输入信号, 通过正弦拟合获取 $x(n)$ 的近似真实值 $\hat{x}(n)$ 后, 再由该估计值来构造误差信号, 即:

$$\hat{e}(n) = \sum_{p=1}^P \left(\sum_{l_1=0}^{L-1} \dots \sum_{l_p=0}^{L-1} \hat{h}_p(l_1, \dots, l_p) \prod_{i=1}^p \hat{x}(n-l_i) \right) \quad (10)$$

从 ADC 采样序列 $y(n)$ 中减去误差估计序列, 就得到“线性化”的 ADC 输出:

$$y_c(n) = y(n) - \hat{e}(n) \quad (11)$$

在较多的实际应用中已经验证了, 三参数正弦拟合所恢复的信号 $\hat{x}(n)$ 与真实值 $x(n)$ 的偏差较小。基于这一推断, 结合式(3)、(4)、和(10), 式(11)改写为:

$$y_c(n) = Gx(n) + \sum_{p=1}^P \left(\sum_{l_1=0}^{L-1} \dots \sum_{l_p=0}^{L-1} (h_p(l_1, \dots, l_p) - \hat{h}_p(l_1, \dots, l_p)) \prod_{i=1}^p \hat{x}(n-l_i) \right) \quad (12)$$

其向量表达式为:

$$y_c(n) = Gx(n) + \sum_{p=1}^P (\mathbf{h}_p^T - \hat{\mathbf{h}}_p^T) \hat{\mathbf{x}}_p(n) \quad (13)$$

由式(13)可以看出, 当系统满足下述条件时, 即可完成对 ADC 非线性误差的校正:

$$\hat{\mathbf{h}}_p^T = \mathbf{h}_p^T \quad p = 1, 2, \dots, P \quad (14)$$

因此, 对 Volterra 模型中非线性参数的估计精度决定了误差校正的效果。

2.2 基于 NLMS 的自适应参数估计方法

基于第1节和2.1节的推导, 本文提出的利用单音信号和正弦拟和方法对 Volterra 核系数进行 NLMS 自适应估计的方法流程如图2所示。

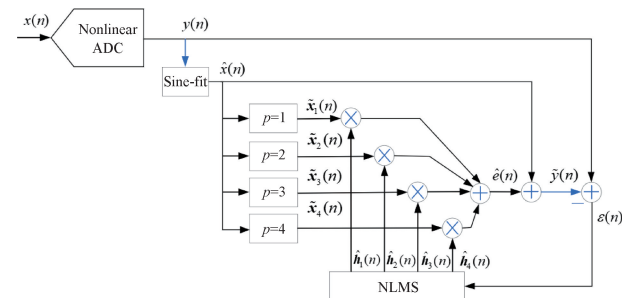


图2 ADC 非线性误差 NLMS 估计方法流程

Fig. 2 Diagram of NLMS estimation for ADC nonlinear error

图2中非线性阶数 $P=4$, ADC 采样输出序列 $y(n)$ 经过一个正弦拟合模块, 得到输入信号 $x(n)$ 的估计值 $\hat{x}(n)$, 随后经过一个系数待估计的 Volterra 级数模型, 得到误差估计结果 $\hat{e}(n)$ 。将拟合输出 $\hat{x}(n)$ 与误差估计值 $\hat{e}(n)$ 相加得到 $\tilde{y}(n)$, 利用其与 $y(n)$ 的差值作为代价函数 $\varepsilon(n)$ 。

当估计的 Volterra 级数核系数 $\hat{h}_p(n)$ 趋于真实值时, $\varepsilon(n)$ 越来越小直至趋近于 0, 从而各阶的参数趋于稳定收敛。估计和迭代的过程表达式为:

$$\hat{\mathbf{h}}_p(n) = \hat{\mathbf{h}}_p(n-1) + \mu_p \frac{\tilde{\mathbf{x}}_p(n) \varepsilon(n)}{\sum_{p=1}^P \|\tilde{\mathbf{x}}_p(n)\|^2} \quad p = 1, 2, \dots, P \quad (15)$$

式中: μ_p 为步进值。代价函数 $\varepsilon(n)$ 定义为:

$$\varepsilon(n) = y(n) - \tilde{y}(n) \quad (16)$$

基于 Volterra 级数模型的 ADC 的非线性误差校正流程如图3所示。当图2的自适应参数估计过程中各参数达到稳定收敛时, 迭代过程就可以停止, 判断的条件是代价函数 $\varepsilon(n) <$ 设定的阈值。

当参数收敛时, 取各参数稳定部分的平均值作为最终估计值, 用于误差校正。校正结构中只使用了乘法器和加法器, 较为简单, 适合在硬件中部署。

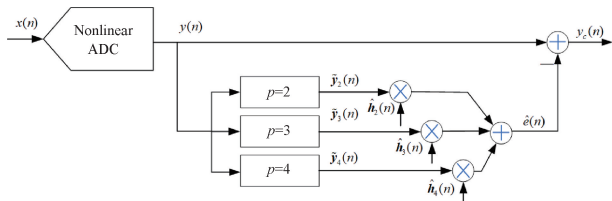


图 3 ADC 非线性误差校正流程

Fig. 3 Diagram of calibration method for ADC nonlinear error

3 仿真和实验

3.1 仿真验证

为了验证上述方法的有效性,在 MATLAB 中搭建一个采样率为 20 GSPS,包含了最高 4 阶非线性的 ADC 采样模型。ADC 非线性模型采用 Volterra 级数模型,其非线性阶数 $P=4$,记忆长度 $L=2$,预设的各阶误差核系数分别为 $h_2=[0.001\ 8, 0.000\ 9, -0.000\ 6]$, $h_3=[0.000\ 3, -0.002, 0.001\ 9, -0.000\ 3]$, $h_4=[0.001, 0.000\ 02, -0.000\ 03, 0.000\ 4, 0.000\ 25]$ 。假定 h_1 为理想线性特性,只考虑非线性的情况,因此不需要估计;对应图 2 中的待估计的系数一共有 12 个数值。

首先生成一个单音正弦信号,信号频率为 2.371 GHz,并添加高斯白噪声,使信噪比(signal noise ratio, SNR)为 80 dB。ADC 输出信号频谱如图 4 所示,其中 2 次谐波、3 次谐波和 4 次谐波功率分别为 -53、-66 和 -73 dB,降低了 ADC 的 SFDR。

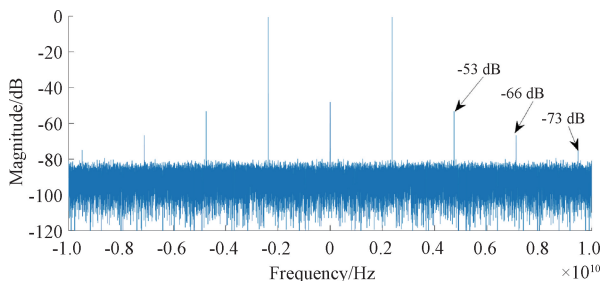


图 4 带有非线性误差的 ADC 输出频谱

Fig. 4 Simulation spectrum of ADC output with nonlinear error

按照图 2 的自适应参数估计结构,设置迭代步进参数 $\mu=0.001$,各参数收敛情况如图 5 所示。

从图 5 可以看出,经过大约 2×10^5 次迭代后,各阶 Volterra 核系数都达到稳定收敛的状态。

当各参数稳定收敛之后,取各参数稳定状态下的平均值作为各参数最终的值。按照图 3 的校正结构对含有非线性误差的 ADC 数据进行校正处理,校正结果频谱如图 6 所示。

由图 6 可以看出,校正后非线性误差信号基本被抑

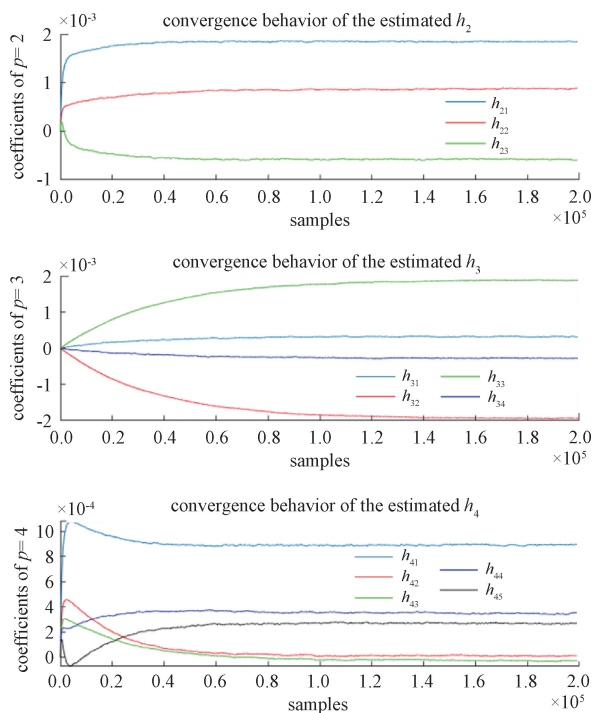


图 5 参数收敛仿真

Fig. 5 Simulation of parameters convergence behavior

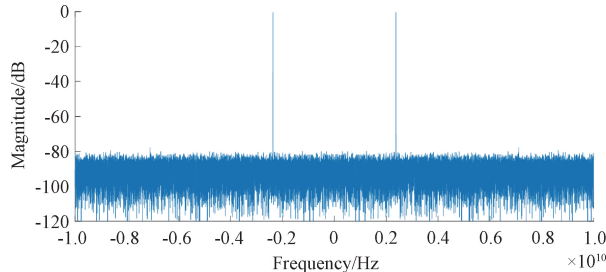


图 6 校正后的 ADC 输出频谱

Fig. 6 Simulation spectrum of ADC output after calibration

制到噪声电平以内,证明了上述校正方法对单音信号情况下的有效性。

为了验证算法对不同频率输入信号的普遍适应性,用 1~6 GHz 范围内多个不同频率的单音信号进行了验证,其收敛结果平均值如图 7 所示。

由仿真结果可以看出,使用相同 Volterra 级数模型情况下,不同频率的单音信号所估计出来的核系数存在轻微的偏差,在低频情况下参数估计偏差比高频清下大。尽管如此,使用估计出来的系数对 ADC 采样数据进行校正后,非线性误差均能得到明显的抑制。

用上述多个频点单音信号估计得到的 Volterra 核系数平均值作为最终参数估计结果,对宽带多音信号进行校正处理,如图 8 和 9 所示。

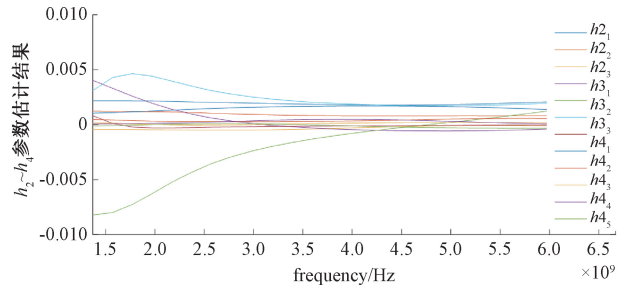


图7 不同频率情况下参数收敛结果
Fig.7 Convergence results of parameters
at different frequencies

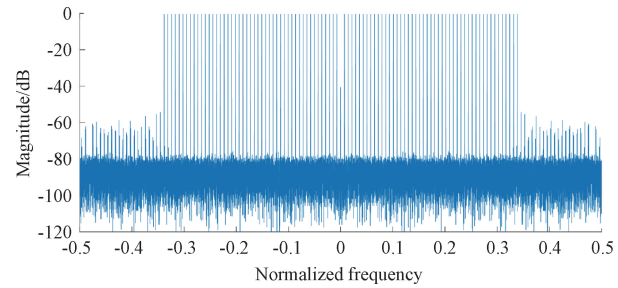


图8 多音信号校正前频谱
Fig.8 Spectrum of multi-tone signals before calibration

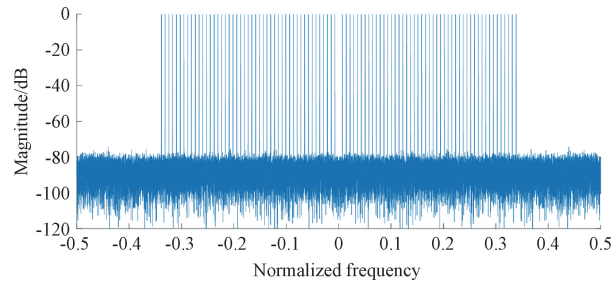


图9 多音信号校正后频谱
Fig.9 Spectrum of multi-tone signals after calibration

图8是一个包含47个tone的多音信号经过Volterra级数非线性模型后的频谱,归一化带宽为0.33(0.5对应 $f_s/2$,即10 GSPS),SNR为80 dB。用本文方法所估计的Volterra级数模型参数对该多音信号进行校正处理,校正结果频谱如图9所示。可以看到,非线性误差杂散信号基本上被抑制到噪声电平内,显著地提升了系统的SFDR。

表1为本文所提出方法与其他相关方法的对比,重点关注复杂度、SFDR改善等。其中 P 表示Volterra级数的最高阶数, L 是记忆长度。算法复杂度主要以乘法运算量来衡量。

表1 本文方法与其他方法的对比

Table 1 Comparison of the method in this paper with other methods

方法	文献[11]	文献[16]	文献[20]	本文
模型	Volterra级数	微分多项式	Volterra级数	Volterra级数
先验信号类型	宽带噪声	多频点单音信号	宽带噪声	单音信号
乘法运算量	$\sum_{p=1}^P L^p$	$P(2L+1)$	$\sum_{p=1}^P L^p$	$\sum_{p=2}^P \frac{(L+p-1)!}{(L-1)!p!}$
SFDR改善/dB	16	40	30	50

文献[16]提出简化的动态误差模型,将非线性误差建模为无记忆非线性函数与线性记忆函数的乘积,其需要使用大量的先验单音信号来进行校正。文献[11,20]均使用了基于Volterra级数的模型,需要使用宽带噪声信号进行估计和校正,以及需要一定带宽的“无关频带”。当不考虑系数对称关系时,文献[11,20]运算量均为 $O(P \times L^P)$ 级别,本文考虑了各阶系数的对称性,因此运算量得以较大降低。

以非线性阶数 $P=4$ 、记忆长度 $L=2$ 为例,本文所述方法计算每个输出采样点只需要12次乘法运算,而文献[16]需要20次乘法运算,文献[11,20]均需要30次乘法运算。在性能方面,本文所属算法的仿真性能均优于对比方法,SFDR改善可以达到50 dB。

3.2 实验验证

为了进一步验证上述算法的有效性,从硬件平台中

采集数据并进行了校正处理,实验平台的构成框图如图10所示,其内部分为通道板和采集板,硬件原型实物如图11所示。该平台所使用ADC型号为ADC12DJ5200RF,分辨率为12 bits,平台采样率为20 GSPS;信号发生器的型号是SSG5000A,设置输出单音信号频率为2.001 GHz。

实验中,信号发生器产生正弦波信号送入示波器硬件平台,经过信号调理操作后送入采集板,由实验ADC进行采集并在FPGA处理后存入DDR中。将采集到的数据通过网线传输给计算机,进行参数估计和误差校正,验证算法的实际效果。

按照非线性阶数为4阶、记忆长度为2对参数进行估计,各参数收敛情况如图12所示。由于从实际硬件环境中采集的数据含有较多非谐波类杂散,且信噪比也比较低,因此各参数收敛过程中呈现的方差比仿真情况更

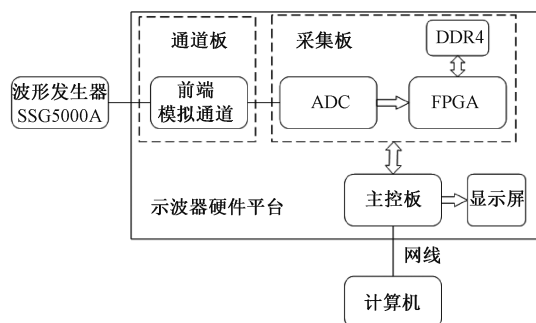


图 10 硬件平台框图

Fig. 10 Block diagram of the hardware prototype

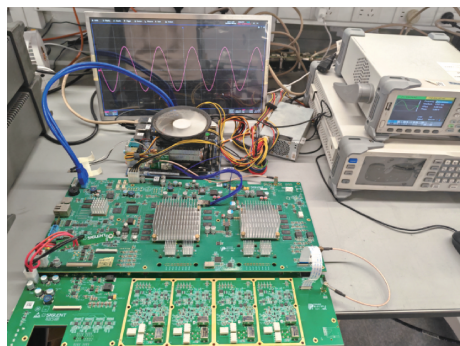


图 11 硬件平台

Fig. 11 Hardware prototype

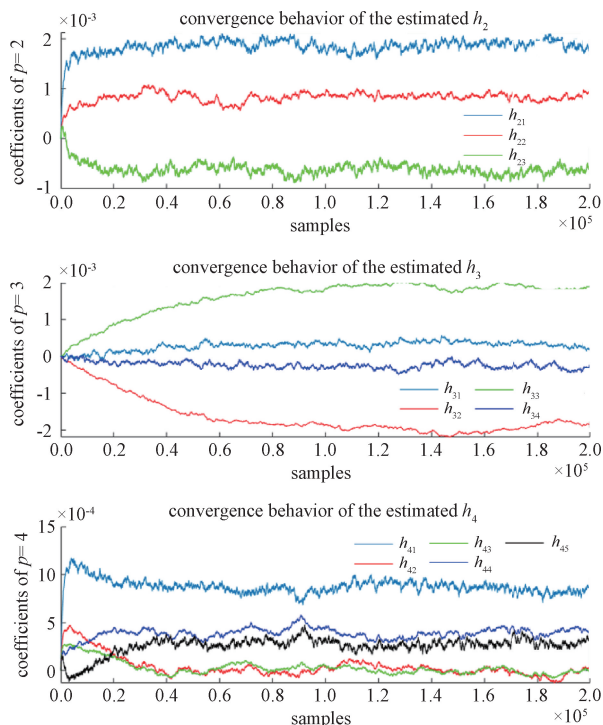


图 12 实测数据的参数收敛过程

Fig. 12 Experiments on parameters convergence behavior

大,尤其是 4 阶非线性参数对应的起伏更为明显。

实验采集数据校正前后的频谱图如图 13 所示。由图 13 可以看出,实验平台所采集的 ADC 数据除了非线性特性导致的谐波杂散,还包含有其他原因导致的杂散。利用本文所提出的方法进行校正后,非线性杂散电平显著下降,其中 2 次谐波下降接近 25 dB,3 次谐波和 4 次谐波也有不同程度的下降,较好地提升了实验平台的 SFDR,验证了上述方法的有效性。

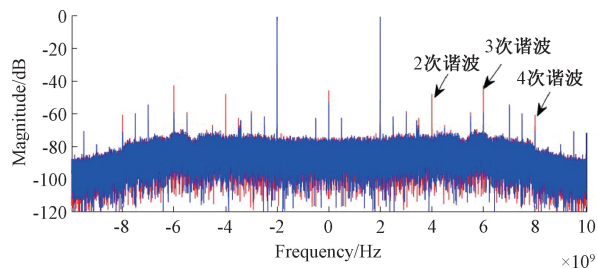


图 13 实测数据校正前后频谱对比

Fig. 13 Spectrum comparison before and after calibration

4 结论

针对 ADC 非线性杂散信号的校正,本文在基于 Volterra 级数模型基础上,提出一种利用多个频点的单音信号对 ADC 非线性特性进行自适应参数估计的方法,参数估计过程不涉及复杂的运算过程,实现简单、资源开销少。参数估计过程采用 NLMS 自适应算法迭代处理,在信噪比 80 dB 时,只需要 10^5 数量级的采样点就能够收敛;采用多个频点进行参数估计,用多个频点参数估计值的平均值作为最终估计结果,既可以用于单音信号的校正,也可以用于宽带信号的校正。校正过程只需要用到乘法器和加法器,结构简单、适合在硬件平台实现。算法仿真过程中发现,在输入信号频率较低时,估计出来的参数与设置的误差参数偏差比较大;不同频率的单音信号经过 Volterra 级数模型,估计出来的参数亦存在一定的偏差,具体的原因需要进一步研究。此外,该方法可用于校正单片 ADC 静态非线性和动态非线性误差,也可以将其作为时间交织 ADC (time-interleaved ADC, TIADC) 非线性交织杂散的一种误差估计和校正方法进行后续研究。

参考文献

- [1] ALJOHANI M, ABDELBAIGI H, MREBIT A, et al. ISAR imaging with pseudo-coherent marine radars[C]. Belfast, 2017:1-5.
- [2] GÓMEZGARCIA, ROBERTO, MUÑOZFERRERAS, JOSÉ M, SANCHEZRENEADO M. Multi-band pre-selectors for software-defined radio receivers[C]. Austin, 2013:

- 13-15.
- [3] LEE W Y, KIM K, HONG S. ADC resolutions of MIMO systems in structured code schemes on a discrete memoryless symmetric channel environment [C]. Las Vegas, 2017, 820-1821.
- [4] 郑彦泽. 混合并行交替最优采样技术研究[J]. 电子测量与仪器学报, 2023, 37(4):18-26.
- ZHENG Y Z. Optimal configuration analysis of hybrid parallel interleaved acquisition techniques [J]. Journal of Electronic Measurement and Instrumentation, 2023, 37(4): 18-26.
- [5] DAVIS, L M, CHEN, et al. Quantization noise mitigation via parallel ADCs [J]. IEEE Signal Processing Letters, 2014, 21(12): 1491-1495.
- [6] CAO C, MA R, ZHU Z, et al. Analysis of non-ideal factors and digital calibration for high resolution SAR ADCs [J]. J4, 2015, 42(6): 61-65, 87.
- [7] UM J Y, KIM Y J, SONG E W, et al. A digital-domain calibration of split-capacitor DAC for a differential SAR ADC without additional analog circuits [J]. IEEE Transactions on Circuits and Systems: Regular Papers, 2013, 60(11): 2845-2856.
- [8] 赵禹, 叶芃, 孟婕. 基于带宽交织采样架构的 80 GSps 超宽带实时采集系统 [J]. 仪器仪表学报, 2024, 45(5): 147-156.
- ZHAO Y, YE P, MENG J. Ultra-wideband data acquisition system with 80 GSps based on bandwidth interleaved architecture [J]. Chinese Journal of Scientific Instrument, 2024, 45(5): 147-156.
- [9] 丁博文, 苗澎, 黎飞. 500MS/s 12 位流水线 ADC 的设计研究 [J]. 电子测量与仪器学报, 2022, 36(3): 130-138.
- DING B W, MIAO P, LI F. Design research of 500MS/s 12 bit pipeline ADC [J]. Journal of Electronic Measurement and Instrumentation, 2022, 36 (3): 130-138.
- [10] SEROV A N, SEROV N A, DOLGATCHEVA E A. Influence of nonlinearity of ADC conversion function on RMS measurement error [C]. 2018 International Conference on Industrial Engineering, Applications and Manufacturing (ICIEAM). IEEE, 2018: 1-6.
- [11] VANSEBROUCK R, JAMIN O, DESGREYS P, et al. Digital distortion compensation for wideband direct digitization RF receiver [C]. 2015 IEEE 13th International New Circuits and Systems Conference (NEWCAS). IEEE, 2015: 1-4.
- [12] MOHAMMEDALI M A, AL-GAYEM Q. An accurate and fast method for improving ADC nonlinearity [J]. Applied Computational Intelligence and Soft Computing, 2023(1): 8899666.
- [13] LI N, ZHANG H, LIU B, et al. A 10-bit 500-MS/s pipelined SAR ADC with nonlinearity-compensated open-loop amplifier and parallel conversion through comparator reusing [J]. IEEE Transactions on Circuits and Systems II: Express Briefs, 2025, 72 (2): 354-358.
- [14] HUANG C P, TING H W, CHANG S J. Analysis of nonideal behaviors based on INL/DNL plots for SAR ADCs [J]. IEEE Transactions on Instrumentation and Measurement, 2016, 65(8): 1804-1817.
- [15] ZHOU Y, CHIU Y. Digital calibration of inter-stage nonlinear errors in pipelined SAR ADCs [J]. Analog Integrated Circuits and Signal Processing, 2015, 82: 533-542.
- [16] NIKAEEN P, MURMANN B. Digital compensation of dynamic acquisition errors at the front-end of high-performance A/D converters [J]. IEEE Journal of Selected Topics in Signal Processing, 2009, 3 (3): 499-508.
- [17] 王栋, 徐晖, 李楠. 高精度模数转换器积分非线性建模与校正 [J]. 电子科技, 2016, 29(10): 72-75.
- WANG D, XU H, LI N. Integral nonlinear modeling and post-correction of high precision analog-to digital converter [J]. Electronic Science and Technology, 2016, 29(10): 72-75.
- [18] CHENG C M, PENG Z K, ZHANG W M, et al. Volterra-series-based nonlinear system modeling and its engineering applications: A state-of-the-art review [J]. Mechanical Systems and Signal Processing, 2017, 87: 340-364.
- [19] PENG L, SUN G C, DENG H H, et al. A wiener model based post-calibration of ADC nonlinear distortion [C]. 2014 IEEE Workshop on Electronics, Computer and Applications, Ottawa, ON, 2014: 366-370.
- [20] SHI K, REDFERN A. Blind Volterra system linearization with applications to post compensation of ADC nonlinearities [C]. 2012 IEEE International Conference on Acoustics, Speech and Signal Processing (ICASSP). IEEE, 2012: 3581-3584.
- [21] HUANG G, PENG B, ZHU A. Simplified Volterra series based background calibration for high speed high resolution pipelined ADCs [C]. 2015 IEEE 58th International Midwest Symposium on Circuits and Systems (MWSCAS), Fort Collins, CO, USA, 2015, pp. 1-4.
- [22] ZHAO Y, WANG Y, MEI S, et al. Dynamic nonlinear error estimation and calibration for TIADC systems based on Volterra series [J]. Journal of Instrumentation, 2025(4): 20.

作者简介



赵亚锋, 1997 年于四川大学获得学士学位, 2000 年于四川大学获得硕士学位, 现为电子科技大学博士研究生, 主要研究方向为宽带时域测试技术。

E-mail: zane.zhao@siglent.com

Zhao Yafeng received his B. Sc. degree from SiChuan University in 1997, M Sc. degree from Sichuan University in 2000. Now he is a Ph. D. candidate in University of Electronic Science and Technology of China. His main research interest includes wideband time domain testing.



赵贻玖 (通信作者), 2012 年于电子科技大学博士学位, 现为电子科技大学教授、博士生导师, 主要研究方向为宽带时域测试技术。

E-mail: yijiuzhao@uestc.edu.cn

Zhao Yijiu (Corresponding author) received his Ph. D. degree from the University of Electronic Science and Technology of China (UESTC) in 2012. Now he is a professor and Ph. D. supervisor of UESTC. His main research interest includes wideband time domain testing.