

DOI: 10.13382/j.jemi.B2508237

芯片多参数一致性的筛选方法*

郑江云 詹文法 蔡雪原

(安庆师范大学电子工程与智能制造学院 安庆 246133)

摘要:由于制造工艺的偏差,芯片有些参数值离散性较大,为了提高电子系统的稳定性和可靠性,设计一种提高芯片一致性的多参数低相关聚类优选(multi-parameter low-correlation clustering selection, MLCS)算法。该算法首先计算参数间的斯皮尔曼秩相关系数,选择相关性小的测试参数进行筛选,提高选择的效率,然后对多个参数分别用1维K-means方法进行3级聚类,再综合它们的分类结果,筛选出集中于聚类中心的芯片。实验结果表明,该算法能够实现测试芯片的自动筛选,位于中间聚类中心的芯片参数值都在均值附近,上下不偏离1个方差,且分类界限清晰、聚类效果不受筛选参数个数的限制;894个样本按照2个参数筛选,散点图显示的效果明显优于常规的二维模糊聚类和二维K-means算法;所用时间约0.04 s,而模糊聚类算法耗时超过12 s。该算法具有良好的适应性,能够有效选出多种参数值都接近均值的芯片。

关键词: 芯片筛选;测试参数;正态分布;K-means方法

中图分类号: TN407 **文献标识码:** A **国家标准学科分类代码:** 510.3

Screening method for multi parameter consistency of chips

Zheng Jiangyun Zhan Wenfa Cai Xueyuan

(School of Electronic Engineering and Intelligent Manufacturing, Anqing Normal University, Anqing 246133, China)

Abstract: Due to manufacturing process deviations, some parameter values of chips have large discreteness. In order to improve the stability and reliability of electronic systems, this paper designs a multi parameter low correlation clustering selection (MLCS) algorithm to enhance chip consistency. The algorithm first calculates the Spearman rank correlation coefficient between parameters, selects test parameters with low correlation for screening, improves the efficiency of selection, and then uses 1D K-means method to perform 3-level clustering on multiple parameters. Based on their classification results, chips concentrated in the cluster center are selected. The experimental results show that the algorithm can achieve automatic screening of test chips. The parameter values of chips located in the middle cluster center are all around the mean, with no deviation of one variance, and the classification boundary is clear. The clustering effect is not limited by the number of screening parameters; 894 samples were screened according to 2 parameters, and the scatter plot showed significantly better results than conventional 2D fuzzy clustering and 2D K-means algorithm; The time taken is about 0.04 seconds, while the fuzzy clustering algorithm takes over 12 seconds. This algorithm has good adaptability and can effectively select chips with multiple parameter values that are close to the mean.

Keywords: chip screening; testing parameters; normal distribution; K-means method

0 引言

集成芯片测试的目的在于确保芯片的性能、功能、可

靠性和安全性满足设计要求和实际应用需求,它对于提高芯片良率和降低生产成本具有显著意义。近年来,自适应测试技术因其动态优化能力成为研究热点,其核心目标在于提升测试效率并压缩成本^[1],现有方法可以分

收稿日期: 2025-03-16 Received Date: 2025-03-16

* 基金项目:安徽省高校自然科学基金项目(2023AH050500)、国家自然科学基金(62474002)、宣城精英项目(202371)、集成与微组装技术国家地方联合工程实验室开放课题(KFJJ20230101)项目资助

为 4 类:1)测试流程优化,如利用重排序改善测试向量混乱问题^[2],或利用实时自适应策略降低测试逃逸率^[3],它们的优点是能够显著缩短测试时间;缺点是未解决参数离散性问题;2)工艺偏差补偿,如基于晶圆级性能预测站点间差异^[4];结合自适应算法提升良率^[5],它们能够缓解制程波动影响,但对多参数协同一致性改善有限;3)故障诊断增强,如哈里斯鹰优化方法用于电路故障定位^[6],提升了故障检出精度,但未覆盖参数一致性控制;4)特征选择优化,采用 mRMR 算法筛选高分度测试项^[7],该方法能够降低测试维度,却忽略了参数间相关性对系统级匹配的影响。

芯片测试包含数百项参数(电流、电压和其他参数值),每个测试项提供了上、下限测试规范,当且仅当芯片通过所有测试项目时,才被视为通过^[8],但如果某个测试参数的上下限差值比较大时,测试通过的芯片间该参数值离散性就很高,导致参数一致性劣化。芯片参数一致性是指芯片的各项参数在不同批次、不同芯片之间保持高度一致的特性。

在芯片应用中,参数一致性对于系统的稳定性和可靠性至关重要^[9]。例如,在多芯片系统中,采用芯粒技术的芯片,参数不一致可能导致各芯片间无法高效协同工作,从而影响系统整体性能;在构建复杂系统时,参数不一致的芯片可能难以进行无缝适配和协同工作,导致系统兼容性降低,如为了达到电流额定值,基于 Si MOSFET 或 IGBT 的系统需要多个数量的芯片并联,文献[10-11]探讨了在短路、未锁定的电感切换等异常情况下器件参数不均匀性对并联 MOSFET 电热不平衡的影响,然而目前尚未研究出能有效抑制这些干扰影响的分类方法。

无论是同一块晶圆或者同一个批次,相同参数的测量值也有变化^[12]。芯片参数波动本质源于制造工艺偏差。集成芯片测试数据通常服从正态分布^[13],呈现对称的钟形曲线,在正态分布下,数据落在特定区间内的概率是已知的,即约 68.27%、95.45%及 99.73%的样本分别位于均值 $\pm 1\sigma$ 、 $\pm 2\sigma$ 与 $+3\sigma$ 区间内,这表明芯片参数值由于制造工艺的偏差,存在一定的离散性,特别是对于方差比较大的测试项,实际测量值会有比较大的差值。芯片测量数据的统计分析可以帮助筛查潜在的测试漏检,传统筛选方法聚焦单参数分析^[9,14-15],如文献[9]利用改进的导数结合粒子群优化算法(D-PSO)有效地定位数据中的拐点,从而筛选出性能相似度较高的芯片。文献[15]提出了一种基于转移曲线的新型分类方法,用于抑制并联碳化硅 MOSFET 间的瞬态电流不平衡现象,该方法采用传输曲线的距离系数作为分类标准,实现芯片或器件的有效分类,但它们都是针对一个物理量进行聚类。此类方法未考虑多参数耦合效应,难以保障芯片整体性能一致性。

随着芯片系统复杂度提升,多参数协同一致性已成为核心挑战:一方面,单一参数优化无法反映综合性能;另一方面,高维测试数据存在维度灾难与需求异构性问题^[16]。为此,本文提出多参数低相关聚类优选(MLCS)算法,通过构建低相关特征子集,筛选多个参数均集中于统计分布核心区间的芯片,显著提升参数一致性,为高匹配度芯片系统提供可靠保障。

1 常规聚类算法在芯片分类中的应用

1.1 模糊聚类(fuzzy C-means, FCM)算法

模糊聚类是一种无监督聚类算法^[17],无监督聚类能较客观地反映样本数据的内在结构,是处理数据集中存在模糊性或不明确边界的聚类方法。与传统“硬聚类”不同,模糊聚类允许数据点以隶属度形式同时属于多个类簇。

被聚类样本 G 中的一个点 $G_i = \{G_{i1}, G_{i2}, \dots, G_{im}\}$, m 表示聚类样本的维度,令聚类中心的个数为 c ,聚类中心为 $V = \{V_1, V_2, \dots, V_c\}$ 。用一个 $n \times c$ 的矩阵 $U = [\mu_{ij}]^{n \times c}$ 描述聚类结果。其中 $\mu_{ij} \in [0, 1]$,表示第 i 个样本 G_i 属于第 j 类的隶属度。FCM 算法根据式(1)所示,通过迭代运算对目标函数 f 进行优化。

$$f = \sum_{i=1}^n \sum_{j=1}^c \mu_{ij}^b \|G_i - V_j\|^2 \quad (1)$$

式中: b 为模糊指数,通常取值为 2。令 f 分别对 μ_{ij} 与 V_j 的偏导数为 0,获得使目标函数为极小值的优化迭代公式如式(2)和(3)所示^[18]。

$$V_j = \frac{\sum_{i=1}^n \mu_{ij}^b G_i}{\sum_{i=1}^n \mu_{ij}^b} \quad (2)$$

$$\mu_{ij} = \frac{\|G_i - V_j\|^{-2(b-1)}}{\sum_{s=1}^c \|G_i - V_s\|^{-2(b-1)}} \quad (3)$$

采用以上模糊聚类用于 2 个测试项的分类,具体步骤如下:

- 1) 输入被测芯片两个测试项的测试值,构成 $V = \{V_1, V_2\}$,剔除测量值超过均值 3 个方差的异常数据;
- 2) 设定迭代停止阈值 ε 和聚类数 c 的值,本方案 $c=9$;
- 3) 随机初始化矩阵 $U(k)$;
- 4) 用式(2)计算聚类中心 $V(k)$;
- 5) 用式(3)计算新的隶属度 $U(k+1)$;
- 6) 若 $\|U(k) - U(k+1)\| < \varepsilon$,或者超过最大迭代次数,则迭代过程结束。否则,返回步骤 4);
- 7) 按照最大隶属度原则确定样本 G 中的每个芯片

所属类别。

用二维 FCM ($m=2$) 方法对 894 个芯片的两个测试项进行分类,结果如图 1 所示。但从图 1 所示分类结果看出该方法只是对一个测试项 I_{out} 进行了 9 级分类,而纵轴所示测试项 I_{op2} 对分类不起作用。

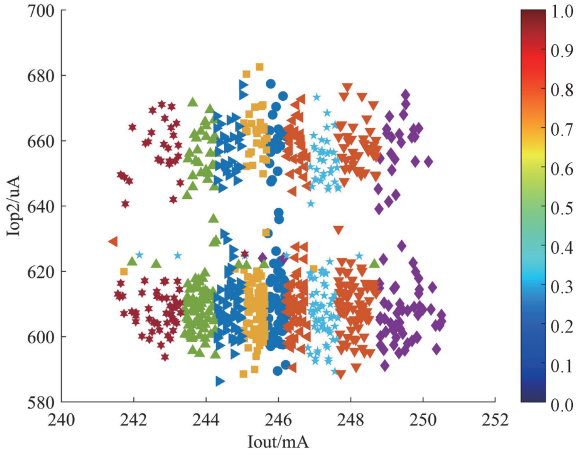


图 1 二维模糊聚类 9 级分类

Fig. 1 9-level classification of two-dimensional fuzzy clustering

1.2 多维 K-means 聚类算法

K-means 算法也是一种无监督学习算法^[19],是基于距离的算法,利用数据点到中心点的欧氏距离进行聚类分配和中心点更新,能够对无标识的对象按照需求进行聚类。同一类距离越小,相似度越高;不同类簇的距离越大,相似度越低^[20]。

被聚类样本 G 中的每一个点 (如某个被测芯片) G_j , $G_j = \{G_{j_1}, G_{j_2}, \dots, G_{j_m}\}$ (其中 m 表示聚类样本的维度) 都会将其分配给最近的中心点 X_i 。这里的“最近”是指欧氏距离最小。

对被测芯片的两个测试项进行 9 级分类,具体步骤如下:

- 1) 输入被测芯片两个测试项的测试值,构成 $G_j = \{G_{j_1}, G_{j_2}\}$;
- 2) 设定迭代停止阈值 ε 和聚类数 K 的值,本方案 $K=9$;
- 3) 随机分配聚类中心 X_i ;
- 4) 计算欧氏距离。

计算每个样本与 K 个聚类中心的欧氏距离如式 (4) 所示。

$$\text{distance}(G_j, X_i) = \|G_j - X_i\|_2 \quad (4)$$

式中: $\|x\|_2$ 表示 L2 范式 (或欧氏距离)。

5) 分配聚类,将每个点按照式 (5) 分配到与其最近的中心点相对应的聚类中:

$$c_j = \arg \min \|G_j - X_i\|_2 \quad (5)$$

式中: c_j 表示数据点 G_j 所属群集的索引。

6) 重新计算中心点,对于每个聚类,用分配给该聚类的所有点的平均值重新计算中心点,如式 (6) 所示。

$$X_i = 1/|c_i| \times \sum G_{j \in c_i} \quad (6)$$

式中: c_i 是第 i 个群集; $|c_i|$ 是其包含的数据点数。

7) 迭代,重复上面步骤 4) ~ 6),直到中心点满足式 (7) 所列条件或达到预定的迭代次数。

$$\sum_{i=1}^k \|X_i^t - X_i^{t-1}\|_2 < \text{test}(\text{threshold}) \quad (7)$$

式中: X_i^t 是第 t 次迭代后的第 i 个中心点。

用二维 K-means 聚类方法对同批 894 个芯片的两个测试项进行分类,即 1.2 节中的 m 为 2,结果如图 2 所示,图 2 中分类结果只是对测试项 I_{op2} 进行了 9 级分类,而横轴的测试项 I_{out} 不起分类作用。

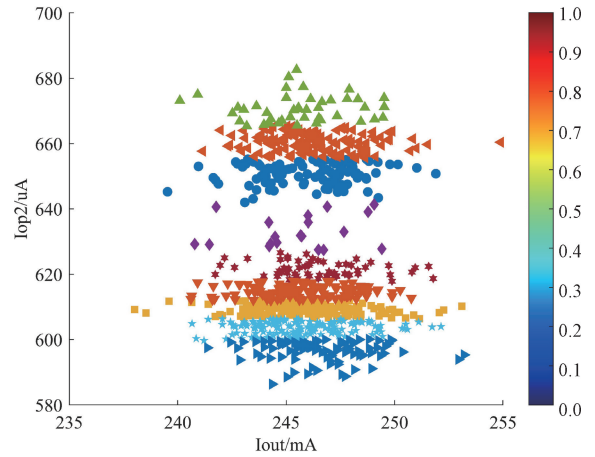


图 2 二维 K-means 方法 9 级聚类

Fig. 2 9-level clustering using two-dimensional K-means method

2 多参数低相关聚类优选 (MLCS) 算法

针对 1.1 和 1.2 节常规聚类算法对于多个测试参数分类结果不理想,即有一个参数不能被分级聚类的缺陷,本文提出了多参数低相关聚类中心优选算法。

2.1 测试项相关性分析

本文采用斯皮尔曼秩相关系数 (Spearman rank correlation coefficient, SRCC) 的大小来挑选相关性弱的测试项,减少冗余度,以提高数据分析的准确性和筛选效率。

SRCC 的计算方法如下:

1) 将每个测试项的数据按照大小排序,并分配相应的秩次;

2) 计算每对测试项之间秩次差的平方和;

3) 使用式 (8) 计算 SRCC。

$$\rho = 1 - \frac{6 \sum d_i^2}{n(n^2 - 1)} \quad (8)$$

式中: d_i 为第 i 对数据的秩次差; n 为样本数量。

SRCC 的取值范围为-1~1,数值越接近 1 或-1,表示相关性越强,数值接近 0,则表示相关性较弱。

挑选性能相近的芯片,应该选择受不同的物理机制或工艺过程影响的参数,而斯皮尔曼秩系数小表示每对系数之间没有明显的单调相关性,这样可以减少参数之间的信息冗余,挑选出芯片的一致性会更全面。

2.2 单个测试参数分类

针对芯片实际数据正态分布的特点,本文对单个参数项应用一维 K-means 算法,即 1.2 节的 m 为 1。

- 1) 读取芯片的一种测试参数值,指定 3 级分类,随机选择 3 个初始中心点;
- 2) 用式(4) 计算每个测试结果与聚类中心的欧氏距离;
- 3) 按照式(5) 的原则将被测芯片分配到最近的聚类中心;
- 4) 按照式(6) 重新计算聚类中心;
- 5) 重复步骤 2)~4),当聚类中心的差值小于阈值或者达到最大迭代次数,结束分类。

对测试项 I_{op2} 的 894 个测试值按照 3 级分类,分类结果如图 3 所示,图中的水平线是按照测试结果分类形成的散点图,因为数据比较集中,大部分连成了一条线。线条的颜色代表不同的类,很明显分成上、中、下 3 类,中间聚类集中在均值附近、它们的实际参数值与均值上下不超过一个标准差,说明位于中间聚类芯片的实际值都比较接近平均值。

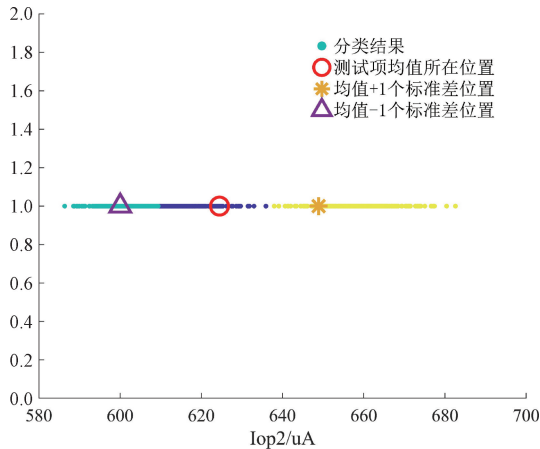


图 3 单个测试参数 3 级 K-means 聚类结果

Fig. 3 3-level K-means clustering results of a single test parameter

2.3 MLCS 算法的实现

芯片的性能可能受到多个因素的综合作用,而非单一因素的主导,需要对多个关键参数进行严格监控,以确保芯片的整体性能和质量符合要求,多个参数一致性高

的芯片可以保证电路的稳定性和可靠性更高,本文提出的 MLCS 算法的具体实现过程如下:

- 1) 输入被测芯片的多个测试项,按照式(8) 计算斯皮尔曼秩相关系数,选择两个相关性小的测试参数进行分类;
- 2) 按照 2.2 节中的方法对一个测试参数 X 进行 3 级分类,每个测试值对应的类索引是 1、2 和 3;
- 3) 按照 2.2 节的方法对另一个测试参数 Y 进行 3 级分类,该测试值对应的类索引也是 1、2 和 3;
- 4) 综合步骤 2) 和 3) 的分类结果,就得到被测芯片关于两个测试项的 9 种结果,如表 1 所示;
- 5) 用这种类似的方法可以推广到更多个测试项的分类。

表 1 由两个分测试项索引得到芯片的分类索引号

Table 1 Classification index numbers of chips obtained from two sub test item indexes

Y 分类索引	X 分类索引		
	1	2	3
1	1	2	3
2	4	5	6
3	7	8	9

图 4 是用 MLCS 方法分类得到的 9 种界限清晰的分类结果,每个变量都能够很好地被分成 3 类。位于聚类中心的芯片就是一致性最好的芯片。

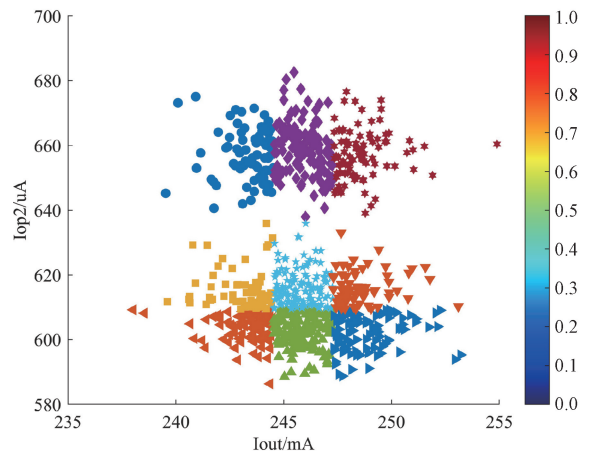


图 4 本文 MLCS 算法 9 级聚类

Fig. 4 MLCS algorithm 9-level clustering in this article

3 实验结果与分析

本文在 Windows10 操作平台下基于 MATLAB 2024 的运行环境,对测试设备采集的测试数据进行分类。实验运行环境为 12th Gen Intel (R) Core (TM) i5-12500H 2.50 GHz、4 GB 运行内存、Windows 10 系统。实验数据选自实际工业生产过程中同批次产生的 894 个芯片的测

试数据。

首先计算这些测试项之间的SRCC值,选择SRCC值较小的相关性不大的测试数据,每组数据是两个测试项,分别如下:1) I_{out} 和 I_{op2} ,它们间的SRCC相关系数为0.013 4;2) F_{osc} 和 I_{bias} ,相应的SRCC为-0.001 2;3) I_{cmax} 和 I_{base} ,SRCC为0.403 9,它们的相关性都较小,这样聚类选出的芯片性能更稳定全面一些。

3.1 散点图效果

图1、2和4是分别针对 I_{out} 和 I_{op2} 两个测试项,用1.1、1.2和2.3节的3种方法的分类结果,图5和6分别

是针对 F_{osc} 和 I_{bias} 以及 I_{cmax} 和 I_{base} 测试项分类的结果,其中图5(a)和6(a)是用二维模糊聚类方法,图5(b)和6(b)是用二维K-means方法分类,它们共同的不足就是只能在一个方向分类,而另外一个测试项起不到分类的作用,如图5(a)中横向的 F_{osc} 测试项没有起到分类作用,图5(b)中纵向的 I_{bias} 测试项对分类不起作用;图6(a)和(b)存在同样的问题,而图5(c)和图6(c)是用本文的MLCS算法分类的结果,每个测试项都能够分成3部分,综合起来得到界限清晰的9个聚类结果。

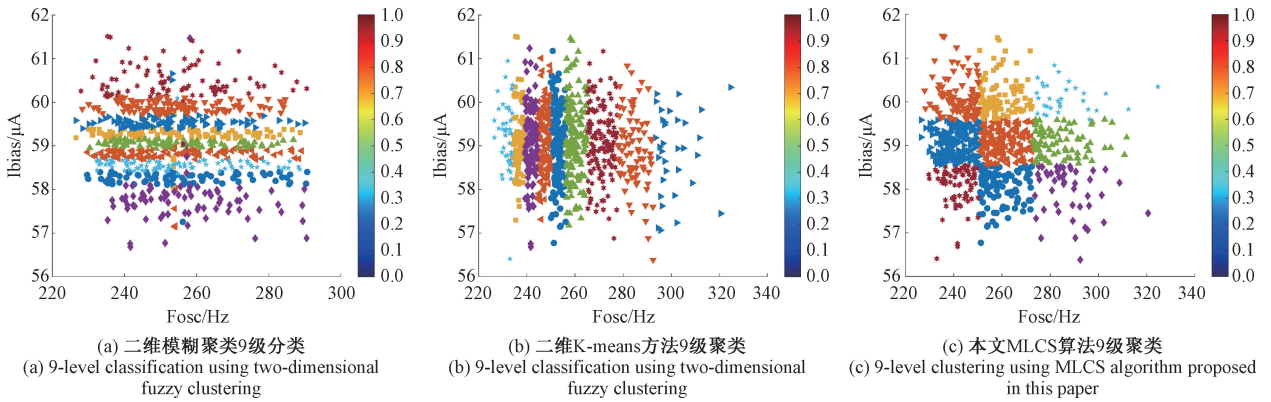


图5 按照 F_{osc} 和 I_{bias} 两个测试项分类结果

Fig. 5 Classification results according to F_{osc} and I_{bias} test items

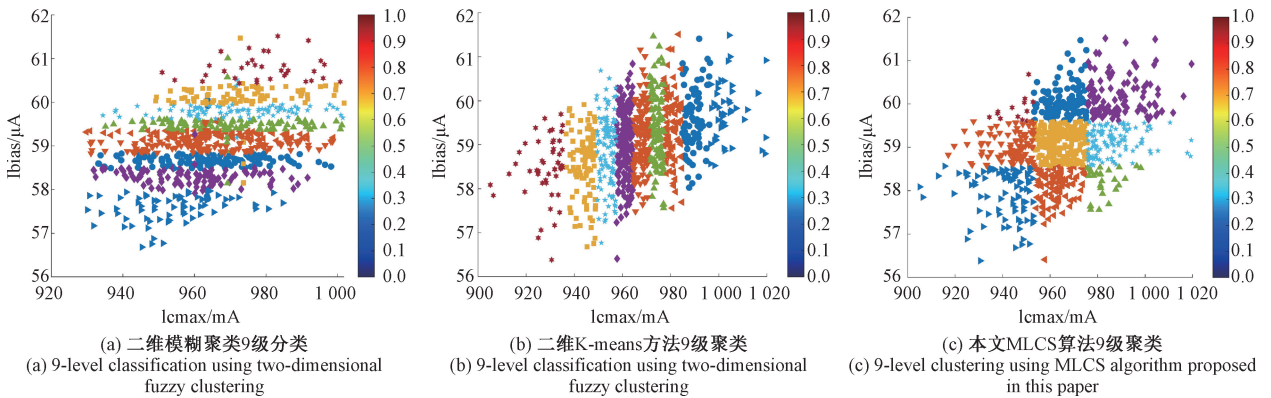


图6 按照 I_{cmax} 和 I_{base} 两个测试项分类结果

Fig. 6 Classification results based on I_{cmax} and I_{base} test items

3.2 测试时间

表2是几种分类算法所用时间,二维模糊聚类时间最长,需要12 s多,二维均值聚类和本文所提MLCS算法所需时间差不多,在几十毫秒数量级,比模糊聚类时间少近3个数量级。

3.3 本文MLCS分类算法所得分类中心与测试项的均值及方差的关系

从表3可以看出每个测试项中间聚类中心值都接近

表2 不同聚类算法所用时间对比

Table 2 Comparison of time used by different clustering algorithms (s)

两个测试项	I_{out} & I_{op2}	F_{osc} I_{bias}	I_{cmax} I_{base}
二维模糊	12.56	12.41	12.43
二维均值	0.055	0.086	0.044
MLCS 算法	0.047	0.045	0.042

表 3 每个测试项的 3 个分类中心及相应的平均值和方差

Table 3 Three classification centers and their corresponding mean and variance for each test item

测试项	$I_{out}/$ mA	$I_{op2}/$ μA	$F_{osc}/$ Hz	$I_{bias}/$ μA	$I_{cmax}/$ mA	$I_{base}/$ mA
平均值	246.0	624.5	256.6	-8	965.8	59.1
中间聚类中心	245.8	615.6	258.6	-8	964.2	59.1
下聚类中心	243.2	602.4	241.0	-8.2	941.9	58.2
上聚类中心	248.7	658.0	284.0	-7.8	987.1	60.1
方差	2.28	24.4	17.15	0.15	18.1	0.83

它的平均值,上聚类中心值接近平均值加上 1 个方差,而下聚类中心值接近平均值减去 1 个方差,这样分类比较科学,位于最核心的分类中心的测试项都在均值附近,如图 7 中标示的整体聚类中心所示,测试参数都非常接近,这样使用在特定场合就会更稳定。

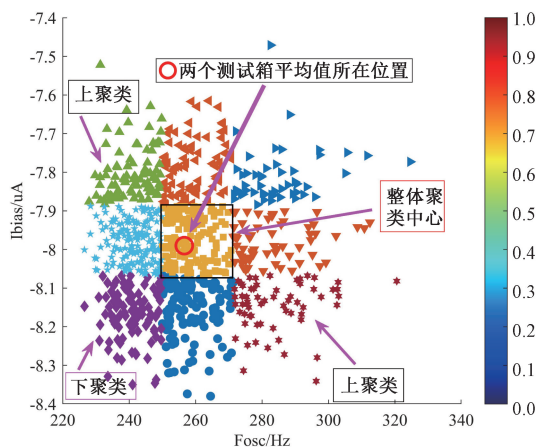


图 7 本文所提方法分类结果位置

Fig. 7 Location map of the classification results of the method proposed in this article

4 结论

针对芯片的性能可能受到多个因素的综合作用,而非单一因素的主导,需要对多个关键参数进行监控分析,以确保芯片的整体性能和质的要求,本文提出芯片多参数一致性的 MLCS 筛选方法,选择斯皮尔曼秩系数 SRCC 小的测试项,避免分类芯片信息冗余;根据芯片数据基本服从正态分布的特点,对每个测试参数用一维 K-means 进行三级聚类;然后综合多个测试项的分类结果,选出多个测试项都集中于均值附近的芯片。该算法所用时间短,效果好,可以方便地扩展到更多测试参数的筛选,减少芯片筛选的成本,挑选出的位于聚类中心的芯片参数比较一致,使用这种芯片可以保证电路工作更趋于稳定,本文提出的 MLCS 筛选芯片的方法易于实现,能够提高系统的匹配度和工作稳定性。

参考文献

- [1] 张鲁萍. 超大规模集成电路适应性测试方法综述[J]. 数字技术与应用, 2023, 41(9): 134-136.
ZHANG L P. Review of adaptive testing methods for VLSI[J]. Digital Technology and Applications, 2019, 41(9): 134-136.
- [2] 詹文法, 邵志伟. 一种集成电路测试流程分级动态调整方法[J]. 电子学报, 2020, 48(8): 1623-1630.
ZHAN W F, SHAO ZH W. A hierarchical dynamic adjustment method for Integrated circuit test flow[J]. Acta Electronica Sinica, 2019, 48(8): 1623-1630.
- [3] SINGH A D. An adaptive approach to minimize system level tests targeting low voltage DVFS failures[C]. IEEE International Test Conference (ITC). IEEE, 2019: 1-10.
- [4] SHINTANI M, INOUE M, NAKAMURA T, et al. Wafer-level variation modeling for multi-site RFIC testing via hierarchical Gaussian process[C]. 2021 IEEE International Test Conference (ITC). IEEE, 2021: 103-112.
- [5] HUANG X, QIN M, XU R, et al. Adaptive nn-based root cause analysis in volume diagnosis for yield improvement[C]. 2021 IEEE International Test Conference (ITC). IEEE, 2021: 30-36.
- [6] 王力, 张露露. 基于 IHHO-BP 神经网络的模拟电路故障诊断[J]. 电子测量与仪器学报, 2024, 38(5): 238-248.
WANG L, ZHANG L L. Fault diagnosis of analog circuit based on IHHO-BP neural network[J]. Journal of Electronic Measurement and Instrumentation, 2024, 38(5): 238-248.
- [7] 詹文法, 张鲁萍, 江健生. 基于联合分类的有效测试模式重选方法[J]. 仪器仪表学报, 2023, 44(3): 155-162.
ZHAN W F, ZHANG L P, JIANG J SH. Effective test mode reselecting method based on joint classification[J]. Chinese Journal of Scientific Instrument, 2023, 44(3): 155-162.
- [8] LIU M Y, PAN R J, YE F M, et al. Finegrained adaptive testing based on quality rediction[J]. ACM Transactions on Design Automation of Electronic Systems, 2020, 25(5): 38.
- [9] 詹文法, 余储贤, 胡心怡, 等. D-PSO 算法的单变量测试参数集成电路筛选方法[J]. 电子测量与仪器学报, 2024, 38(6): 25-33.
ZHAN W F, YU CH X, HU X Y, et al. One-variable test parameter integrated circuit screening method for D-PSO algorithm[J]. Journal of Electrical Measurement and Instrumentation, 2024, 38(6): 25-33.
- [10] HU J, ALATISE O, GONZALEZ J A O, et al. The effect

- of electrothermal nonuniformities on parallel connected SiC power devices under unclamped and clamped inductive switching [J]. IEEE Transactions on Power Electronics, 2016(6):1-1.
- [11] CASTELLAZZI A, FAYYAZ A, KRAUS R. SiC MOSFET device parameter spread and ruggedness of parallel multichip structures [J]. Materials Science Forum, 2018. DOI: 10.4028/www.scientific.net/MSF.924.811.
- [12] 梁华国, 曲金星, 潘宇琦, 等. 低测试逃逸的晶圆级适应性测试方法[J]. 电子与信息学报, 2023, 45(9): 3393-3400.
LIANG H G, QU J X, PAN Y Q, et al. Wafer level adaptability testing method with low test escape [J]. Journal of Electronics and Information Technology, 2023, 45(9): 3393-3400.
- [13] ZHAN W F, HU X Y, ZHENG J Y, et al. Predicting stability of integrated circuit test equipment using upper side boundary values of normal distribution [J]. The Journal of China Universities of Posts and Telecommunications, 2024, 31(2): 85 - 93.
- [14] ZHANG J L, YOU H L, JIA R X, et al. The research on screening method to reduce chip test escapes by using multi-correlation analysis of parameters [J]. IEEE Transactions on Semiconductor Manufacturing, 35(2): 266-271.
- [15] KE J J, ZHAO ZH B, SUN P, et al. Chips classification for suppressing transient current imbalance of parallel-connected silicon carbide MOSFETs [J]. IEEE Transactions on Power Electronics, Citation information, 2019(99):1-1.
- [16] 彭宇, 庞景月, 刘大同, 等. 大数据: 内涵、技术体系与展望[J]. 电子测量与仪器学报, 2015, 29(4): 469-482.
PENG Y, PANG J Y, LIU D T, et al. Big data: Connotation, technology system and Prospect [J]. Journal of Electrical Measurement and Instrumentation, 2015, 29(4): 469-482.
- [17] 雷涛, 张肖, 加小红, 等. 基于模糊聚类的图像分割研究进展[J]. 电子学报, 2019, 47(8): 1776-1791.
LEI T, ZHANG X, JIA X H, et al. Research progress on image segmentation based on fuzzy clustering [J]. Acta Electronica Sinica, 2019, 47(8): 1776-1791.
- [18] 江巨浪, 刘国明, 朱柱, 等. 基于快速模糊聚类的动态多直方图均衡化算法[J]. 电子学报, 2022, 50(1): 167-176.
JIANG J L, LIU G M, ZHU ZH, et al. Dynamic multi-histogram equalization based on fast fuzzy clustering [J]. Acta Electronica Sinica, 2022, 50(1): 167-176.
- [19] 俞立平, 潘伟波. 基于 K-means 和 PLS-DA 的期刊评价关键指标研究 [J]. 农业图书情报学报, 2022, 34(12): 55-64.
YU L P, PAN W B. Research on key indexes of journal evaluation based on K-means and PLS-DA [J]. Journal of Library and Information Science in Agriculture, 2022, 34(12): 55-64.
- [20] 唐欣. 优化的 K-means 聚类算法在客户细分中的应用研究 [J]. 智能计算机与应用, 2023, 13(9): 194-197.
TANG X. Research on application of optimized K-means clustering algorithm in customer segmentation [J]. Intelligent Computer and Applications, 2023, 13(9): 194-197.

作者简介



郑江云 (通信作者), 1996 年于北京理工大学获得学士学位, 2007 年于合肥工业大学获得硕士学位, 现为安庆师范大学副教授, 主要研究方向为集成电路测试。

E-mail: 2351050199@qq.com

Zheng Jiangyun (Corresponding author)

received her B. Sc. degree from Beijing Institute of Technology in 1996 and M. Sc. degree from Hefei University of Technology in 2007. Now she is an associate professor at Anqing Normal University. Her main research interest includes integrated circuit testing.



詹文法, 2000 年于安庆师范学院获得学士学位, 2004 年于合肥工业大学获得硕士学位, 2009 年于合肥工业大学获得博士学位, 现为安庆师范大学教授, 主要研究方向为测试数据压缩、ATPG 算法等。

E-mail: zhanwf@aqnu.edu.cn

Zhan Wenfa received his B. Sc. degree from Anqing Normal University in 2000, M. Sc. degree from Hefei University of Technology in 2004 and Ph. D. degree from Hefei University of Technology in 2009, respectively. Now he is a professor in Anqing Normal University. His main research interests include test data compression and ATPG algorithm, etc.



蔡雪原, 2005 年于兰州大学获得学士学位, 2014 年于兰州大学获得博士学位, 现为安庆师范大学讲师, 主要研究方向为集成电路封装测试和半导体器件模型。

E-mail: caxy07@lzu.edu.cn

Cai Xueyuan received his B. Sc. degree from Lanzhou University in 2005 and Ph. D. degree from Lanzhou University in 2014, respectively. Now he is a lecturer in Anqing Normal University. His main research interests include IC packaging & testing and semiconductor device modeling.