

DOI: 10.13382/j.jemi.B2408028

# 基于 Zoom-FFT 算法的实时频谱分析方法\*

李 浩 王煌辉 曹佳伟 卫洋斌 李旭阳

(电子科技大学自动化工程学院 成都 611731)

**摘要:**随着现代通信与信号处理系统对实时性和高分辨率需求的不断提升,传统快速傅里叶变换(FFT)在频谱分析中存在频率分辨率与带宽之间的矛盾逐渐突显,难以兼顾实时处理与高精度分析的需求。针对这一问题,提出了一种基于 Zoom-FFT 算法的实时频谱分析方法,旨在通过局部频谱细化技术,在降低计算复杂度的同时实现高分辨率频谱分析,并满足实时性要求。该方法通过数字下变频技术将目标频段信号搬移至基带,采用多级抽取滤波对信号进行降采样和低通滤波,在压缩数据量的同时保留目标频段特征通过 FFT 算法对降采样的信号进行局部高分辨率计算,提升了对微弱信号的检测能力,同时引入重叠帧技术减少频谱泄漏与提升频谱更新速率。最后在现场可编程门阵列(FPGA)硬件上完成部署和验证。实验结果表明,在 250 MHz 采样率下,该方法对 50 kHz 带宽信号的频率分辨率达到了 1 kHz,通过 FPGA 并行化架构优化,增强了数据处理效率。该方法通过流程创新与硬件加速协同,为通信信号监测与雷达脉冲分析等场景提供了高实时性、高精度的频谱分析方案。

**关键词:**实时频谱; Zoom-FFT; 重叠帧; 加窗; 频谱计算

**中图分类号:** TN98 **文献标识码:** A **国家标准学科分类代码:** 510.50

## Real-time spectrum analysis method based on Zoom-FFT algorithm

Li Hao Wang Huanghui Cao Jiawei Wei Yangbin Li Xuyang

(School of Automation Engineering, University of Electronic Science and Technology of China, Chengdu 611731, China)

**Abstract:** With the increasing demand for real-time processing and high resolution in modern communication and signal processing systems, the inherent trade-off between frequency resolution and bandwidth in traditional FFT-based spectral analysis has become increasingly evident, making it challenging to simultaneously achieve rapid processing and high-precision analysis. To address this issue, this paper proposes a real-time spectral analysis method based on the Zoom-FFT algorithm. The proposed approach leverages a localized spectral refinement technique to perform high-resolution spectral analysis while reducing computational complexity and satisfying real-time requirements. In this method, the target frequency band is first down-converted to baseband using digital down-conversion. Multistage decimation filtering, incorporating both low-pass filtering and down-sampling, compresses the data while preserving essential spectral features. Subsequently, a localized high-resolution FFT is applied to the decimated signal, which enhances the detection capability for weak signals. An overlapping frame technique is also introduced to mitigate spectral leakage and improve the spectrum update rate. The method is ultimately implemented and validated on FPGA hardware. Experimental results indicate that, at a sampling rate of 250 MHz, the proposed method achieves a frequency resolution of 1 kHz for a signal with a 50 kHz bandwidth, while the FPGA's parallel architecture further improves data processing efficiency. This integrated approach of innovative signal processing and hardware acceleration provides an effective solution for high-real-time and high-precision spectral analysis in applications such as communication signal monitoring and radar pulse analysis.

**Keywords:** real-time spectrum; Zoom-FFT; overlapping frame; add windows; spectrum calculation

收稿日期: 2024-12-09 Received Date: 2024-12-09

\* 基金项目: 国家自然科学基金(62303091)、中央高校基本科研业务费专项基金(ZYGX2022J015)、中国博士后科学基金(2021M700707)、四川省自然科学基金(2022NSFSC0905)项目资助

## 0 引言

频谱监测位于认知无线电的最前端,通过频谱监测系统可以获取空间中的频谱分布情况,并对异常信号进行监测预警,为后续合理利用频谱资源提供数据支撑,同时保障无线电的正常秩序以及无线电设备之间的良好通信。此外,频谱监测还被广泛应用于军事上,现代战争的一种重要形式就是电子战,其本质也是对频谱资源的争夺和控制,频谱监测作为双方获取频谱信息的重要手段,其性能优劣在电子对抗中是极其重要的胜负手。为了使频谱监测管理更加科学高效的发挥作用,加强对无线电频谱监测的研究是很有意义的<sup>[1-4]</sup>。

在对频谱监测需求不断增强的背景下,人们需要通过频谱分析仪对空间中的复杂射频信号进行测量和分析。现代的频谱分析仪根据发展历程可以分为传统扫频式频谱仪、矢量分析频谱仪和实时频谱仪,其中的扫频式频谱仪和矢量分析频谱仪都是基于超外差结构,通过将待测信号与本地振荡器输出的扫描信号混频,然后对混频信号进行分析处理并输出,这种结构下仪器能够获得高达上百 GHz 的频带范围,但同一时间段内只能处理一个频点,实时分析带宽较窄;实时频谱仪则是在仪器处理数据的同时,采集并保存完整的时域数据,以实现信号的无缝捕获,保证对瞬态信号的实时监测。

频域分析的基础是傅里叶变换,工程上一般通过快速傅里叶变换(fast Fourier transform, FFT)实现信号从时域到频域的变换,利用采样率为 $f_s$ 的 ADC 对信号进行采样后,对采样信号做 $N$ 点 FFT 处理,可以得到 $f_s/2$ 的分析频谱范围以及 $f_s/N$ 的频率分辨率。但当信号采样率 $f_s$ 较高时,若需在宽频段内实现精细分析,传统 FFT 需要极大的计算点数 $N$ ,导致处理数据量剧增且实时性难以满足。

Zoom-FFT 作为一种频谱缩放方法,最早由 Yip 给出了 Zoom-FFT 的理论表达式。探讨了在硬件资源受限的情况下,通过集中分析特定频带,获得更高的频率分辨率的理论可能性<sup>[5]</sup>。Zhang 等<sup>[6]</sup>在 Yip 的基础上,提出了一种基于复调制实现频谱细化方法,主要步骤有复调制、低通滤波、频谱搬移和降采样,明确了 Zoom-FFT 的实现过程。由于 Zoom-FFT 通过频段局部化处理,可以在不额外增加硬件开销的同时,提高对细节的观察和监测能力,降低对硬件平台的性能要求,得到了后来研究者的广泛关注。文献[7]提出了一种基于频谱细化和插值的特征谐波分析算法,显著提高了特征谐波的参数估计精度。文献[8]设计了一种基于 Zoom-FFT 的低复杂度正交频分复用(orthogonal frequency division multiplexing, OFDM)调制算法,以较低的计算复杂度和 FFT 处理点数,获得了极低的误码率。文献[9]通过使用基于 Zoom-FFT 的频谱

优化方法,提高了光频域反射法中的频谱和相谱精度。

以上研究证实了 Zoom-FFT 算法的适用性和优越性,但由于 Zoom-FFT 的计算复杂度仍然较高,上述算法大多采用计算机软件辅助实现,基于硬件的 Zoom-FFT 实现并没有被广泛讨论。为此,本文研究并设计了一种基于 Zoom-FFT 算法的实时频谱分析方法,同时在 FPGA 硬件上搭建了一个扫频式频谱监测模块,通过扫频获取较宽的扫描范围,结合重叠帧结束,应用 Zoom-FFT 方法实现对细化频谱的特征分析,同时兼具一定的实时分析处理能力。本文首先给出了理论推到,然后根据理论展开设计,最后通过仿真及硬件实现,分析了该方案的可行性。

## 1 基于 Zoom-FFT 的实时频谱算法

对于一般 FFT 处理的频谱,其频率分辨率在整个频段上都是一致的,而 Zoom-FFT 算法通过对信号频谱中的某一频段进行局部放大,或者在某一频率范围附近增加局部谱线密度,实现局部频段特征分析,从而显示更清晰的局部频谱特征。Zoom-FFT 算法的基本结构如图 1 所示,首先通过对接收数据进行复调制、低通滤波,把信号频谱搬移到基带后,再进行下采样以完成频带的细化,最后通过 FFT 算法得到目标频段的频谱数据。整个数据处理过程可以总结为复调制移频、数字低通滤波、下采样、FFT 变换 4 个步骤。

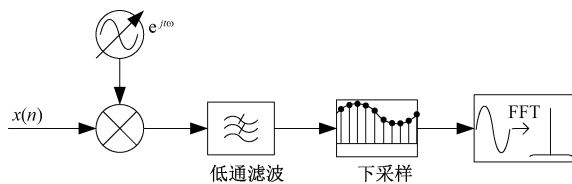


图 1 Zoom-FFT 算法结构示意图

Fig. 1 Structure of Zoom-FFT algorithm

Zoom-FFT 算法重在对选定频带的细化分析,因此首先需要通过复调制将选定频带的信号下变频到基带上。根据傅里叶变换的频移特性,可以得到计算式如下:

$$F\{x(n)\} = F(j\omega) \quad (1)$$

$$F\{x(n)e^{j\omega_0 n}\} = F(j(\omega - \omega_0)) \quad (2)$$

式中: $F\{\}$ 表示调制信号; $x(n)$ 的 FFT 结果。将频率为 $f_s$ 的实信号 $x(n)$ 与同频的复信号 $e^{j\omega_0 n}$ 在时域相乘后,在频域上表现为将该信号被搬移到基带上。在 FPGA 内部通常用将信号与复信号的 I、Q 分量分别相乘来实现复数乘法,由此完成信号在复数域的数字化平移。

相较传统的 FFT 处理方式,Zoom-FFT 从降低等效采样率 $f_s$ 和增加 FFT 处理点数 $N$ 两方面来提高整体的频率分辨率。通过对基带信号的采样序列进行任意倍抽取实现可变采样率,当信号在时域上抽取 $D$ 倍后,会引起其频

谱在频域上发生两种变化,一种是频谱扩展为原来的  $D$  倍,另一种是频谱以  $2\pi$  为周期做延拓。抽取后频谱展宽,频率分辨率由  $f_s/N$  提高到  $f_s/(D \cdot N)$ ,更容易观察到里面的细节成分,但同时信号的等效采样率由  $f_s$  降低为  $f_s/D$ 。根据奈奎斯特采样定理,当等效采样率  $f_s/D$  小于基带信号最高频率分量的 2 倍时,则会发生混叠现象,导致频谱失真。为了避免混叠的发生,通常在下采样前对信号进行抗混叠滤波,一般为低通滤波器,由此保证信号的最高频率分量满足奈奎斯特采样定理要求,如图 2 所示。

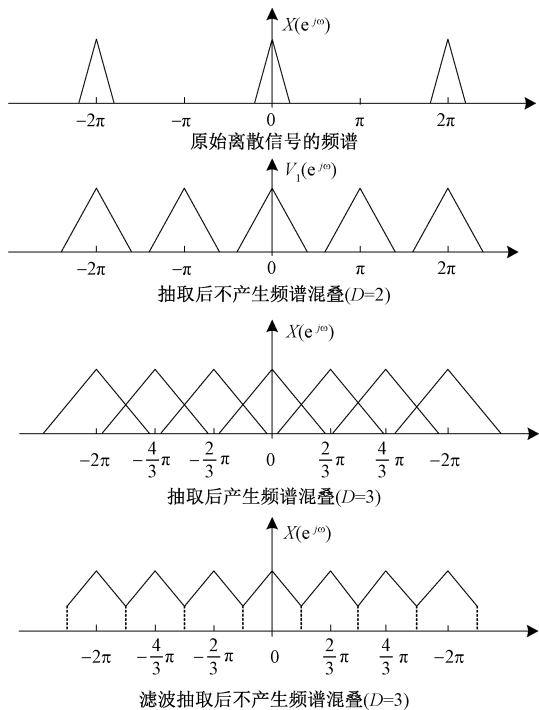


图 2 频谱混叠示意图

Fig. 2 Spectrum aliasing scheme

理想的傅里叶变换处理的是无限长的时域信号与有限长的频域信号的变换,但在现实中无法获得无限长信号,因此通常是对信号进行截断,用截断后的信号做周期延拓,以此来模拟无限长信号,然后进行傅里叶变换。当信号截取长度不为原始信号周期的整数倍时,经周期延拓后,在两段信号的连接处出现不连续的断点,因此需要多个傅里叶展开项去近似这部分不连续信号,在频域上就表现为出现多余的其他谱线,因而产生频谱泄漏。

在实际工程中,绝大多数情况下均为非整数倍周期截断,因此频谱泄漏无法避免,可以通过选择合适的窗函数来减小频谱泄漏<sup>[10]</sup>,窗函数的主瓣带宽越大,频域的频率分辨率越低,旁瓣幅值越大,能量泄漏越严重。一般的窗函数有汉明窗、汉宁窗、平顶窗和布莱克曼窗等,在工程中需要根据不同的需求选择合适的窗函数。

当短时突发信号出现在截断窗的帧头或帧尾时,由于截断处理对信号的不完整捕获,可能导致短时信号的频谱发生畸变甚至遗漏,这被称为窗口效应<sup>[11]</sup>。同时窗函数两端的信号权重较低,这也加重了窗口效应。为了减小窗口效应的影响,通常在加窗前对信号做重叠处理,通过复用前 FFT 帧的部分时域数据,来展宽时域上信号的观测时间,提高信号的时间分辨率,增强系统对突发信号的监测能力<sup>[12-15]</sup>。最后将重叠加窗后的时域数据进行 FFT 处理,转变为频域数据进行统计和显示。

## 2 基于 Zoom-FFT 算法的实时频谱分析架构

射频前端输出的模拟中频信号经过 ADC 转换为数字信号后,需要送给 FPGA 做数字中频处理,主要处理流程包括:数字下变频、抽取滤波、重叠帧、加窗和 FFT 计算等,进而实现信号从时域到频域的转变,最后将得到的频谱数据经过检波统计,提取其中的特征信号,完成整个数据处理链路的任务。本文设计的基于 Zoom-FFT 算法的实时频谱分析架构如图 3 所示。

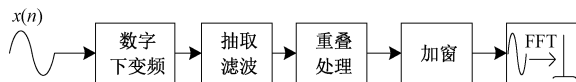


图 3 实时频谱分析架构

Fig. 3 Real-time spectrum analysis architecture

### 2.1 数字下变频设计

在本文设计实现中,通过 DDS Compiler IP 核产生与中频信号同频的复信号,再通过乘法器实现混频操作。DDS 主要由相位累加器和存储正弦波的查找表组成,相位累加器在时钟的作用下对相位进行累加,每次的累加值由相位增量控制字决定,最后将累加器的输出结果作为相位取样地址,去查找表中寻找对应的波形数据。DDS IP 核的输出数据位宽与 DDS 设置的动态范围相关,相关表达式为:

$$\text{OutputWidth} = \text{SFDR}/6 \quad (3)$$

其输出频率可配置为固定和可编程两种模式,在可编程频率输出模式下,输出频率的表达式为:

$$f_{\text{out}} = \frac{f_{\text{clk}} \Delta\theta}{2^{B_{\theta(n)}}} \quad (4)$$

式中:  $f_{\text{clk}}$  为 DDS 的输入时钟频率;  $\Delta\theta$  为相位增量控制字;  $B_{\theta(n)}$  为  $\Delta\theta$  的具体有效位数,通过控制  $\Delta\theta$  实时改变 DDS 输出频率。

本文设计 DDS 输出位宽为 16 bit,对应设置 DDS 的动态范围为 96 dB,由于系统的中频频率固定,因此将输出频率配置为固定模式,设置输出固定为 70 MHz,最终设计的数字下变频 FPGA 实现架构如图 4 所示,其中



slice 用于将 DDS 输出的波形数据按高、低位分成 Q、I 路,高 16 位作为 Q 路本振信号,低 16 位作为 I 路本振信号。采用 I、Q 两路数字正交信号混频可以有效抑制镜像频谱,同时由于输出为复数信号,不含镜像成分,可以简化数据处理流程,提高系统集成度。

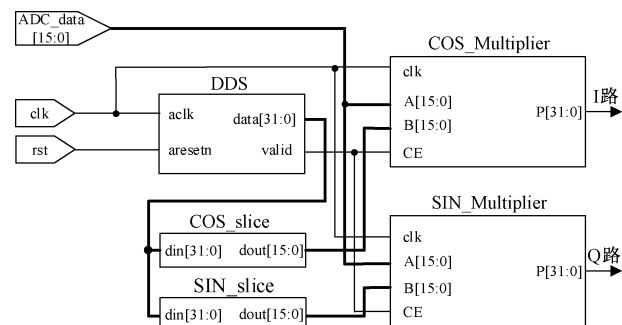


图 4 数字下变频实现架构

Fig. 4 Digital down conversion implementation architecture

## 2.2 抽取滤波设计

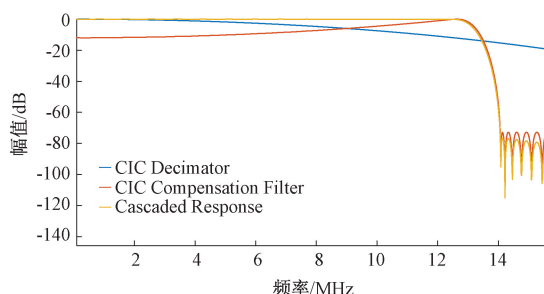
本文设计的抽取滤波模块通过梳状积分滤波器 (cascade integrator comb filter, CIC)、补偿滤波器、半带滤波器 (half band filter, HB) 级联的方式来共同实现。

单级 CIC 的第一旁瓣相对主瓣衰减 13 dB,旁瓣较大,因此一般将多个 CIC 滤波器进行级联,通过叠加频谱响应来增强对旁瓣的衰减,可以较好的满足设计要求。但 CIC 级联级数过大,会导致通带衰减过大,造成通带不平坦,因此实际应用中一般不会超过 5 级 CIC 级联<sup>[16]</sup>。

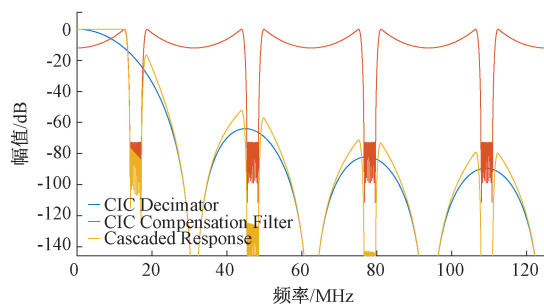
在现场可编程门阵列 (FPGA) 实现中,本文采用 Xilinx 提供的 CIC Compiler IP 核实现 CIC 滤波器,该 IP 核允许输入位宽范围为 2~32 位,支持最多 16 路通道同时进行抽取滤波处理,可配置为插值或抽取模式,可选最多 6 级的滤波器级联级数,支持固定或可编程的抽取倍数,可编程抽取倍数范围为 4~8 192。根据系统设计的可变实时分析带宽设计要求,设置 CIC 工作在可编程抽取倍数模式下,通过接口控制实时改变 CIC 的抽取倍数。

随着 CIC 级联数的增加,增强了滤波器的旁瓣抑制能力,同时也扩大了通带不平坦的缺点,影响滤波器的输出信号质量。当确定 CIC 结构后,幅频特性仅与信号频率相关。一般通过对通带内幅度衰减进行反向补偿,设计一个补偿滤波器,使得通带内补偿滤波器的幅频响应与 CIC 幅频响应相反,两者级联后,通带内信号衰减为零。由此得到补偿滤波器的幅频响应为 CIC 滤波器的幅频响应的逆。当抽取倍数  $R$  较大时,补偿滤波器的幅频响应近似为一个反 sinc 函数,因此可以用反 sinc 函数作为 CIC 的补偿滤波器。利用 MATLAB 设计了一个抽取倍数为 8,微分延时为 1,级联级数为 5 的 CIC 滤波器,以及利用反 sinc 函数设计了一个相应的补偿滤波器,设置

补偿滤波器的通带截止频率为归一化 0.8,阻带截止频率为归一化 0.9,图 5 是 CIC 滤波器和反 sinc 滤波器级联后的补偿前后幅频响应结果对比,其中蓝色实线为 CIC 滤波器响应曲线,橙色实线为补偿滤波器的响应曲线,黄色实线为滤波器组全响应曲线。



(a) 滤波器补偿前后通带特性对比  
(a) Comparison of passband characteristics before and after filter compensation



(b) 滤波器补偿前后阻带特性对比  
(b) Comparison of stopband characteristics before and after filter compensation

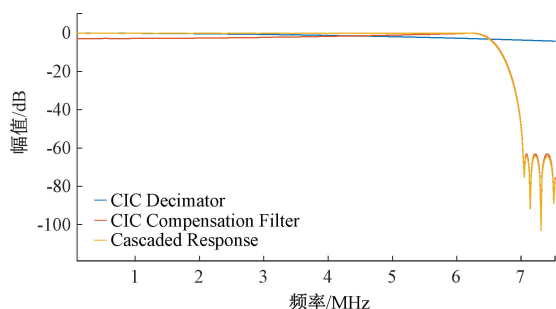
图 5 CIC 滤波器补偿前后的幅频响应

Fig. 5 The CIC filter compensates the amplitude-frequency response before and after

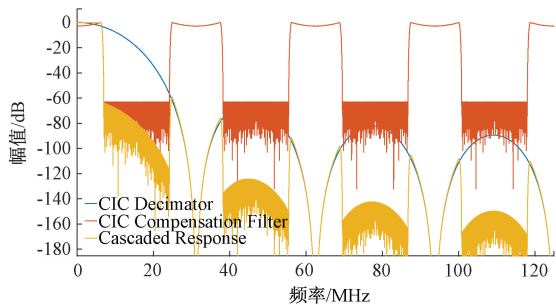
从图 5 可知,通过反 sinc 滤波器补偿后,滤波器整体的通带内频谱响应的平坦度有明显改善,但同时注意到,由于补偿滤波器的通带截止频率设置过高,导致旁瓣抑制能力变差,给后续处理带来干扰,因此需要平衡补偿滤波器通带截止频率和旁瓣抑制的关系。为此提出两种解决方案,一方面是根据系统输入信号范围,适当缩减补偿滤波器的通带截止频率,以减小对 CIC 滤波器旁瓣抑制能力的影响,但相应的通带平坦范围缩短,图 6 为补偿滤波器通带截止频率减半的补偿前后频谱响应结果对比。其中蓝色实线表示 CIC 滤波器响应曲线,橙色实线表示补偿滤波器的响应曲线,黄色实线表示滤波器组全响应曲线。另一方面是在补偿滤波器后级联一级半带滤波器,通过设计合适半带滤波器来增强对 CIC 阻带的衰减。

从图 6 可以看出,当补偿滤波器的通带截止频率减小以后,整体的旁瓣抑制能力有所提高,但最终通带截止频率的选择要结合多种因素进行考虑,如输入信号频率范围、实际抽取需求和硬件资源消耗等,根据各因素重要





(a) 滤波器补偿前后通带特性对比  
(a) Comparison of passband characteristics before and after filter compensation



(b) 滤波器补偿前后阻带特性对比  
(b) Comparison of stopband characteristics before and after filter compensation

图 6 优化补偿滤波器通带截止频率的补偿前后幅频响应

Fig. 6 Optimize the front and rear amplitude-frequency response of the passband cutoff frequency of the compensation filter

性的高低选择合适的通带截止频率,才能满足最终的系统设计要。

在工程实现中,可以通过 MATLAB 的 Filter Design & Analysis Tool 工具箱设计反 sinc 补偿滤波器,主要设置参数有滤波器阶数、通带截止频率、阻带衰减等,设计完成后,经过量化后生成 coe 文件,导入工程中的 FIR Compiler IP 核,并将该 IP 核的滤波器系数源选择为 COE FILE,如此完成补偿滤波器的设计。图 7 是本文设计的最终补偿滤波器的频谱响应。

半带滤波器的通带幅频特性较好,可以放置于 CIC 滤波器后有效滤除 CIC 滤波器输出信号中的高频噪声,提高系统的旁瓣抑制能力,减少系统误差和失真。在半带滤波器的设计中,由于实际滤波器频谱响应的非理想性,其通带和阻带之间存在一定长度的过渡带,而过渡带中的信号不会被完全屏蔽,只是小幅衰减后的过渡带信号经过抽取后,经频谱延拓出现在观察的频谱范围内,造成信号失真,如图 8 所示。

半带滤波器的输入信号为经采样及 CIC 抽取后的信号,在频域上以  $2\pi$  做周期延拓,图 8(a)的信号  $A$  为待测信号,信号  $B$  为因 CIC 旁瓣抑制不够产生的干扰信号。两者通过半带滤波器做低通滤波,如图 8(b)所示,由于信号  $B$  处于过渡带上,只是在幅度上稍有衰减,不能被完

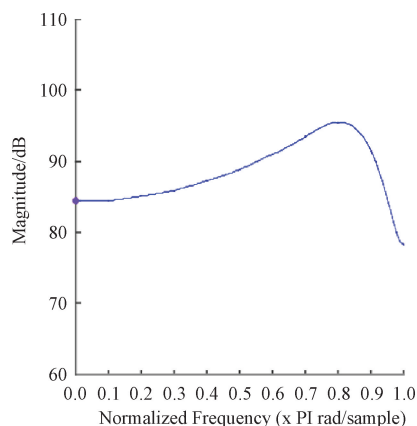
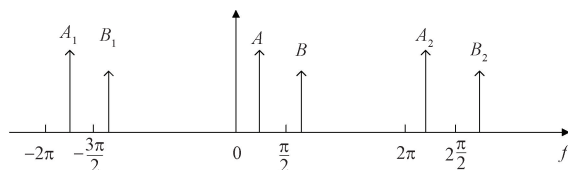
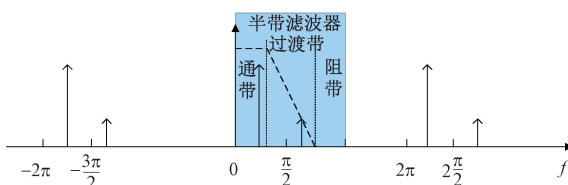


图 7 CIC 补偿滤波器的频谱响应

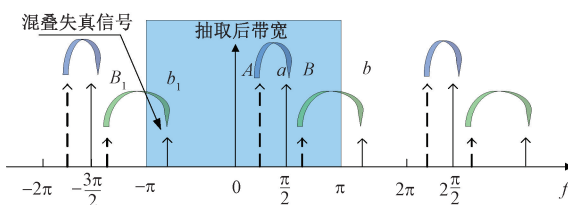
Fig. 7 CIC compensation filter spectral response



(a) 半带滤波器输入测试信号A和干扰信号B  
(a) The half-band filter inputs test signal A and interference signal B



(b) 对信号A、B通过半带滤波器进行低通滤波  
(b) The signals A and B are low-pass filtered through the half-band filter



(c) 两倍抽取后干扰信号进入抽取后带宽  
(c) Twice as many interference signals enter the bandwidth after extraction

图 8 半带滤波器设计与频谱失真

Fig. 8 Half-band filter design and spectrum distortion

全抑制,因此进入到后续的抽取环节中。经过 2 倍抽取后,信号频谱展宽为原来的两倍,同时仍然以  $2\pi$  做周期延拓,原干扰信号  $B_1$  经展宽后,频谱位置转变为  $b_1$ ,从而进入抽取后扩展的带宽内,对信号观测产生干扰,如图 8(c)所示。

由于过渡带的必然存在,导致抽取后带宽内很大概率混进干扰信号,但同时注意到此时干扰信号一般出现在抽取后带宽的边缘区域,因此可以取抽取后带宽的中

间部分作为最终显示的带宽范围,即用户能够观察到的带宽范围,避开干扰信号的影响。如果确定了观察带宽的范围,则可以将观察带宽与抽取后带宽的长度关系作为设计 HB 滤波器的依据,以此来避免干扰信号出现在观察带宽内。

本文选择抽取后带宽的 0.8 作为观察带宽,由于半带滤波器的通带需要包含观察带宽,因此设计通带截止频率最低为归一化值  $0.8\pi/2\pi=0.4$ ,同时要将延拓观察带宽覆盖在半带滤波器的阻带内,因此阻带带宽最低为归一化值  $(2\pi-1.2\pi)/2\pi=0.4$ ,阻带截止频率最高为归一化值  $1.2\pi/2\pi=0.6$ 。根据抽取性质,抽取后带宽扩展,但过渡带信号无法进入观察带宽内,由此完成对干扰信号的屏蔽,弥补了 CIC 滤波器的旁瓣抑制能力的不足。

在半带滤波器的工程实现中,同样是利用 MATLAB 提供的 FDA Tool 工具箱,确定半带滤波器的阶数、通带截止频率、阻带衰减等参数,经量化后生成包含滤波器系数的 COE 文件,最后将 COE 文件导入 FIR Compiler IP 核,至此,完成半带滤波器的设计。本文设计的半带滤波器频谱响应如图 9 所示。

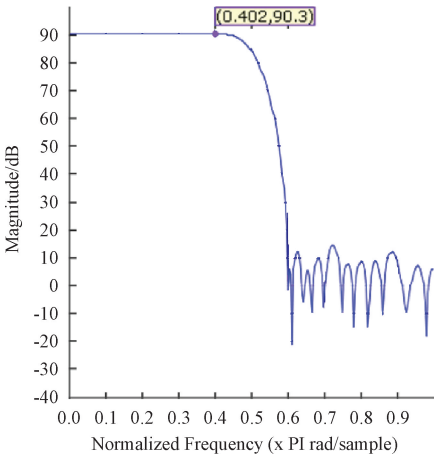


图 9 半带滤波器频谱响应

Fig. 9 Half-band filter spectral response

根据 50 kHz~20 MHz 可变实时分析带宽指标要求,需要对信号进行不同倍率的抽取,其中 CIC 支持 4~8 192 的可变抽取率,HB 仅支持固定的 2 倍抽取。在 250 MSPS 的 ADC 采样率下,以抽取后带宽的 0.8 作为实时分析带宽,表 1 是本文根据实时分析带宽要求设计的级联结构与抽取倍率分配方式。

根据表 1 可知,主要有两种级联结构,CIC 和单级半带滤波器级联以及 CIC 和两级半带滤波器级联。在抽取滤波的逻辑实现中,首先从上位机发送的实时分析带宽指令中解析出抽取倍数参数,然后根据抽取倍数确定滤波器级联结构,最后通过控制滤波器输入信号使能的状态完成对滤波器的开关操作,实现不同的滤波器级联结

构。本文最终设计的抽取滤波逻辑结构如图 10 所示。

表 1 分析带宽与抽取结构设计

分析带宽	级联方式	抽取倍数	CIC 抽取倍数	HB 抽取数
20 MHz	CIC+HB	10	5	2
10 MHz	CIC+HB	20	10	2
5 MHz	CIC+HB	40	20	2
500 kHz	CIC+2HB	400	100	4
50 kHz	CIC+2HB	4 000	1 000	4

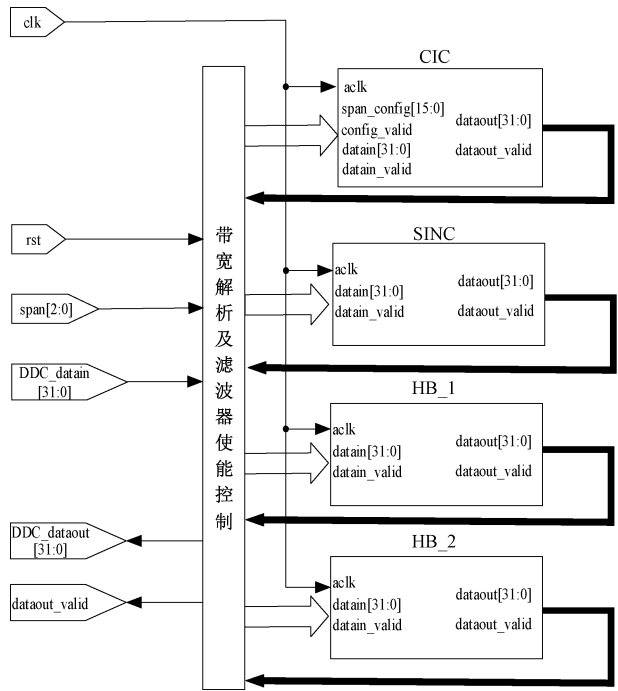


图 10 抽取滤波逻辑结构

Fig. 10 Extract filter logic structure

2.3 加窗设计

经过数字下变频和抽取滤波后的中频信号的频率和数据速率都有所降低,在对基带信号进行 FFT 前,需要对基带数据进行截断处理,这会在频域上引入了频谱泄漏问题,为了减轻频谱泄漏的影响,需要对数据进行加窗处理。

在窗函数的选择中,需要提前分析待测信号的特性以及用户的测量需求,并综合考虑频率分辨率和频谱泄漏两者的影响。如果对频率精度有较高要求,而对幅度精度要求较低时,可以选择主瓣集中且频率识别率高的矩形窗;当需要分析具有较强干扰噪声的窄带信号时,可以选用旁瓣幅度小的汉宁窗及三角窗等;如果想要将能量尽可能的集中于主瓣,并且对旁瓣的抑制效果好时,可以选用布莱克曼-哈里斯窗,旁瓣衰减可达 92 dB,可以最

大程度上降低能量泄漏带来的影响,使计算频谱更加接近真实信号的频谱<sup>[17]</sup>。本文选择旁瓣抑制能力最强的布莱克曼-哈里斯窗作为默认窗函数,同时提供了矩形窗、汉明窗以供选择。

在加窗的 FPGA 实现中,主要通过将窗函数系数分别与信号相乘,然后对乘法器输出结果进行适当截位,最终完成对信号的加窗<sup>[18-19]</sup>。本文设计的加窗逻辑结构如图 11 所示。

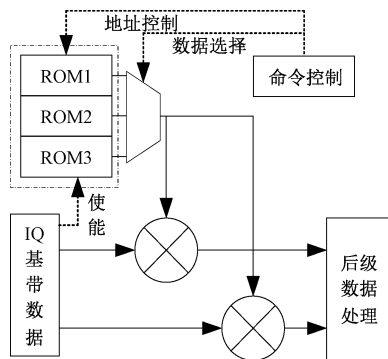


图 11 加窗逻辑结构

Fig. 11 Window logic structure

首先通过 MATLAB 自带的 blackmanharris、rectwin 等函数生成对应的窗函数系数,由于窗函数长度需要与 FFT 点数保持一致,而本文设置的可变 FFT 点数最大为 1 024,因此设计窗函数的长度为 1 024,然后对生成的窗函数系数幅度进行适当的放缩,将其转换为 16 位的十六进制数据,最后将系数导入 COE 文件中。完成 COE 文件的设置后,利用 Block Memory Generator IP 核对 COE 文件进行存储,Block Memory Generator IP 核可配置为 RAM 和 ROM 模式,其中 RAM 为可读可写存储器,ROM 为只读存储器,此处只需要对窗系数进行读取,而不需要再次写入,因此本文设置为 ROM 模式,同时配置数据位宽为 16 位,深度为 2 048。

当 I、Q 基带数据到来后,根据当前设置的窗函数类型与 FFT 点数选择存放不同窗函数类型的 ROM,并分析出对应 ROM 的起始地址以及 ROM 地址自增步进。在生成 ROM 的读取地址时,应当使地址尽量保持对称,使得读取的窗形状保持对称,即以地址 511 和 512 为中心点向两边扩展读取地址,假设设置的 FFT 点数为 512 点,则 ROM 地址自增步进为 2,地址 511 向地址 0 进行扩展,最后一个地址为 1,地址 512 向地址 1 023 进行扩展,其最后一个地址为 1022,最后得到的读取地址变化序列为 1、3、5、…、511、512、514、…、1 022,其余的 FFT 点数下读取地址变化同理。在得到 ROM 读取地址后,在使能的控制下,读出对应的窗函数系数,然后将窗函数系数与 I、Q 基带信号送给乘法器进行相乘,由于做乘法后的输出数据

位数增加,为了避免增加后级计算压力,还需要对乘法输出进行截位处理,通过截取输出数据的高 32 位,使得数据位宽始终保持为 32 位。

#### 2.4 重叠帧设计

对数据进行加窗处理一方面降低了能量泄漏的影响,另一方面却也加重了窗口效应<sup>[20]</sup>。窗口效应时当对短时突发信号进行测试时,如果该信号出现在截断窗口的边沿,在进行 FFT 计算后,由于信号不完整,会使得频谱发生变形甚至遗漏。加窗后截断窗口的两端被大幅衰减,这会使得出现在边沿的信号更难被观察到,劣化了频谱性能。为了减小窗口效应,本文研究并引入了重叠帧技术,通过对每一 FFT 帧复用上一帧的后部分数据,使得落在前一帧的边缘信号,可以进入到后一帧信号的中间地带,从而能够正常捕获和处理。

在实时频谱分析中,要求能够对信号进行无缝采样,因此相邻的 FFT 帧在时域上都是连续的。在对短时信号进行分析时,要保证 FFT 计算的频谱数据能够 100% 反映该信号的所有信息,并使幅值和相位信息均不会出现丢失,则需要该信号在时域上的长度能够完全覆盖某一 FFT 计算帧的数据长度。在极限情况下,当信号刚好出现在 FFT 帧的起点,且持续时间等于单 FFT 帧长度时,此时计算得到的频谱能够完整包含信号的所有信息。但在实际工程中,信号出现的时刻未知,很难保证信号与 FFT 帧的同步,因此为了保证在频域上能够捕获到信号的完整信息,要求信号的持续时间至少为 2 个 FFT 帧,如此至少有一个 FFT 帧记录了信号的所有信息。

在重叠帧的逻辑实现中,则通过对时域数据的重叠处理完成这一操作。以对信号进行 50% 的重叠率处理为例,每个 FFT 帧需要复用前一帧 FFT 数据的后半部分数据,因此后级处理的数据量翻倍,为保证对重叠后的数据能够进行实时处理且不丢失数据,则后级处理的时钟速率应为重叠前时钟速率的两倍。并且重叠率越大,则后级处理要求的时钟速率也就越高。而按照以上思路,会带来两个设计问题,一方面,随着重叠率的升高,后级处理时钟速率提高,本文原始信号的采样速率为 250 MHz,当重叠率为 50% 时,需要后级处理时钟达到 500 MHz,而当重叠率为 75% 时,则需要 1 000 MHz 的处理时钟,本文设计的硬件平台很难满足如此高的时钟需求;另一方面,本文设计的重叠帧模块为可变重叠率配置,相应的需要对时钟频率进行实时变换,而过多的时钟不利于系统的时序约束。因此本文以抽取后信号为重叠处理信号,其等效时钟速率为原始采样频率 250 MHz 的  $1/D$ ,其中  $D$  为抽取倍数,后级处理时钟频率可以固定保持为 250 MHz 不变,如此保证了后级处理时钟高于抽取后信号时钟,同时为了重叠后的后级模块能够对数据进行实时处理,此时重叠率  $P_{\text{overlap}}$  与抽取倍数  $D$  的关系有:



$$P_{\text{overlap}} = 1 - \frac{1}{D} \quad (5)$$

根据式(5)可知,在前级数字下变频中的抽取倍数  $D$  越大,则可达到的重叠率越高。在重叠帧的 FPGA 逻辑实现中,主要在于对数据输出顺序进行操作,需要先对数据依次进行存储,再根据设置的重叠率按照一定的顺序读出。FPGA 提供了几种高速缓存 IP 核以供选择,如

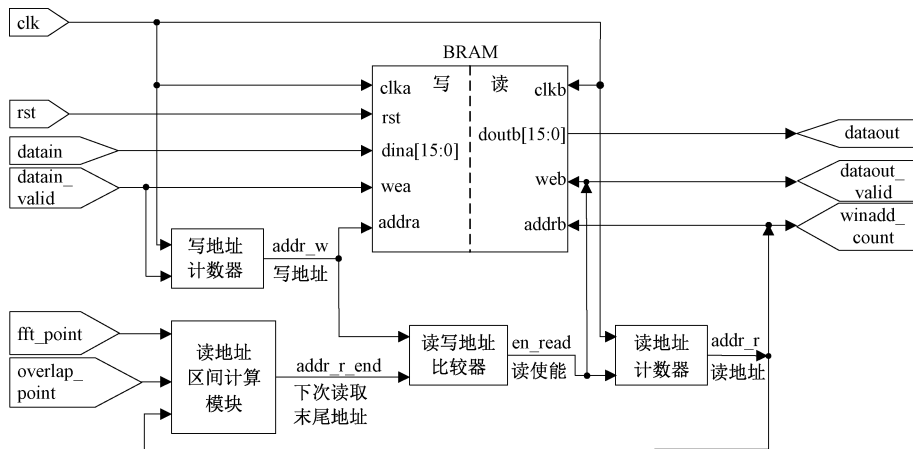


图 12 重叠帧逻辑结构

Fig. 12 Overlapping frame logical structure

重叠帧的状态转移和读写地址控制时序分别如图 13 和 14 所示。当重叠模块启动时,在写时钟下,一直对抽取数据进行写操作,并将写地址在数据有效使能下不断自增,由于数据进行了抽取,因此数据有效使能的变化率为写时钟速率的  $1/2$ ,等效的写地址速率也为时钟速率的  $1/2$ 。经过  $2t$  后,写地址第 1 次到达 FFT 计算点数  $N$ ,代表已经写满第 1 帧数据,可以对数据进行读取操作,读地址在读取时钟下进行自增,此时读地址速率等于时钟速率。在  $3t$  时刻,由于读速率为写速率的两倍,此时读地址增加到  $N$ ,表示已经读满第 1 帧数据,根据重叠率 50% 的设置,需要对地址进行回读  $N/2$ ,读地址长度为一个完整的 FFT 帧数据,因此计算下一次读取地址范围为  $N/2 \sim 3N/2$ ,此时写地址刚到达  $3N/2$ ,满足开启下一次读取的条件,因此开始第 2 次读取。当到达  $t_4$  时刻时,写地址为  $2N$ ,由于已经写满了 BRAM 深度,需要将写地址重置为 0,开始对 BRAM 新一轮的写数据,此时读地址到达  $3N/2$ ,完成第 2 帧数据的读取,根据重叠率计算得到下次读取地址范围为  $N \sim 2N$ ,当前写地址  $2N$  满足下一次读取条件,开始第 3 次读取。依次类推,完成后续所有抽取数据的 50% 重叠处理。其他重叠率下的处理方法一致,只是需要根据当前的重叠率计算出每次读取地址的区间范围,再将读取的结束地址与当前写地址进行比较,判断是否满足开启读取的条件。

FIFO Generator 和 Block Memory Generator IP 核,两者均支持自定义数据位宽和深度,可以同时对其进行读写,而且读写时钟可以异步,但 FIFO 为顺序读写,无法控制读写地址的改变,不利于可变重叠率的实现。因此本文基于 BRAM IP 核完成对数据的读写操作,逻辑实现框架如图 12 所示。

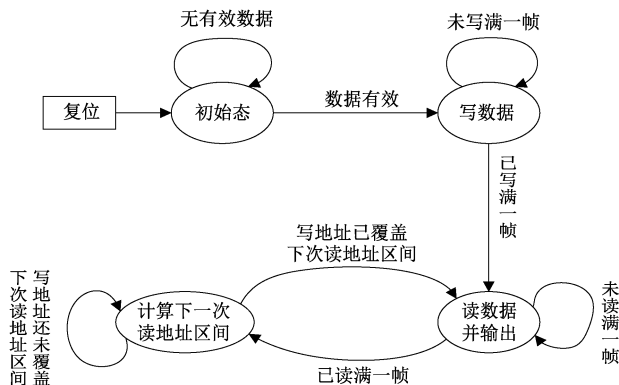


图 13 重叠帧状态转移

Fig. 13 Overlapping frame state transfer

## 2.5 频谱计算设计

中频信号经过前面的数字下变频、抽取滤波、重叠加窗处理后,还需要经过时频变换,才能从时域转换到频域进行更进一步的分析处理。本文设计的频谱计算逻辑框图如图 15 所示。基带信号首先通过 FFT 模块完成时频域转换,由于 FFT 输出结果为复数,通过 CORDIC 算法完成复数的求模计算,然后利用查表法完成对模值的取对数操作,最后得到最终的频谱波形。

本文利用 Xilinx 提供的 FFT IP 核完成时频域转换, 该 IP 核提供 4 种 FFT 计算架构: 流水线 I/O 结构、基-2 突发 I/O 结构、基-4 突发 I/O 结构和基-2 突发变体结构,

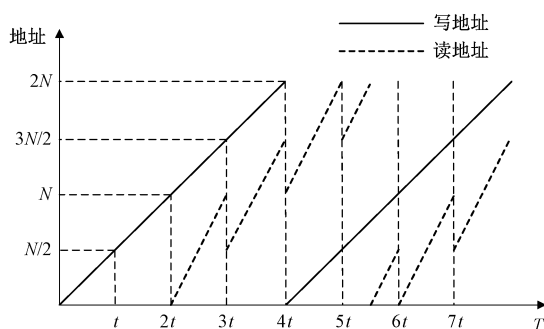


图 14 50%重叠率下读写地址控制

Fig. 14 Read and write address control at 50% overlap rate

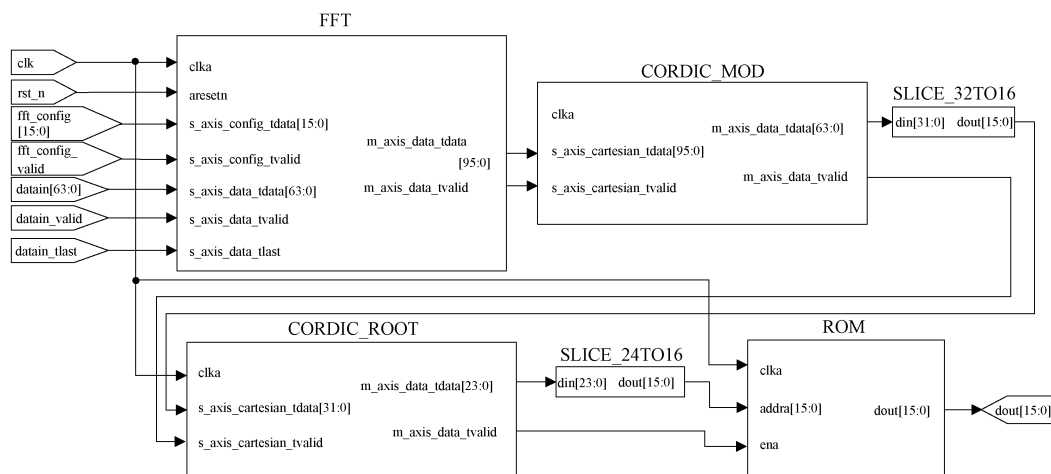


图 15 频谱计算逻辑结构

Fig. 15 Logical structure of spectrum calculation

题,不能满足实时处理的要求。

流水线 I/O 结构采用多个基-2 蝶形单元级联的结构,用以提高处理连续数据的能力,该模式下数据处理结构如图 16 所示。每个蝶形单元都基于独立的缓存单元实现输入数据以及输出结果同步缓存,使得 FFT 模块中的加载时域数据、FFT 计算、输出频域数据 3 个阶段可以同时进行,实现对输入的基带数据的连续处理,满足实时处理数据的需求。根据上述 4 种结构的比较与分析,本文最终选择流水线 I/O 模式实现 FFT 计算。

### 3 仿真与实现

该部分将对设计的实时频谱分析架构进行测试验证及讨论。

#### 3.1 滤波器补偿测试

对反 SINC 滤波器的补偿效果进行测试,测试流程如下:设置分析带宽为 20 MHz,单帧 FFT 处理点数为 1 024 点,通过 ADC 直接采样噪声信号,随后对噪声信号进行 FFT 计算,并利用 ILA 核抓取计算后的 1 024 点频谱数

这 4 种架构都是基于蝶形运算来完成数据处理。其中基-2 突发 I/O 结构以基-2 蝶形运算单元为基础,将数据处理分为加载时域数据、FFT 计算和输出频域数据 3 个阶段,这 3 个阶段不能同时工作,并且各个阶段之间存在处理缝隙,使得该模式下不能进行实时处理时域数据。基-2 变体结构同样基于基-2 蝶形算法,该模式使用共享的加法器和减法器,采用更小的内核执行蝶形运算,但转换时间相应的延长。基-4 突发 I/O 结构采用基-4 蝶形算法,数据处理的三阶段与基二结构相同,在处理相同数据量时,运算速度更快,同时也占用更多的硬件资源,但该结构仍然存在处理数据和输出结果不能同时进行的问题。

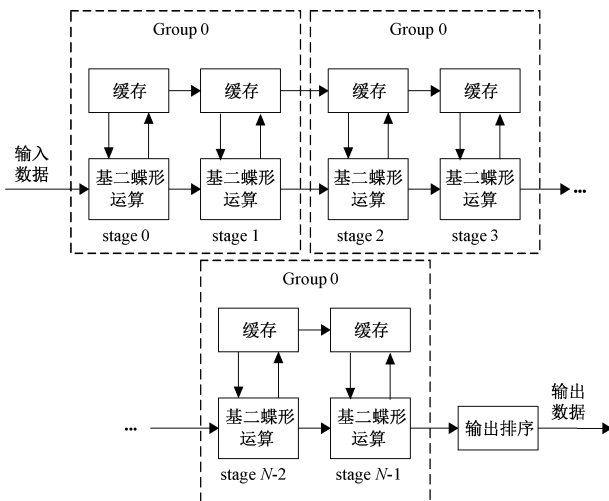


图 16 流水线 I/O 结构

Fig. 16 Pipeline I/O architecture

据,最后将频谱数据导进 MATLAB 中进行显示和对比分析。测试结果如图 17 所示。

根据以上的测试结果,可以发现当未进行滤波器补

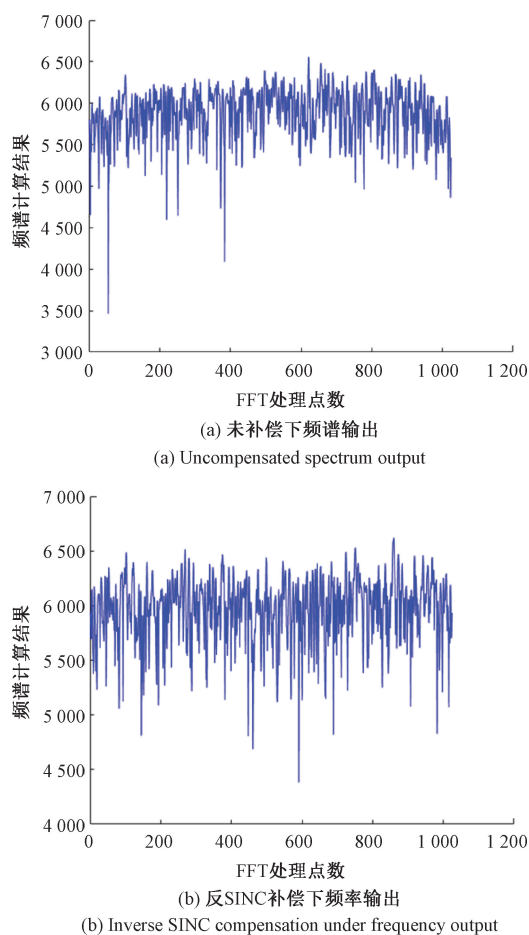


图 17 补偿前后频谱输出对比

Fig. 17 Spectrum output comparison before and after compensation

偿时,显示的频谱通带较窄,而且边缘衰减较为严重。通过本文设计的反 SINC 滤波器补偿之后,通带的平坦度有明显改善,说明补偿滤波器实现效果良好。

### 3.2 频谱计算测试

测试主要关注两个方面,一方面是不同 FFT 处理点数下的时频变换结果,另一方面是时频变换后,信号频点在变换前后是否一致。

本文调用 FFT IP 核实现 FFT 处理,同时将其配置为实时可变 FFT 长度模式,可以随时改变 FFT 计算长度。本节测试 64~1 024 点的频谱计算结果,设置加窗类型为布莱克曼窗,信号源输出 1 GHz 的单音信号,中心频率同样为 1 GHz,计算完成后利用 ILA 核抓取频谱数据,测试结果如图 18 所示。

当使能有效时,输出的频谱数据有效,可以看到上述 FFT 点数下的频谱数据点数与 FFT 点数保持一致,且频谱波形与预期相符,说明可变 FFT 点数配置正确。

固定 FFT 计算长度为 1 024,窗函数类型为布莱克曼窗,分析带宽为 20 MHz,信号源输出 104.5 MHz 的单音

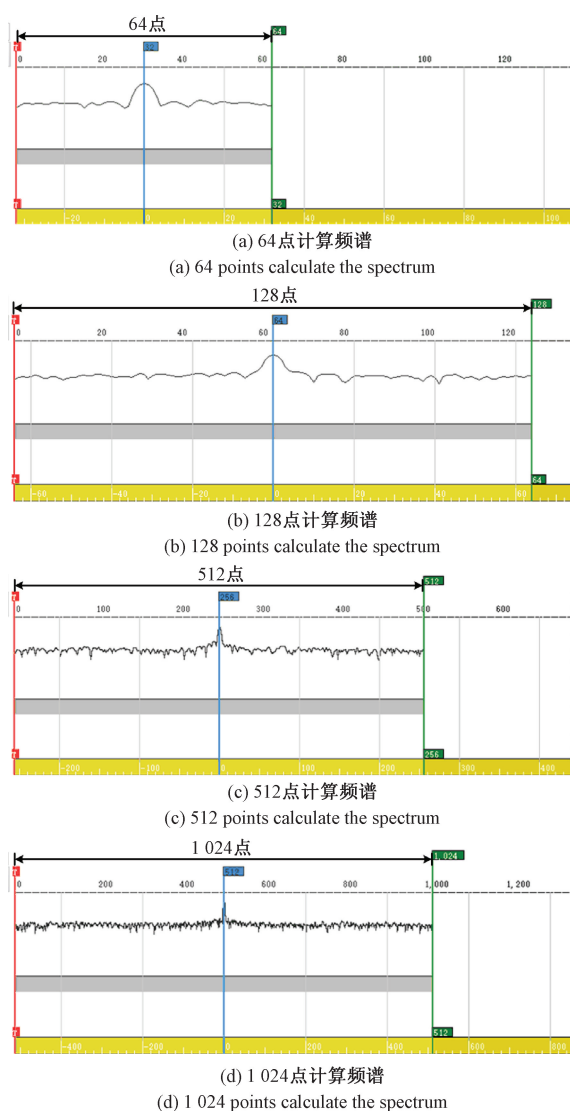


图 18 可变 FFT 点数计算频谱

Fig. 18 Variable FFT points calculate the spectrum

信号,中心频率设置为 100 MHz。通过 ILA 核抓取 FFT 处理后的频谱数据,并得到谱峰的落点位置,测试结果如图 19 所示。

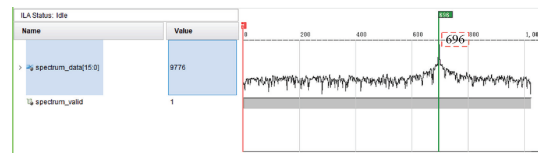


图 19 104.5 MHz 频谱

Fig. 19 104.5 MHz spectrum

在 20 MHz 的显示带宽下,FFT 计算的带宽  $B$  为 25 MHz,且频点  $N$  与输入信号频率  $f$  之间的计算关系有:

$$N = \frac{f - f_c}{B} \cdot N_{fft} + \frac{N_{fft}}{2} \quad (6)$$



式中: $f_c$  为中心频率; $N_{fft}$  为 FFT 计算长度。根据式(6)计算可知,104.5 MHz 的单音信号的频点应该落在 696 点附近,计算结果和测试结果一致,说明本文设计的频谱计算模块功能设计与实现正确。

同时,基于采用本文提出的 Zoom-FFT 频谱分析方法设计的扫频式频谱监测模块构建实验平台对算法的频率分辨率进行测试,测试平台如图 20 所示。

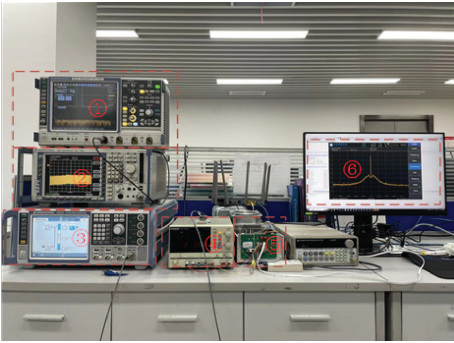


图 20 测试平台:①R&S RTO1024 示波器,②R&S ESPI 测试接收机,③R&S SMW200A 信号源,④固纬 instek-GPD3303S 电源,⑤扫频式频谱监测模块,⑥上位机

Fig. 20 Test platform: ①R&S RTO1024 Oscilloscope, ②R&S ESPI Test Receiver, ③R&S SMW200A Signal Generator, ④Gwinstek instek-GPD3303S Power Supply, ⑤Swept Spectrum Monitoring Module, ⑥Host Computer

将信号源输出设置为双音信号,其中中心频率和幅度保持不变,将频差从 0 依次增加,直到在频谱上能够分辨出两条相邻的幅度相同的双音信号谱线,此时分辨率带宽约等于设置的双音信号频差。分别对频谱监测模块的 100、50、25 和 12.5 kHz 4 个分辨率带宽档位进行测试。测试结果如图 21 所示。

根据输入分辨率带宽档位和双音信号频差,得到表 2 的测试结果,最终的分辨率带宽测试值和设计的理论值相近,整体误差在可接受范围内。

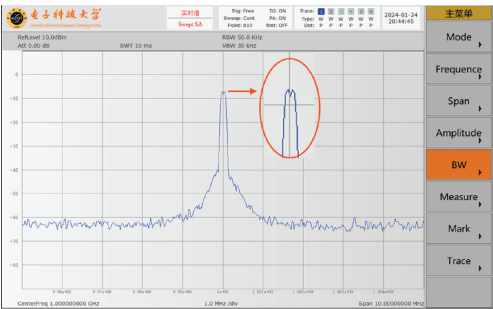
表 2 频率分辨率测试结果

Table 2 Results of frequency resolution test

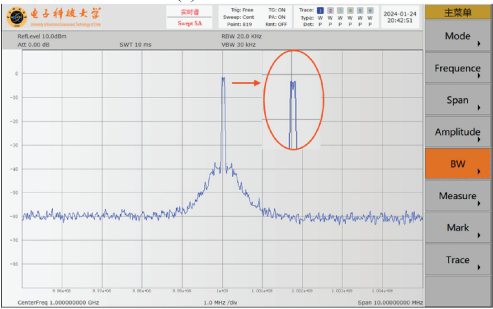
RBW 档位/kHz	理论值/kHz	测试值/kHz	误差/%
100	97.6	103.2	5.6
50	48.8	51.5	5.4
25	24.4	26.1	6.8
12.5	12.2	13.0	6.4

4 结 论

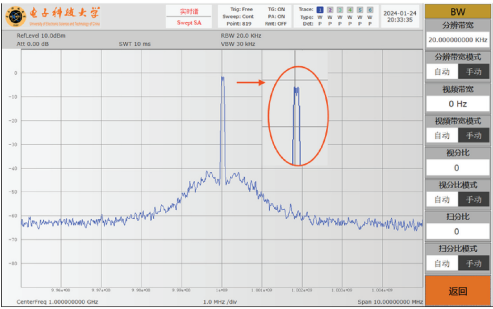
本文针对传统频谱分析方法在高分辨率与实时性之间的矛盾,提出了一种基于 Zoom-FFT 算法的实时频谱分析方法,通过算法优化与硬件加速协同解决复杂电磁环



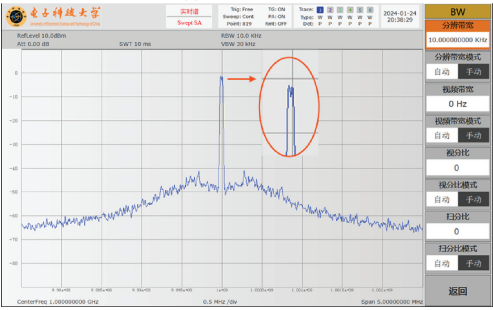
(a) 频率分辨率=100 kHz



(b) 频率分辨率=50 kHz



(c) 频率分辨率=25 kHz



(d) 频率分辨率=12.5 kHz

图 21 频率分辨率测试

Fig. 21 Frequency resolution test

境下动态信号的高精度快速检测难题。利用 Zoom-FFT 对目标频段进行频谱局部细化,结合数字下变频与多级抽取滤波降低数据处理规模,针对传统 CIC 滤波器因通带边缘衰减带来的频谱失真,设计了一种基于反 sinc 补偿滤波器的改进抗混叠方案,对于由于截断处理引起的窗口效应,设计了一种重叠帧算法提升对帧间信号的捕

获能力,利用流水线 FFT 与硬件加速实现实时性提升,最后在 FPGA 硬件平台上得到验证。相较于传统频谱分析方法,本文方法可以实现 50 kHz~20 MHz 的可变带宽范围,在 50 kHz 带宽信号下可达 1 kHz 的局部频率分辨率,利用重叠帧技术有效提升了微弱信号的分析能力。综上所述,本文设计的基于 Zoom-FFT 的频谱分析方法能够有效解决宽带信号与局部细化频谱的矛盾,为宽带信号实时处理提供新的技术路径,在电子侦察、频谱监测等领域具有重要应用价值。但目前设计方法只能支持同一时间对单一频段进行局部分析,未来可以朝着多目标多频段同步细化分析进行探索和突破,以及结合面向 5 G/6G 通信系统,研究基于异构计算(CPU+GPU+FPGA)的分布式频谱分析平台,推动算法在软件无线电中的大规模部署。

## 参考文献

- [1] ALI A, HAMOUDA W. Hamouda advances on spectrum sensing for cognitive radio networks: Theory and applications [C]. IEEE Communications Surveys & Tutorials, 2016, DOI: 10.1109/COMST.2016.2631080.
- [2] FERNANDES N, CHAUDHARI R, KHANDARE A. FPGA implementation of GPR signal analysis using modified zoom FFT [J]. 2019, DOI: 10.1109/ICCINT45670.2019.8944585.
- [3] 吴晗. 电磁频谱快捷变接收的监测节点设计与实现[D]. 西安:西安电子科技大学, 2020.  
WU H. Design and implementation of monitoring node for electromagnetic spectrum fast variable reception [D]. Xi'an: Xidian University, 2020.
- [4] 赵金鹏. 基于软件无线电的频谱监测系统研究[D]. 成都:电子科技大学, 2019.  
ZHAO J P. Research on spectrum monitoring system based on software radio [D]. Chendu: University of Electronic Science and Technology of China, 2019.
- [5] LI T, ZHANG Y, TANG B. An improved DFT frequency offset estimation algorithm with high accuracy[C]. IEEE 3rd Information Technology, Networking, Electronic and Automation Control Conference (ITNEC), 2019: 175-179.
- [6] ZHANG L, ZHANG Y, SU Y, et al. A new method for improving time and frequency resolution of passive receiving radar system [C]. IEEE Transactions on Industrial Informatics, 2024, 20(11): 13416-13428.
- [7] FU H, WANG Z, LIN X, et al. A two-dimensional precision level for real-time measurement based on zoom fast fourier transform [C]. Micromachines, 2023, 14(11): 2028.
- [8] WEI W, GUO L, YIN J, et al. A low-complexity design of OFDM modulation based on ZFFT [C]. 2016 IEEE International Conference on Signal Processing, Communications and Computing (ICSPCC), 2016: 1-4.
- [9] DONG L J, XIE W L, WANG C F, et al. Enhanced precision in frequency and phase spectrum in optical frequency domain reflectometry using ZOOM-FFT based spectrum refinement [C]. 2023 IEEE 15th International Conference on Advanced Info COMM Technology (ICAIT), 2023: 312-315.
- [10] 李天琪, 张玉, 胡进, 等. 基于 Zoom-FFT 改进 DFT 的辐射源信号载频频偏估计[J]. 现代雷达, 2019, 41(8): 18-22.  
LI T, ZHANG Y, HU J, et al. Estimation of carrier frequency deviation of radiator signal based on Zoom-FFT improved DFT [J]. Modern Radar, 2019, 41(8): 18-22.
- [11] 刘帮强. 实时频谱分析系统中多种触发捕获和数字荧光显示功能的设计与实现[D]. 成都: 电子科技大学, 2016.  
LIU B Q. Design and implementation of multiple trigger capture and digital fluorescence display functions in real-time spectrum analysis system [D]. Chendu: University of Electronic Science and Technology of China, 2016.
- [12] 李鹏飞. 一种并行架构的数字信号频域处理电路设计[D]. 成都: 电子科技大学, 2019.  
LI P F. Parallel architecture of digital signal frequency domain processing circuit design [D]. Chendu: University of Electronic Science and Technology of China, 2019.
- [13] 赵强, 侯孝民, 廉昕. 基于 Zoom-FFT 的改进 Rife 正弦波频率估计算法[J]. 数据采集与处理, 2017, 32(4): 731-736.  
ZHAO Q, HOU X M, LIAN X. Improved rife sine wave frequency estimation algorithm based on Zoom-FFT [J]. Data Acquisition and Processing, 2017, 32(4): 731-736.
- [14] 夏鹏华. 通信综测仪谱分析与控制模块设计[D]. 成都: 电子科技大学, 2016.  
XIA P H. Spectrum analysis and control module design of communication icterometer [D]. Chendu: University of Electronic Science and Technology of China, 2016.
- [15] 高健乔. 手持式软件无线电平台实时频谱分析功能设计与实现[D]. 成都: 电子科技大学, 2024.  
GAO J Q. Design and implementation of real-time spectrum analysis function of handheld software radio platform [D]. Chendu: University of Electronic Science and Technology of China, 2024.
- [16] 张亚军. 实时频谱仪的数字中频处理设计与实现[D]. 成都: 电子科技大学, 2017.

ZHANG Y J. Design and implementation of digital intermediate frequency processing for real-time spectrograph [ D ]. Chendu: University of Electronic Science and Technology of China, 2017.

[ 17 ] FERNANDES N, CHAUDHARI R, KHANDARE A. FPGA implementation of GPR signal analysis using modified Zoom FFT [ J ]. 2019. DOI: 10.1109/ICCNCNT45670.2019.8944585.

[ 18 ] CHANG H, CHEN Y, CHUNG W. Two-stage Zoom FFT-enhanced deep learning-aided weighted scheme for wireless vital sign estimation using mm wave FMCW radar [ C ]. IEEE Sensors Letters, 2024, 8(7): 1-4.

[ 19 ] KOUTRAKOS K, MITRONIKAS E. Detection of shaft misalignment of a PMSM using Zoom-FFT [ C ]. 2023 IEEE 14th International Symposium on Diagnostics for Electrical Machines, Power Electronics and Drives (SDEMPED), 2023: 96-102.

[ 20 ] TANG B, ZHANG J, HU S, et al. Low complexity two-stage foe using modified Zoom-FFT for coherent optical M-QAM systems [ C ]. IEEE Photonics Technology Letters, 2020, 32(5): 263-266.

作者简介



**李浩**(通信作者), 2020 年于电子科技大学获得博士学位, 现为电子科技大学自动化工程学院助理研究员, 主要研究方向为通信测试技术。  
E-mail: haoli@uestc.edu.cn



**Li Hao** (Corresponding author) received his Ph. D. degree in 2020 from University of Electronic Science and Technology of China (UESTC). Now he is a research assistant in C of automation engineering, UESTC. His main research interest includes communication test technology.

**王煌辉**, 分别于 2021 年与 2024 年在电子科技大学获得学士和硕士学位, 现于东南大学攻读博士学位, 主要研究方向为实时频谱分析和非易失性存储器。

**Wang Huanghui** received the B. Sc. and M. Sc. degree from University of Electronic Science and Technology of China (UESTC) in 2021 and 2024, respectively. Now he is a Ph. D. candidate with Southeast University. His main research interests include real-time spectrum analysis and non-volatile memory.