

DOI: 10.13382/j.jemi.B2205078

# 360°低插损小型化反射式移相器设计\*

马文建<sup>1</sup> 陈 凯<sup>1</sup> 盛瀚民<sup>1</sup> 邹 培<sup>2</sup>

(1. 电子科技大学自动化工程学院 成都 611731; 2. 中国电子科技集团第十研究所 成都 610030)

**摘 要:**针对第 5 代移动通信大规模多输入多输出 (massive MIMO) 和无线回传系统中移相阵列的应用需求, 本文对反射式移相器 (RTPS) 的模型拓扑进行了对比分析, 提出了四元件双可调 (FEDA) 负载拓扑的设计方法和相位变换的调整方式, 研究了移相步进和插入损耗的影响因素, 采用数字变容管 (DTC) 进行 RTPS 的调谐设计。实验结果表明, 在 4.4~5.0 GHz 全频段范围内实测移相范围大于 360°, 移相步进小于 12°, 插入损耗小于 1.8 dB, 尺寸仅为 10 mm×8 mm, 兼具低插损、小型化、大带宽、高精度、易控制等优点。

**关键词:** 反射式移相器; 数字变容管; 相控阵; 空域滤波

**中图分类号:** TN623 **文献标识码:** A **国家标准学科分类代码:** 510.5015

## Low-loss and compact reflective-type phase shifter with full 360° phase shift range

Ma Wenjian<sup>1</sup> Chen Kai<sup>1</sup> Sheng Hanmin<sup>1</sup> Zou Pei<sup>2</sup>

(1. School of Automation Engineering, University of Electronic Science and Technology of China, Chengdu 611731, China;

2. Tenth Institute of China Electronics Technology Group Corporation, Chengdu 610030, China)

**Abstract:** In response to the application requirements of phase-shifting arrays in massive MIMO and wireless backhaul systems for the fifth-generation mobile communications, in this paper the topology of the reflection-type phase shifter (RTPS) is compared and analyzed, the design method of the four-element dual-adjustable (FEDA) load topology and the adjustment method of phase conversion are proposed, and the influence factors of phase shift step and insertion loss are analyzed. Moreover, the digital tunable capacitor (DTC) is used for RTPS tuning design. The experimental results show that the RTPS in this paper has a measured phase shift range greater than 360°, a phase shift step less than 12°, an insertion loss less than 1.8 dB and the size only 10 mm×8 mm in the full frequency range of 4.4~5.0 GHz. In summary, this RTPS has the advantages of low insertion loss, miniaturization, large bandwidth, high precision and easy control.

**Keywords:** reflection-type phase shifter (RTPS); digital tunable capacitor (DTC); phased-array; spatial filter

## 0 引 言

相控阵天线系统中, 模拟移相器阵列是实现波束成形、空分复用和空域滤波等关键技术的核心<sup>[1]</sup>。其中, 反射式移相器由于其低插损、小型化、大带宽、低功耗等优点, 成为第 5 代移动通信大规模多输入多输出 (massive MIMO) 和无线回传系统的极佳选择和研究热点<sup>[2-4]</sup>。本文以覆盖 3GPP N79 4.4~5.0 GHz 全频段 4 发 8 收双极

化天线移相阵列研究对象<sup>[5]</sup>, 该对象的每个射频通道对应 7 个移相器, 每个移相器均需拥有 360°移相范围, 以及足够小的移相步进和插入损耗, 以满足阵列增益、空域滤波、提高吞吐率、降低空间干扰的应用需求<sup>[6-10]</sup>。另外, 由于此天线移相阵列规模大、复杂性高, 且整机尺寸小, 因此, 对移相器小型化也提出了更高的要求。

纵观业界, Sub 6 G 频段范围内的反射式移相器有许多不同的研究和设计, 但均很难满足当前此天线移相阵列的苛刻需求。文献[11]和[12]使用 RF MEMS (micro-

收稿日期: 2022-01-04 Received Date: 2022-01-04

\* 基金项目: 国家自然科学基金 (61903066)、国家重点研发计划 (2020YFB1711000)、四川省重点仪器专项项目 (2019ZDZX0045) 资助

electro-mechanical system) DTC 进行调谐,降低了外围控制电路的复杂度,但较大的状态切换时间延长了模拟波束成形 (ABF) 抗空域干扰搜索算法的收敛时间,且其较大的尺寸和插入损耗同样也不利于在大规模移相阵列中得到应用。文献[13]使用的变容二极管需要较高的调谐电压,以降低插入损耗,但高压控制需要的较大功耗,以及复杂的外围数模转换器 (DAC) 和运算放大器电路是实现大规模移相阵列的最大限制。另外,文献[13]分别对串联和并联两种形式的负载拓扑进行了分析,但由于负载拓扑调谐元件个数的限制,导致其移相范围只能达到  $270^\circ$ 。文献[14]通过两级移相器级联结构实现了  $360^\circ$  移相范围,但其级联导致插入损耗的恶化加倍。

针对上述问题,本文通过对移相器模型拓扑的对比分析,提出了相关负载拓扑的设计方法和相位变换的调整方式,分别从移相步进和插入损耗两项指标进行了仿真设计和误差分析,采用 SOI (silicon on insulator) DTC 在  $4.4 \sim 5.0$  GHz 全频段设计实现了一种插入损耗小于  $1.8$  dB、尺寸仅为  $10 \text{ mm} \times 8 \text{ mm}$  的 5-bit 等间隔移相步进、 $360^\circ$  移相范围的数控 RTPS,对所设计的移相器进行了软件仿真优化和实物加工测试,验证了设计方案的可行性。

## 1 模型拓扑分析

### 1.1 移相拓扑

典型 RTPS 的拓扑结构如图 1 所示,由 1 个  $90^\circ$  电桥和两个相同的可调无源反射负载组成,反射负载接在  $90^\circ$  电桥的直通端和耦合端<sup>[15]</sup>。

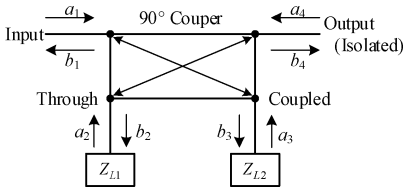


图 1 典型反射式移相器拓扑结构

Fig. 1 Typical reflective phase shifter topology

理想  $3 \text{ dB}$   $90^\circ$  电桥输入端的入射波  $a_1 = 1$ , 隔离端的入射波  $a_4 = 0$ , 则各端口反射参数  $B$  可表示为:

$$[B] = [S][A] = \begin{bmatrix} 0 & \alpha & j\beta & 0 \\ \alpha & 0 & 0 & j\beta \\ j\beta & 0 & 0 & \alpha \\ 0 & j\beta & \alpha & 0 \end{bmatrix} \begin{bmatrix} 1 \\ \Gamma_1 b_2 \\ \Gamma_2 b_3 \\ 0 \end{bmatrix} = \begin{bmatrix} \alpha^2 \Gamma_1 - \beta^2 \Gamma_2 \\ \alpha \\ j\beta \\ j\alpha\beta(\Gamma_1 + \Gamma_2) \end{bmatrix} \quad (1)$$

其中,  $S$  为电桥传输参数;  $A$  为各端口输入参数;  $\Gamma$  为负载反射系数, 其值等于  $(Z_L - Z_0)/(Z_L + Z_0)$ ,  $Z_0$  为端口特征阻抗。

上述 RTPS 传输系数  $T$  可表示为:

$$T = b_4 = j\alpha\beta(\Gamma_1 + \Gamma_2) = j\alpha\beta(|\Gamma_1| e^{j\varphi_1} + |\Gamma_2| e^{j\varphi_2}) \quad (2)$$

如果两负载  $Z_{L1}$  和  $Z_{L2}$  保持一致, 则有:

$$T = j\alpha\beta(|\Gamma_1| e^{j\varphi_1} + |\Gamma_2| e^{j\varphi_2}) = 2\alpha\beta |\Gamma| e^{j(\varphi + \frac{\pi}{2})} \quad (3)$$

对于  $3 \text{ dB}$  电桥,  $\alpha = \beta = -1/\sqrt{2}$ , 则 RTPS 的移相量  $\angle T$  和插入损耗  $IL$  可分别表示为:

$$\angle T = \varphi + \frac{\pi}{2} \quad (4)$$

$$IL = 20 \lg(2\alpha\beta |\Gamma|) = 20 \lg(|\Gamma|) \quad (5)$$

对于理想无耗负载  $Z_L = jX_L$ , 负载反射系数模值  $|\Gamma| = 1$ , 相位  $\varphi$  满足  $(jX_L - Z_0)/(jX_L + Z_0) = e^{j\varphi}$ , 得到的相位变换表达式为:

$$\cot \varphi = \frac{X_L^2 - Z_0^2}{2X_L Z_0} = \frac{x - 1}{2x} \Rightarrow \varphi = \pi - 2 \arctan x \quad (6)$$

其中,  $x = X_L/Z_0$  为归一化阻抗。

取归一化阻抗  $x \in [-20, 20]$ , 得到相位随负载归一化阻抗变化曲线如图 2 所示。可以看出, 通过改变负载阻抗即可实现 RTPS 的相位变化。

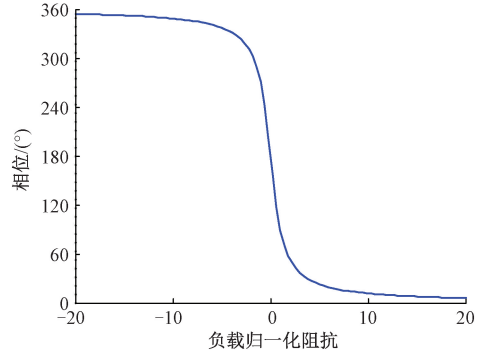


图 2 相位随负载归一化阻抗变换曲线

Fig. 2 Phase changes with load impedance

### 1.2 负载拓扑

根据负载拓扑总的元件数和可调元件数, 负载拓扑主要可分为单元件单可调 (single-element single-adjustable, SESA)、双元件单可调 (dual-element single-adjustable, DESA)、三元件单可调 (three-element single-adjustable, TESA) 和四元件双可调 (four-element dual-adjustable, FEDA) 4 种类型, 不同的负载拓扑具有不同的移相范围。

### 1) SESA 负载拓扑

SESA 负载拓扑包括单可调电感和单可调电容两种,如图 3 所示。

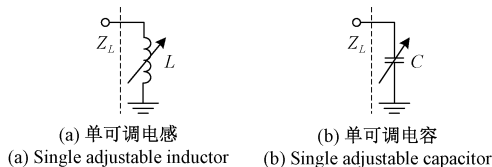


图 3 SESA 负载拓扑

Fig. 3 Reflective load of SESA

对于单可调电感,负载  $Z_L = j\omega L$ , 理论相位  $\varphi \in (0, 180^\circ)$ , 移相范围如图 4 (a) 所示;对于单可调电容,负载  $Z_L = -j/\omega C$ , 理论相位  $\varphi \in (180^\circ, 360^\circ)$ , 移相范围如图 4 (b) 所示。两种方式的最大理论移相范围  $\Delta\varphi_{\max}$  均接近  $180^\circ$ , 但由于可调元件调谐范围和 RTPS 插入损耗的限制,实际的  $\Delta\varphi_{\max}$  将远低于理论值。

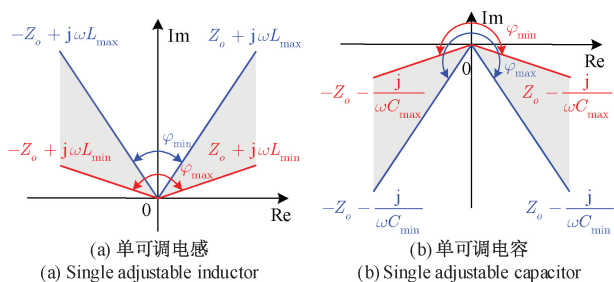


图 4 SESA 负载相位变化

Fig. 4 Phase change range of SESA

### 2) DESA 负载拓扑

DESA 负载拓扑分为串联和并联两种形式,如图 5 所示。由于可调电感难以实现,下文重点对可调电容的 DESA 负载拓扑进行分析。

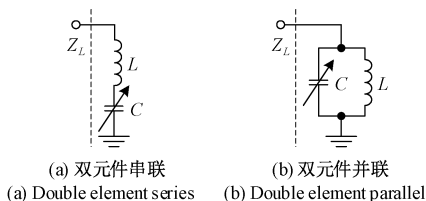


图 5 DESA 负载拓扑

Fig. 5 Reflective load of DESA

对于双元件串联形式,负载  $Z_L = j[(\omega^2 LC - 1)/(\omega C)]$ , 理论相位  $\varphi \in (360^\circ, 0^\circ)$ , 当  $\omega^2 LC = 1$ , 即  $x_L = x_C$  时,产生串联谐振,此时  $\varphi = 180^\circ$ , 移相范围如图 6 (a) 所示;对于双元件并联形式,负载  $Z_L = j\omega L/(1 - \omega^2 LC)$ , 理论相位  $\varphi \in (+180^\circ, -180^\circ)$ , 当  $\omega^2 LC = 1$ , 即  $x_L = x_C$  时,产生并联谐振,此时  $\varphi = 0^\circ$ , 移相范围如图

6 (b) 所示。当可调电容的最大与最小电容比  $C_{\max}/C_{\min}$  趋近于正无穷时,两种方式的最大移相范围  $\Delta\varphi_{\max}$  将达到  $360^\circ$ 。但  $C_{\max}$  越大,其寄生电阻也越大,导致移相器插入损耗的增加。因此,对于 DESA 负载拓扑,需要在宽移相范围和低插入损耗之间折中选择。

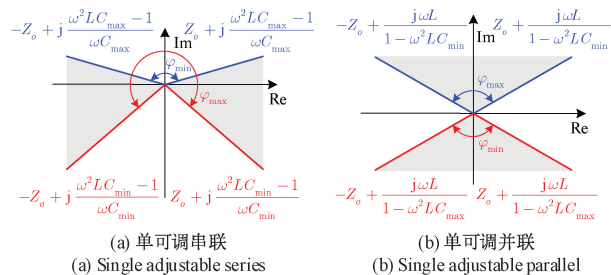


图 6 DESA 负载相位变化

Fig. 6 Phase change range of DESA

### 3) TESA 负载拓扑

TESA 负载拓扑如图 7 所示,均是基于 DESA 负载拓扑的拓展,其仅有一个可调元件,以图 7 (a) 的负载拓扑为例,其负载  $Z_L$  为:

$$Z_L = j \frac{\omega^2 CL - 1}{\omega(C + C_1 - \omega^2 LCC_1)} \quad (7)$$

式中:仅存在一个极点,即无穷点,无法实现  $360^\circ$  移相范围。在实际工程应用中,采用 TESA 负载拓扑的文献[16]仅实现了大约  $150^\circ$  的移相范围。但由于 TESA 负载拓扑覆盖两个谐振点,在可调电容  $C_{\max}/C_{\min}$  相同情况下,相比 DESA 负载拓扑,可以获得更大的移相范围[17]。

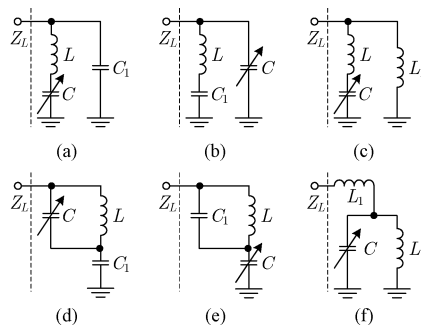


图 7 TESA 负载拓扑

Fig. 7 Reflective load of TESA

### 4) FEDA 负载拓扑

FEDA 负载拓扑如图 8 (a) 所示,由两个固定电感(通常使用微带枝节实现)和两个可调电容组成[18]。图 8 (b) 给出了 FEDA 负载拓扑对应的 RTPS 拓扑,其负载  $Z_L$  可表示为:

$$Z_L = \frac{Z_1 \times Z_2}{Z_1 + Z_2} = j \frac{(X_{L_1} - X_{C_1}) \times (X_{L_2} - X_{C_2})}{(X_{L_1} - X_{C_1}) + (X_{L_2} - X_{C_2})} \quad (8)$$

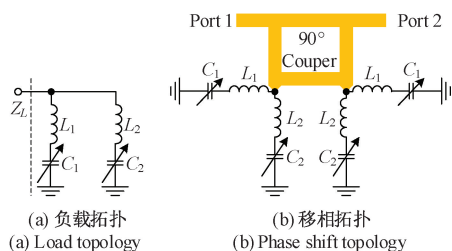


图 8 FEDA 负载拓扑和对应的 RTPS 拓扑

Fig. 8 Reflective load and RTPS topology of FEDA

进行负载归一化处理,表示为:

$$x = \frac{X_L}{Z_0} = \frac{(x_{L_1} - x_{C_1}) \times (x_{L_2} - x_{C_2})}{(x_{L_1} - x_{C_1}) + (x_{L_2} - x_{C_2})} = \frac{x_n}{x_d} = \cot \frac{\varphi}{2} \quad (9)$$

如图 9 (a) 所示,令  $x_{C_{\min}} \geq x_{L_1} > x_{L_2} \geq x_{C_{\max}}$ , 通过依次调整  $C_1$  和  $C_2$ , 使相位变化经过 Smith 圆图中的开路点和短路点, 即相位从  $+180^\circ$  变换到  $-180^\circ$ , 实现  $360^\circ$  移相范围。

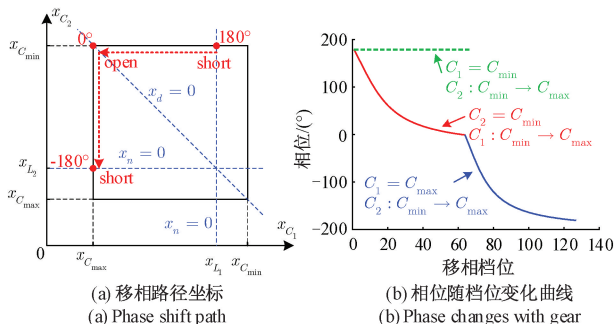


图 9 FEDA 负载移相路径和相位变化曲线

Fig. 9 Phase shift path and phase change curve of FEDA load

令  $L_1$  和  $L_2$  分别与  $C_{\min}$  和  $C_{\max}$  产生串联谐振, 即:

$$L_1 = 1/(\omega_0^2 C_{\min}) \quad L_2 = 1/(\omega_0^2 C_{\max}) \quad (10)$$

代入式(8)可得负载  $Z_L$  为:

$$Z_L = j \frac{1}{\omega} \frac{\frac{C_1 C_2}{C_{\min} C_{\max}} - \left( \frac{C_1}{C_{\min}} + \frac{C_2}{C_{\max}} \right) + 1}{C_1 C_2 \left( \frac{1}{C_{\min}} + \frac{1}{C_{\max}} \right) - (C_1 + C_2)} \quad (11)$$

此时的  $Z_L$  仅由可调电容的容值范围和容值步进决定。

假定  $C_1$  和  $C_2$  由 6-bit 等容值步进 DTC 实现,  $C_{\min} = 0.6 \text{ pF}$ ,  $C_{\max} = 2.6 \text{ pF}$ , 中心频率  $f = 4.7 \text{ GHz}$ , 代入式(11)和式(6), 通过两次变换步骤可以得到如图 9 (b) 所示的  $360^\circ$  移相范围:

步骤 1) 固定  $C_2 = C_{\min}$ , 将  $C_1$  从  $C_{\min}$  调整到  $C_{\max}$ , 相位从  $180^\circ$  到  $0^\circ$ ;

步骤 2) 固定  $C_1 = C_{\max}$ , 将  $C_2$  从  $C_{\min}$  调整到  $C_{\max}$ , 相位从  $0^\circ$  到  $-180^\circ$ 。

相反, 如果固定  $C_1 = C_{\min}$ , 将  $C_2$  从  $C_{\min}$  调整到  $C_{\max}$ , 相位将固定在  $180^\circ$ 。因此, 必须按照特定顺序来调整两个 DTC 的容值才能实现  $360^\circ$  相位变化。

综上, 单可调元件负载拓扑受可调元件个数和可调元件调谐范围的限制, 其移相范围均小于  $360^\circ$ 。采用拥有两个可调元件的高阶 FEDA 负载拓扑, 并合理设计匹配电感和可调电容的调整顺序, 覆盖短路或开路谐振点, 增加 RTPS 移相范围, 是实现  $360^\circ$  移相范围的优选方案。

## 2 移相参数设计

在满足移相范围的前提下, 移相步进和插入损耗是设计移相器的两项关键指标, 下面将分别进行仿真设计。

### 2.1 移相步进

将图 9 (b) 中的  $360^\circ$  移相曲线进行求导运算, 得到移相步进曲线如图 10 (a) 所示。可以看出, 在开始档位 ( $C_1 = C_2 = C_{\min}$ ) 和中间档位 ( $C_1 = C_{\max}$ ,  $C_2 = C_{\min}$ ) 附近的移相步进较大, 属于缩小移相步进、提高移相精度的重要关注点。

移相步进主要受 DTC bit 位宽、电容步进和电感枝节匹配度的影响, 下面均以  $4.7 \text{ GHz}$  为中心频率进行分析:

1) bit 位宽。如图 10 (b) 所示, 在  $C_{\min} = 0.6 \text{ pF}$ 、 $C_{\max} = 2.6 \text{ pF}$  前提下, bit 位宽越大, 移相步进越小, 且每增加 1-bit 位宽, 最大移相步进将降低  $1/2$  左右。但在  $C_{\min}$  和  $C_{\max}$  一定的条件下, bit 位宽越大, 对 DTC 制造工艺和寄生参数要求越苛刻<sup>[12]</sup>。

2) 电容步进。如图 10 (c) 所示, 在  $C_{\min} = 0.6 \text{ pF}$ 、6-bit 位宽前提下,  $C_{\max}$  越小, 即电容步进越小, 移相步进也越小。同样, 越小的电容步进对 DTC 制造工艺和寄生参数要求越苛刻。

3) 电感枝节匹配度。如图 10 (d) 所示, 在  $C_{\min} = 0.6 \text{ pF}$ 、 $C_{\max} = 2.6 \text{ pF}$ 、6-bit 位宽前提下, 相比完全匹配, 当电感枝节偏小时, 前面档位部分 (档位 4 附近) 移相步进变大; 当电感枝节偏大时, 中间档位部分 (档位 70 附近) 移相步进变大。由于电感不可调, 需尽可能保证中心频点位置的电感枝节与  $C_{\min}$ 、 $C_{\max}$  匹配良好, 以获取大带宽的性能指标, 而随着移相器工作带宽的进一步增加, 上下边频点的移相步进将逐渐出现色散现象, 这也是限制 RTPS 工作带宽的重要因素。

### 2.2 插入损耗

由于 3 dB 电桥插入损耗、隔离度和负载拓扑 ESR、匹配度等的影响, 导致 RTPS 存在一定的插入损耗<sup>[19]</sup>, 即在 Smith 圆图中的移相路径不是绕着最外层无耗外圈变



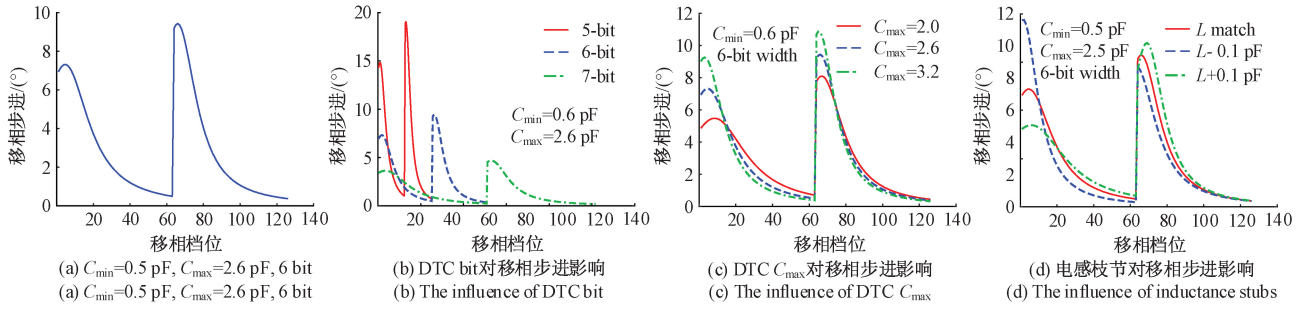


图 10 移相步进影响因素

Fig. 10 Influencing factors of phase shift step

化,如图 11(a)所示。由 DTC 和电感枝节组成负载拓扑的等效 ESR 往往是影响移相器插入损耗的关键。

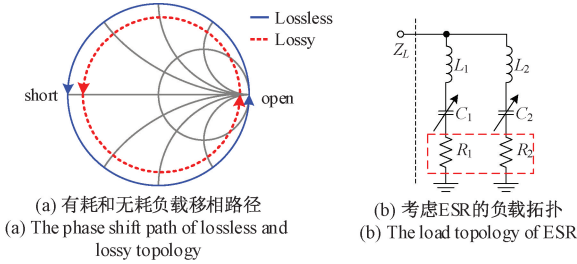


图 11 考虑 ESR 的负载拓扑和移相路径

Fig. 11 Load topology and phase shift path considering ESR

如图 11 (b)所示,将负载拓扑的 ESR  $R_1$  和  $R_2$  代入式(8)后,负载  $Z_L$  为:

$$Z_L = \left( j\omega L_1 + \frac{1}{j\omega C_1} + R_1 \right) // \left( j\omega L_2 + \frac{1}{j\omega C_2} + R_2 \right) = \frac{\frac{1}{\omega^2} \left( \frac{1}{C_{\min} C_2} + \frac{1}{C_{\max} C_1} - \frac{1}{C_1 C_2} - \frac{1}{C_{\min} C_{\max}} \right) + \frac{j}{\omega} \left( \frac{1}{C_{\min}} + \frac{1}{C_{\max}} - \frac{1}{C_1} - \frac{1}{C_2} \right) + R_1 + R_2}{\frac{j}{\omega} \left( \frac{R_2}{C_{\min}} + \frac{R_1}{C_{\max}} - \frac{R_2}{C_1} - \frac{R_1}{C_2} \right) + R_1 R_2} + \frac{j}{\omega} \left( \frac{1}{C_{\min}} + \frac{1}{C_{\max}} - \frac{1}{C_1} - \frac{1}{C_2} \right) + R_1 + R_2 \quad (12)$$

当  $Z_{L1} = Z_{C1}$  和  $Z_{L2} = Z_{C2}$  时,单路负载拓扑产生串联谐振点,此时  $C_1$  和  $C_2$  的值为:

$$C_1 = C_{\min} \text{ 和 } C_2 = C_{\max} \quad (13)$$

代入式(12)得:

$$Z_L = R_{eq} = \frac{R_1 R_2}{R_1 + R_2} \quad (14)$$

在串联谐振点处,RTPS 的插入损耗最小,但根据前面为满足 360°移相范围对 DTC 调整顺序的分析,并没有此串联谐振点对应的  $C_1$  和  $C_2$  组合值<sup>[19]</sup>。

当  $Z_{L1+C1} = -Z_{L2+C2}$  时,整体负载拓扑产生并联谐振点,此时  $C_1$  和  $C_2$  的关系式为:

$$\frac{1}{C_1} + \frac{1}{C_2} = \frac{1}{C_{\min}} + \frac{1}{C_{\max}} \quad (15)$$

结合式(13),可以看出,单路负载拓扑串联谐振点属于整体负载拓扑并联谐振点的一个特例。此处考虑整体负载拓扑并联谐振点的另外一种情况,即  $C_1 = C_{\max}$  和  $C_2 = C_{\min}$ ,负载  $Z_L$  可表示为:

$$Z_L = \frac{\frac{1}{\omega^2} \left( \frac{1}{C_{\min}} - \frac{1}{C_{\max}} \right)^2}{R_1 + R_2} + \frac{\frac{j}{\omega} (R_2 - R_1) \left( \frac{1}{C_{\min}} - \frac{1}{C_{\max}} \right)}{R_1 + R_2} + \frac{R_1 R_2}{R_1 + R_2} \quad (16)$$

由式(16)可推导出,  $C_{\max}/C_{\min}$  比值越大,  $|Z_L|$  越接近正无穷,并联谐振的  $Q$  值越大,负载反射系数模值  $|\Gamma|$  越接近 1,结合式(5),RTPS 的插入损耗越小<sup>[19]</sup>。

以某国产芯片 8262K02 6-bit RF SOI DTC 作为 RTPS 的调谐元件,相比 RF MEMS 工艺,RF SOI 工艺具有更短的 RF 切换时间和更高的可靠性,这对于需要快速多次波束切换的 Massive MIMO 和无线回传设备尤为重要。此 DTC 元件采用紧凑型 LGA-8 封装和 MIPI RFFE 协议,仅需 1.8 V 即可工作,RF 切换时间约 1  $\mu$ s。如图 12 (a)所示,该元件在 4.7 GHz 频率时的电容调谐范围约为 0.57~2.68 pF,电容步进为 33.5 fF,具有 64 个状态,等效 ESR 约为 0.4~1.4  $\Omega$ ,随电容值的增大而减小。

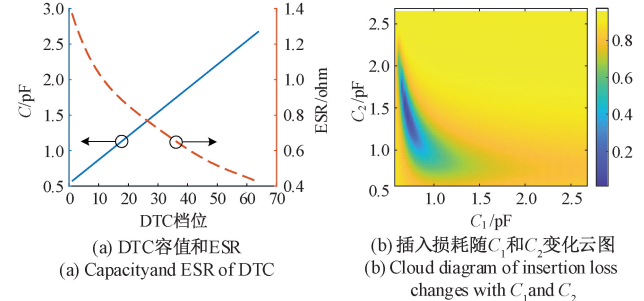


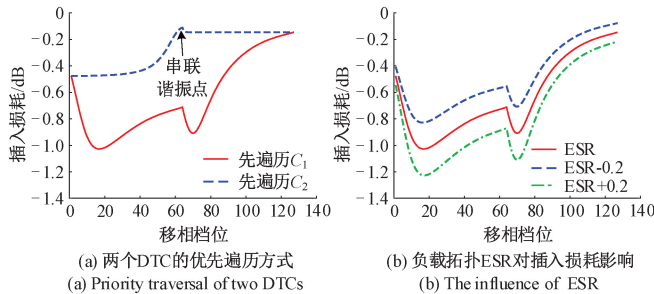
图 12 考虑 ESR 的 DTC 参数与插入损耗云图

Fig. 12 DTC parameters and insertion loss cloud diagram considering ESR

同样,基于理想  $90^\circ$  电桥和对称 FEDA 负载拓扑,将 DTC 电容值和 ESR 参数代入式(5),得到 RTPS 插入损耗线性值随  $C_1$  和  $C_2$  变化的云图,如图 12 (b) 所示。根据  $C_1$  和  $C_2$  的遍历配置顺序,得到两条插入损耗曲线,如图 13 (a) 所示。虽然虚线的插入损耗性能更优,且有一个插入损耗最小的串联谐振点,但结合前文对移相范围的分析,此种遍历方式无法实现相位变化。因此,只能选择先调整  $C_1$ ,再调整  $C_2$ ,得到实线的插入损耗曲线。

RTPS 插入损耗主要受负载拓扑的等效 ESR、DTC 容值范围、电感枝节匹配度的影响,下面基于 8262K02 DTC 在 4.7 GHz 频率下的容值和 ESR 理论参数进行 RTPS 插入损耗的分析:

1) 负载拓扑 ESR。如图 13 (b) 所示,RTPS 插入损耗随负载拓扑 ESR 的降低而减小。负载拓扑 ESR 主要来自 DTC 和电感枝节的 ESR,以及整个拓扑的接地阻抗。其中,DTC 的 ESR 一般占主导地位。RTPS 的实际



应用中,在满足具体频段和线性度的前提下,应尽可能选择 ESR 更低的 DTC,且进行合理的 PCB 布局,保证最优的接地阻抗。

2) DTC 容值范围。如图 13 (c) 所示,结合式(16)理论分析,在  $C_{\min}$  相等的情况下,选择  $C_{\max}$  更大的 DTC,即更宽的容值范围,RTPS 插入损耗更小。但根据前面对移相步进的分析,DTC 容值范围越宽,移相步进将越大。因此,对于 DTC 的电容范围,应该权衡 RTPS 的移相步进和插入损耗两项指标进行折中选择。

3) 电感枝节匹配度。如图 13 (d) 所示,与完全匹配相比,当电感枝节偏小时,前面档位部分(档位 4 附近)插入损耗变大;当电感枝节偏大时,中间档位部分(档位 70 附近)插入损耗变大。与电感枝节对移相步进影响类似,随着频率范围的增加,其插入损耗也会逐渐出现色散现象,限制其工作带宽。

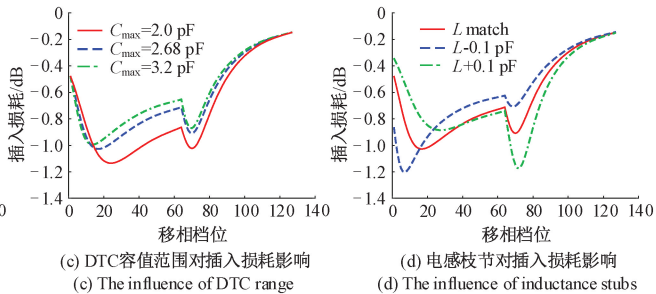


图 13 插入损耗影响因素

Fig. 13 Influencing factors of insertion loss

### 3 性能测试验证

结合前面对负载拓扑的分析,为实现  $360^\circ$  移相范围,本节选用 FEDA 负载拓扑进行 RTPS 设计。DTC 的型号与前面理论分析保持一致,型号为 8262K02,  $90^\circ$  电桥采用 TTM 公司的 X4C45K1-03S。参考 X4C45K1-03 S 器件手册,此电桥在 4.4~5.0 GHz 范围内的最大插入损耗为 0.25 dB,也可使用其他性能更优的器件或使用 3 dB 微带电桥替代<sup>[20-21]</sup>。

选用 Rogers 4350B 作为 RTPS 的基板,厚度  $h = 20$  mil,介电常数  $\epsilon_r = 3.48$ ,损耗角正切  $\tan\delta = 0.0037$ 。将 DTC 的  $C_{\min}$  和  $C_{\max}$  理论值代入式(10),计算在 4.7 GHz 处的  $L_1$  和  $L_2$  分别大约为 2.0 和 0.43 nH。根据 DTC  $C_{\min}$  和  $C_{\max}$  实测的  $S$  参数,调整  $L_1$  和  $L_2$  电感枝节的线宽和线长,使其分别与 DTC 的  $C_{\min}$  和  $C_{\max}$  产生串联谐振,并考虑生产加工水平和电感枝节带来的 ESR,优化得到的  $L_1$  和  $L_2$  电感枝节线宽均为 14 mil,线长分别为 148 和 36 mil。为了尽可能缩小 RTPS 的尺寸,电感枝节  $L_1$

采用折线形实现。通过 ADS(advanced design system)进行优化仿真,保证 RTPS 在 4.4~5.0 GHz 全频段均能达到  $360^\circ$  移相范围,最终的设计实物如图 14 所示。为了尽可能降低 DTC 接地阻抗,DTC 芯片接地引脚周围使用多个接地过孔,尽可能减小负载拓扑 ESR 对插入损耗的影响。

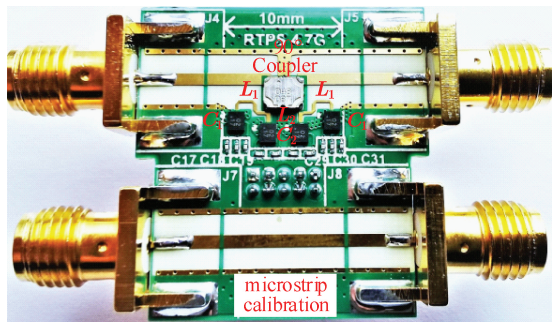


图 14 RTPS 设计实物图

Fig. 14 Design diagram of RTPS

图 15 (a)、(b)、(c) 分别对 RTPS 在 4.4~5.0 GHz

频段低、中、高频点的移相变化、移相步进和插入损耗进行了实测。对于 4.4 和 5.0 GHz 两个边频点,插入损耗和移相步进均出现了一定的色散现象,与前面电感枝节匹配度对移相步进和插入损耗影响的理论分析保持一致。整个全频段的插入损耗小于 1.8 dB,移相步进小于 12°,通过合理选择  $C_1$  和  $C_2$  的组合,可以实现一个 5-bit 等间隔移相步进的 360°高精度移相器。

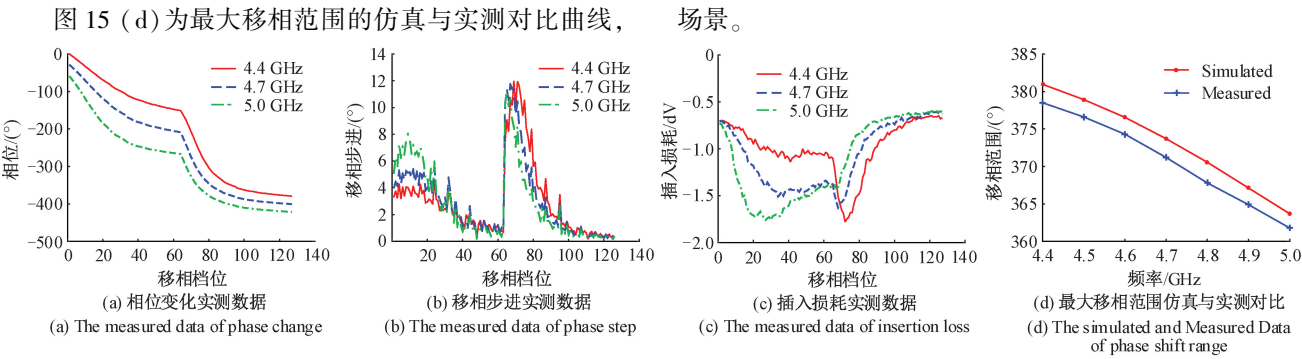


图 15 RTPS 实测与仿真数据

Fig. 15 The measured and simulated data of RTPS

表 1 列出了本方法与其他文献 RTPS 的对比情况,可以看出,本方法具有相对带宽大、移相范围大、移相步

进小、插入损耗低、集成度高等全局综合优点。

表 1 与其他 RTPS 对比结果

| 方法     | 频段/GHz    | 相对带宽/% | 移相范围/(°) | 移相步进/(°) | 插入损耗/dB | 尺寸/mm <sup>2</sup> | 调谐方式            |
|--------|-----------|--------|----------|----------|---------|--------------------|-----------------|
| 文献[11] | 1.9~2.1   | 10     | >360     | <25      | <3.3    | 28×30              | Digital(5-bit)  |
| 文献[12] | 1.9~2.1   | 10     | >350     | <11.25   | <1.7    | 35×45              | Digital(>8-bit) |
| 文献[13] | 2.3~2.4   | 4.3    | >270     | NA       | <4.5    | 20×10              | Voltage(0~20V)  |
| 文献[14] | 3.45~3.55 | 2.9    | >345     | NA       | <11.2   | 70×60              | Voltage(0~5V)   |
| 本方法    | 4.4~5.0   | 12.8   | >360     | <12      | <1.8    | 10×8               | Digital(6-bit)  |

4 结 论

本文分析了 RTPS 的模型拓扑,提出了实现 360°移相范围的负载设计和调谐方法,研究了 RTPS 移相步进和插入损耗的影响因素,采用 SOI DTC 作为调谐元件对 4.4~5.0 GHz 频段的 RTPS 进行了设计,实测全频段移相范围均大于 360°,最大移相步进小于 12°,插入损耗小于 1.8 dB,面积尺寸仅为 10 mm×8 mm,完全满足基于第 5 代移动通信 Massive MIMO 和无线回传技术对大规模移相阵列的应用需求。另外,也可参考本文的设计思路,进一步拓展应用到其他 Sub 6 G 频段(2.6 G、3.5 G、5.8 G 频段)和毫米波频段(28 G、39 G 频段)。

参考文献

[1] PAYAMI S, GHORAISHI M, DIANATI M. Hybrid beamforming for large antenna arrays with phase shifter selection [J]. IEEE Transactions on Wireless Communications, 2016, 15(11): 7258-7271.

[2] HONG W, JIANG Z H, HE S W, et al. Limitations of phased arrays for 5G wireless communications[J]. IEEE International Symposium on Antennas and Propagation & USNC/URSI National Radio Science Meeting, 2017: 1467-1468.

[3] KAUSHIK A, THOMPSON J, VLACHOS E. Energy efficiency maximization in millimeter wave hybrid MIMO systems for 5G and beyond [C]. 2020 IEEE Eighth International Conference on Communications and Networking (ComNet), 2020: 1-7.

[4] ZHAO X G, LUKASHOVA E, KALTENBERGER F, et al. Practical hybrid beamforming schemes in massive MIMO 5G NR systems [C]. 23rd International ITG Workshop on Smart Antennas, 2019: 1-8.

[5] 3GPP TS 38.104. Base Station (BS) radio transmission

- and reception[S]. 2021.
- [6] IRAZOQUI R, FULTON C. Spatial interference mitigation nulling the embedded element pattern[C]. 2018 IEEE/MTT-S International Microwave Symposium – IMS, 2018: 620-623.
  - [7] WANG W D, YIN H R, CHEN X H, et al. Achievable sum rate loss of hybrid beamforming with imperfect phase shifters in multiuser millimeter wave systems[C]. 2018 10th International Conference on Wireless Communications and Signal Processing (WCSP), 2018: 1-6.
  - [8] WU Q, ZHANG R. Beamforming optimization for wireless network aided by intelligent reflecting surface with discrete phase shifts[J]. IEEE Transactions on Communications, 2020, 68(3): 1838-1851.
  - [9] ZHANG R Q, ZHOU J Y, LAN J, et al. A high-precision hybrid analog and digital beamforming transceiver system for 5G millimeter-wave communication[J]. IEEE Access, 2019, 7: 83012-83023.
  - [10] DENG J Q, TIRKKONEN O, STUDER C. MmWave multiuser MIMO precoding with fixed subarrays and quantized phase shifters[J]. IEEE Transactions on Vehicular Technology, 2019, 68(11): 11132-11145.
  - [11] GURBUZ O D, REBEIZ G M. A 1.6-2.3-GHz RF MEMS reconfigurable quadrature coupler and its application to a 360° reflective-type phase shifter[J]. IEEE Transactions on Microwave Theory and Techniques, 2015, 66(2): 414-421.
  - [12] CHENG C C, KO C H, MORRIS A, et al. A very low loss 1.9~2.1 GHz RF MEMS phase shifter[C]. 2012 IEEE/MTT-S International Microwave Symposium Digest, 2012: 1-3.
  - [13] KIRILLOV V, KOZLOV D, BULJA S. Series vs parallel reflection-type phase shifters[J]. IEEE Access, 2020, 8: 189276-189286.
  - [14] YIN Y, WU F, CHEN Y, et al. Design of a cascaded full 360° reflection-type phase shifter with 90° hybrid coupler[C]. 2018 IEEE MTT-S International Wireless Symposium (IWS), 2018: 1-3.
  - [15] BASALIGHEH A, SAFFARI P, RASTI BOROUJENI S, et al. A 28-30 GHz CMOS reflection-type phase shifter with full 360° phase shift range[J]. IEEE Transactions on Circuits and Systems II: Express Briefs, 2020, 67(11): 2452-2456.
  - [16] TABESH M, ARBABIAN A, NIKNEJAD A. 60 GHz low-loss compact phase shifters using a transformer-based hybrid in 65 nm CMOS[C]. 2011 IEEE Custom Integrated Circuits Conference (CICC), 2011: 1-4.
  - [17] LI T W, WANG H. A millimeter-wave fully integrated passive reflection-type phase shifter with transformer-based multi-resonance loads for 360° phase shifting[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2018, 65(4): 1406-1419.
  - [18] GU P, ZHAO D. Geometric analysis and systematic design of a reflective-type phase shifter with full 360° phase shift range and minimal loss variation[J]. IEEE Transactions on Microwave Theory and Techniques, 2019, 67(10): 4156-4166.
  - [19] GARG R, NATARAJAN A S. A 28 GHz low-power phased-array receiver front-end with 360° RTPS phase shift range[J]. IEEE Transactions on Microwave Theory and Techniques, 2017, 65(11): 4703-4714.
  - [20] TURALCHUK P, MUNINA I, KAPITANOVA P, et al. Broadband small-size LTCC directional couplers[C]. The 40th European Microwave Conference, 2010: 1162-1165.
  - [21] TEREBOV I A, LETAVIN D A. Phase shifter designs based on miniature couplers[C]. 2020 IEEE East-West Design & Test Symposium (EWDTS), 2020: 1-3.

## 作者简介



马文建, 2014 年于电子科技大学获得学士学位, 2017 年于电子科技大学获得硕士学位, 现为电子科技大学实验师, 主要研究方向为无线通信技术、测试技术及仪器、智能抗干扰信号处理。

E-mail: mawenjian@uestc.edu.cn

**Ma Wenjian** received his B. Sc. and M. Sc. degree both from University of Electronic Science and Technology of China in 2014 and 2017. Now he is an experimentalist at University of Electronic Science and Technology of China. His main research interests include wireless communication technology, testing technology and instruments, intelligent anti-interference signal processing.



陈凯(通信作者), 2008 年于电子科技大学获得学士学位, 2011 年于电子科技大学获得硕士学位, 2015 年于电子科技大学获得博士学位, 现为电子科技大学副教授, 硕士生导师, 主要研究方向为无线通信技术、电子测试仪器、装备综合测试。

E-mail: kaichen@uestc.edu.cn

**Chen kai** (Corresponding author) received his B. Sc., M. Sc. and Ph. D. degrees from University of Electronic Science and Technology of China in 2008, 2011 and 2015. Now he is a professor and M. Sc. supervisor at University of Electronic Science and Technology of China. His main research interests include wireless communication technology, electronic test



instrument and equipment comprehensive test.



**盛瀚民**, 2017 年于西南交通大学获得博士学位, 现为电子科技大学副教授, 主要研究方向为群体频谱智能、智能检测技术、新能源技术。

E-mail: hmsheng@uestc.edu.cn

**Sheng Hanmin** received his Ph. D. degree from Southwest Jiaotong University in 2017. Now he is a professor at University of Electronic Science and Technology of China. His main research interests include swarm spectrum intelligence, intelligent detection technology and new energy

technology.



**邹培**, 2014 年于电子科技大学获得学士学位, 2017 年于电子科技大学获得硕士学位, 现为中国电子科技集团第十研究所工程师, 主要研究方向为射频通信技术。

E-mail: zou\_pei@126.com

**Zou Pei** received her B. Sc. and M. Sc. degree both from University of Electronic Science and Technology of China in 2014 and 2017. Now she is an engineer at Tenth Institute of China Electronics Technology Group Corporation. Her main research interest includes RF communication technology.