DOI: 10.13382/j.jemi.B1902854

静电放电对 PCB 轨线耦合的实验及仿真研究*

张成铭 徐晓英 舒晓榕 刘鹏宇 周钰雄
(武汉理工大学 理学院 湖北省射频微波应用工程技术研究中心 武汉 430070)

摘 要:印刷电路板(printed circuit board,PCB)易受到静电放电的危害,继而影响电子产品的正常使用。为了获得 PCB 的静电放电能量耦合规律,对简化的 PCB 进行静电放电测试。通过对 PCB 轨线上的耦合电压的测量,研究了放电位置、轨线特性及放电电压对静电放电电磁场耦合的影响。测试结果表明,放电位置、轨线宽度、长度和端接电阻会影响耦合电压的大小和变化趋势,放电电压和耦合电压呈现良好的线性关系。同时,根据在电磁仿真软件(compilation simulation technology microwave studio, CST-MWS)中建立的全波模型,从仿真的角度进一步论证了测试结果。研究结果对 PCB 电磁兼容设计具有一定指导意义。

关键词: 静电放电;PCB;轨线;耦合;全波模型
中图分类号: O441.4 **文献标识码**: A **国家标准学科分类代码**: 140.3520

Experimental and simulation study on the coupling with the PCB trace by electrostatic discharge

Zhang Chengming Xu Xiaoying Shu Xiaorong Liu Pengyu Zhou Yuxiong

(Hubei Engineering Research Center of RF-Microwave Technology and Application, School of Science, Wuhan University of Technology, Wuhan 430070, China)

Abstract: Printed circuit board (PCB) is sensitive to electrostatic discharge, which affects the normal use of electronic product. In order to obtain the energy coupling law of electrostatic discharge (ESD) with PCB, ESD test was applied to the simplified PCB. The effect of the discharge position, characteristics of the PCB trace and discharge voltage on the coupling of ESD electromagnetic field was studied by measuring the coupling voltage on the PCB trace. The test results show that the discharge position, trace width, length and termination resistor will affect the magnitude and trend of coupling voltage and there is a good linear relationship between the discharge voltage and the coupling voltage. Based on a full wave model that is also established in compilation simulation technology microwave studio, it further nstrates the test results from the standpoint of simulation. The research results have certain guiding significance for PCB electromagnetic compatibility design.

Keywords: electrostatic discharge; PCB; trace; coupling; full wave model

0 引 言

静电放电(electrostatic discharge,ESD)是常见的近场危害源[1-2],其产生的大电流和强电磁场会造成电子产品的软故障和硬故障[3-4]。印刷电路板(PCB)是电子设备的核心部位,也是 ESD 易感部位。但 PCB 通常比较复杂[5],且由于功能性的不同,使得 PCB 结构具有很大差异性。这使得 PCB 的 ESD 能量耦合规律的形成十分困难。PCB 上的印制线(轨线)是 ESD 电流传播的主要途径[6]以及电磁场的主要耦合途径。通过轨线流过的 ESD 大电流以及由于电磁场耦合产生的耦合电流、电压均会影响到元器件的正常工作。

目前的研究基本上是将 PCB 轨线的 ESD 测试作为 ESD 行为建模方法或是场耦合模型的有效性的验证[7-9],但缺少对其系统性的实验测试研究。同时 IEC 61000-4-2

收稿日期: 2019-12-23 Received Date: 2019-12-23
*基金项目:国家自然科学基金(11775164)、刘尚合院士专家工作站静电研究基金(BOIMTLSHJD20161005)资助项目

等相关 ESD 测试标准中缺少对 ESD 电磁场的规定，在使用 ESD 模拟器进行测试时，ESD 电磁场的一致性和重复性一般比较差[10]。建立 ESD 模拟器全波模型[11-12]能够在一定程度上解决一致性和重复性的问题，且全波模型的有效性也得到了验证[13-23]。

因此，本文将简化的 PCB 作为测试对象，通过实验测试研究轨线的 ESD 电磁场耦合规律，还利用全波模型从仿真的角度进一步验证了测试结果。

1　实验方法

1.1　待测 PCB

待测 PCB 板的基板为 1.6 mm 厚的 FR4 基板，铜厚 35 μm。底面为接地面，顶面为轨线和放电点。为了研究 PCB 板上发生的 ESD 所产生的电磁场和轨线的耦合情况，将距离轨线一定距离的金属焊盘作为放电点，每个焊盘上均有一个过孔，为放电电流流向接地面提供通道。

轨线长度为 40、60 和 80 mm，宽度为 0.635、1.27 和 2.54 mm。轨线末端端接 50 Ω 电阻或直接接地，以研究负载对场耦合的影响。另一端焊接 SMA 接口，以测试由于场耦合在轨线中产生的信号。测试板示意图如图 1 所示。

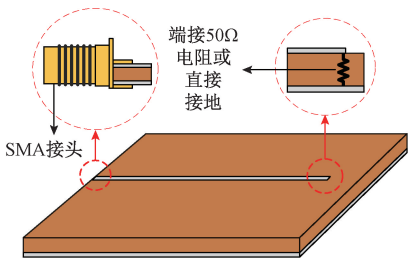

图 1　测试板示意图(省略焊盘与过孔)

Fig. 1　The diagram of the test board (the pads and vias are omitted here)

焊盘(过孔)的布置分为末端和侧端。末端焊盘(过孔)的位置为距离轨线末端 10、20、30、40 和 50 mm 处，焊盘(过孔)位置和轨线平齐。侧端焊盘(过孔)的位置为垂直距离轨线侧端中点 20、40、50、60 和 80 mm 处。焊盘及过孔位置示意图如图 2 所示。

1.2　测试方法

测试时，待测 PCB 被放置于厚度为 5 mm，宽度为 60 cm×60 cm 的水平铝板上，水平铝板被放置于 IEC 61000-4-2 抗扰度测试平台的绝缘垫上，铝板边缘距水平耦合板边缘 10 cm。铝板通过接地线连接到抗扰度测试平台的接地面上。放电电流经过焊盘上的过孔和水平铝板可流向接地面。静电枪放电尖端垂直于焊盘进行放电，放电模型为常用于检测电子设备的人体金属模型[24]，放电模式为接触式放电。SMA 接头通过同轴电缆连接到示波器通道。示波器被放置于法拉第笼内以避免辐射场的干扰。

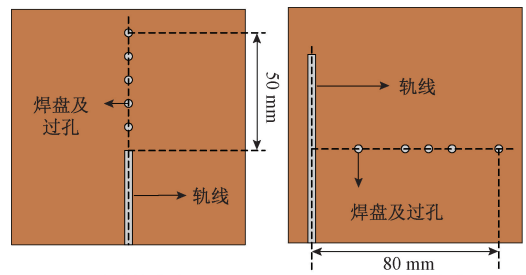

图 2　测试板焊盘及过孔位置示意图
(省略 SMA 接头及轨线末端端接电阻)

Fig. 2　The diagram of the positions of pads and vias on the test board (the SMA connector and the termination resistor in the end of the trace are omitted here)

测试使用的 ESD 模拟器型号为 SANKI SKS-0230。使用的示波器型号为 Agilent Infiniium DSO9 254 A，带宽 2.5 GHz，采样率 20 GSa/s。在进行测试前，对静电枪进行了校准，其放电电流满足 IEC 61000-4-2 标准。

2　测试结果及分析

ESD 产生的电磁场会在轨线上引起感应电流，感应电流在轨线末端负载上产生电压，即耦合电压。SMA 接头的特性阻抗为 50 Ω，示波器输入阻抗设置为 50 Ω 时，示波器测得的电压即为 50 Ω 阻抗上的耦合电压，下文提到的耦合电压即为该电压值。

将从放电位置、轨线特性及放电电压 3 个方面对耦合电压进行分析。轨线特性包括长度、宽度和是否端接电阻，详细参数说明如表 1 所示。

表 1　轨线特性参数

Table 1　Characteristics parameter of the trace

轨线长度		轨线宽度		末端接电阻	
规格/mm	代号	规格/mm	代号	规格	代号
40	S	0.635	1	接 50 Ω 电阻	X-1
60	M	1.27	2	直接接地	X-2
80	L	2.54	3		

如 S1-2 表示长度为 40 mm，宽度 0.635 mm，末端直接接地的轨线。

2.1　放电位置及轨线特性对耦合电压的影响

接触式放电的放电电流和放电电压呈现出良好的线性关系。经过测试，轨线中的耦合电压和放电电压也呈现出良好的线性关系。因此，本文选取 2 kV 作为放电电压，研究放电位置及轨线特性对耦合电压的影响。每一

个放电点均重复放电 15~20 次。

1)末端放电点

选取末端直接接地的轨线作为末端放电点的测试轨线。不同长度轨线的耦合电压峰-峰值的比较如图 3 所示。

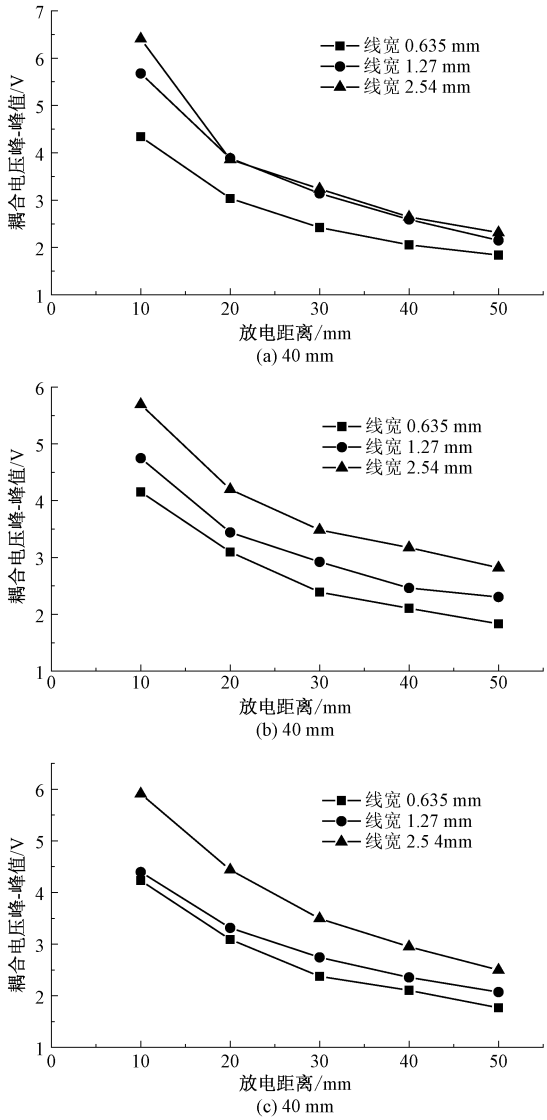

图 3　末端放电点耦合电压峰-峰值的比较

Fig. 3　Comparison of the peak-peak values of the coupling voltages at the end discharge points

由图 3 可以看出,随着放电距离的增加,耦合电压峰-峰值减小,且随着距离的增大,减小趋势变缓。这里可以使用相邻两放电间的耦合电压峰-峰值之差进行讨论,如表 2 所示。

距离末端 10 mm 的放电点和 20 mm 的放电点间的耦合电压峰-峰值减小幅度均在 1 V 以上,最大的达到了 2.5 V。相邻两放电点间的耦合电压峰-峰值之差随着轨线宽度的增加而增加,这表明,轨线宽度越大,耦合电压峰-峰值下降越快。

轨线宽度对耦合电压大小也有着明显的影响。在轨线长度相同的情况下,轨线宽度越大,同一放电点的耦合电压峰-峰值越大。在 10 mm 放电点处,宽度为 2.54 mm 时的耦合电压峰-峰值比宽度为 0.635 mm 时增大了 1.5~2 V,在 50 mm 放电点处也有 0.5~1 V 左右的增长。

为了进一步验证放电距离及轨线特性对耦合电压的影响,将进行侧端放电点的测试。

表 2　相邻两放电点之间的耦合电压峰-峰值之差

Table 2　The difference of peak-peak values of the coupling voltages between two adjacent discharge points

(V)

	10~20 mm	20~30 mm	30~40 mm	40~50 mm
S1-2	1.303	0.614	0.366	0.216
S2-2	1.790	0.745	0.549	0.442
S3-2	2.547	0.622	0.594	0.329
M1-2	1.057	0.707	0.285	0.273
M2-2	1.306	0.520	0.460	0.158
M3-2	1.496	0.713	0.312	0.353
L1-2	1.138	0.715	0.271	0.338
L2-2	1.080	0.571	0.389	0.284
L3-2	1.473	0.943	0.545	0.452

2)侧端放电点

末端端接 50 Ω 电阻和直接接地的轨线将作为侧端放电点的测试轨线。不同长度轨线的耦合电压峰-峰值的比较如图 4 所示。

在轨线长度和端接相同的情况下,同一放电点处测得的耦合电压峰-峰值随着轨线宽度的增加而增加。距离轨线最近的相邻两放电点的耦合电压峰-峰值之差随着轨线宽度的增加而增加,即在距离轨线较近的放电距离内,轨线宽度越大,耦合电压峰-峰值下降越快。这均与末端放电点得到的规律相吻合。

轨线末端的端接电阻对耦合电压随距离的变化趋势有明显的影响。对于端接 50 Ω 电阻的轨线,随着放电距离的增加,其耦合电压峰-峰值减小,且减小的趋势变缓,这同末端放电点的规律一致。但末端接地的轨线则表现出不一样的规律。随着放电距离的增加,长度为 40 和 60 mm 的轨线的耦合电压峰-峰值表现出先减小再上升的趋势。且相较于长度为 60 mm 的轨线,40 mm 轨线的上升趋势更加明显,长度为 80 mm 的轨线则没有表现出上升的趋势。

以 S3-2 为例,其侧端 20 和 80 mm 放电点处的耦合电压波形如图 5 所示。

结果表明在距离轨线侧端较近和较远处,其波形有明显的变化。这是因为在对水平耦合板边缘放电时,会产生沿边缘传播的边沿波和沿金属板上表面和下表面传播的幅度相同的表面波。这种表面波会在边缘处反射,

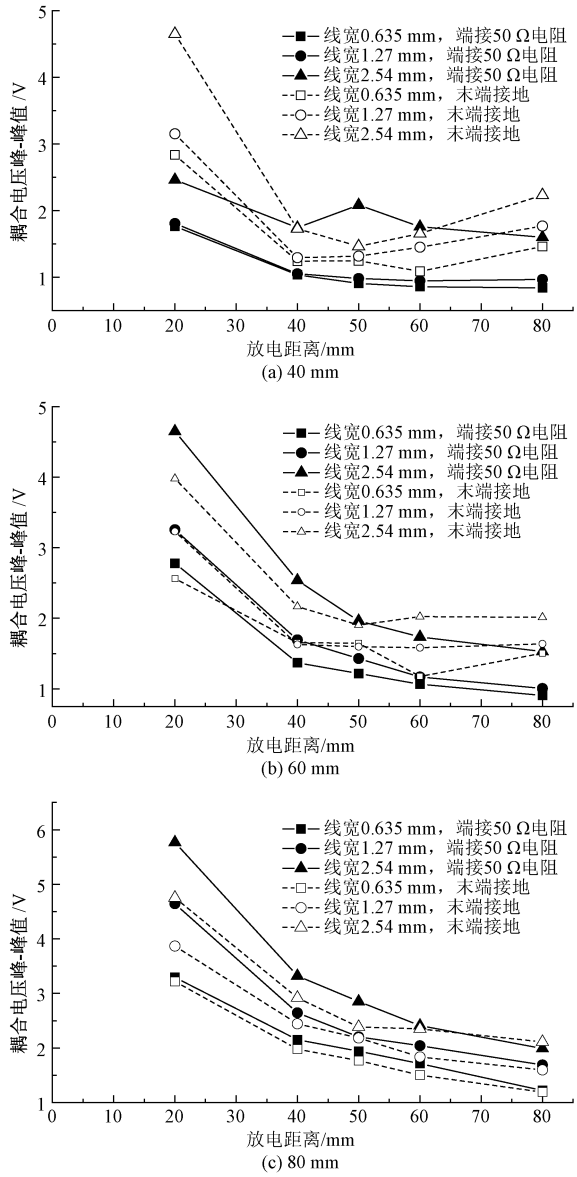

图4　侧端放电点耦合电压峰-峰值的比较

Fig. 4　Comparison of the peak-peak values of the coupling voltages at the side discharge points

和入射波叠加,从而引起边缘处电场的增加[9]。放电时,流经放电尖端的放电电流会产生在PCB上方空气中传播的电磁波,而电流通过过孔流向水平铝板时,也会产生沿水平铝板上表面传播的表面波,并可能在PCB边缘附近和PCB上表面的波发生叠加。由于侧端放电点的布置,轨线侧端靠近PCB边缘,因而更容易受到影响。放电距离较近时,尖端附近的电磁场对轨线耦合的影响非常显著,叠加波的影响不明显,而随着放电距离的增加,尖端附近的电磁场的影响减小[25],叠加波的影响表现出来。这也是距离轨线较近和较远的侧端放电点波形差异大的原因之一。

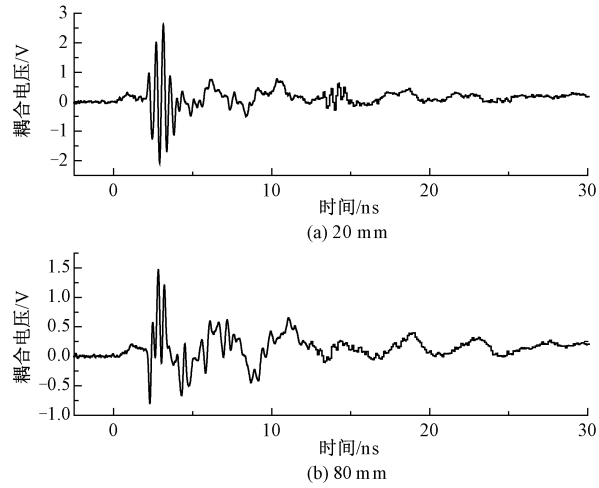

图5　侧端20 mm和80 mm放电点耦合电压波形比较

Fig. 5　The comparison of coupling voltage waveforms at 20 mm and 80 mm discharge points of the side

长度较短并且末端接地的轨线可能对这种叠加波更加敏感,因此末端接地的40和60 mm轨线的耦合电压峰-峰值表现出随距离增加先减小后增加的趋势,而80 mm轨线未表现出。因此,轨线随距离变化的趋势受到轨线长度和端接电阻的综合影响。

对于40 mm轨线,轨线宽度和放电位置相同时,末端接地时的耦合电压总体上比端接50 Ω电阻要大;对于60 mm轨线,在距离轨线较近的20和40 mm放电点处,端接50 Ω电阻时的耦合电压总体大于末端接地,而随着距离的增加,末端接地的耦合电压开始大于端接50 Ω电阻;对于80 mm轨线,则表现为端接50 Ω电阻时的耦合电压总体大于末端接地。因此,端接电阻对轨线耦合电压大小的影响也受到轨线长度和放电距离的影响。

在轨线宽度确定的情况下,耦合电压变化趋势和大小受到了放电距离、轨线长度和端接3个因素的综合影响。但在其他因素确定的情况下,轨线宽度对耦合电压大小和下降趋势的影响是可以确定的。

3)耦合电压波形比较

在轨线末端和侧端进行放电时,耦合电压的波形存在明显的差异,以M2-2轨线的末端和侧端20 mm放电点处的波形为例,如图6所示。

耦合电压峰值均出现在0~5 ns。末端放电点的波形先出现正峰,然后缓慢下降,出现负峰,峰的宽度较大。而侧端放电点处的波形则在0~5 ns间出现多次陡峭的峰。当放电距离变大时,侧端放电点波形会出现明显变化,类似前面讨论的S3-2,而末端放电点耦合电压的波形无明显变化,峰值随着距离增大而减小。

2.2　放电电压对耦合电压的影响

接触式放电的放电电流与放电电压呈现出良好的线

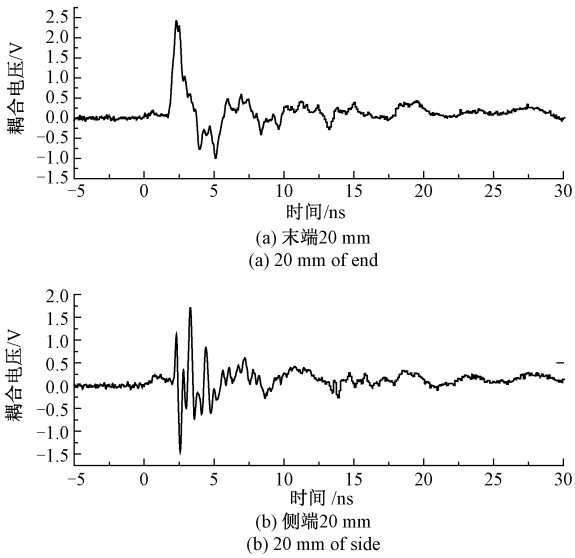

图 6　末端和侧端放电点 20 mm 处耦合电压波形比较

Fig. 6　The comparison of the coupling voltage waveforms at the 20 mm discharge points of end and side

性关系。为了研究放电电压与耦合电压是否也呈现出良好的线性关系,选取 2~12 kV 作为放电电压进行测试。这里选择距离轨线最近的放电点,即末端接地的 40 mm 轨线的末端 10 mm 放电点 a 和端接 50 Ω 电阻的 80 mm 轨线的侧端 20 mm 放电点 b 进行说明,如图 7 所示,每个放电点均重复放电 20 次。

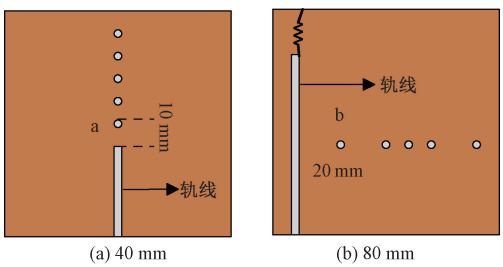

图 7　40 mm 轨线(末端接地)和 80 mm 轨线(端接 50 Ω 电阻)

Fig. 7　Trace with 40 mm length(the termination of the trace is grounded)& trace with 80 mm length(terminated with 50 Ω resistor)

图 8 和 9 所示为不同放电电压下测得的耦合电压峰值对比图。

可以看出,正峰值和负峰值均和放电电压呈现良好的线性关系。对耦合电压峰值和放电电压散点图进行拟合。拟合得到的直线斜率如表 3 所示。

由表 3 可知,随着轨线宽度的增加,峰值拟合直线的斜率都有较明显的增大趋势。这表明,随着放电电压的增大,宽度越大的轨线上测得的耦合电压增长越快。

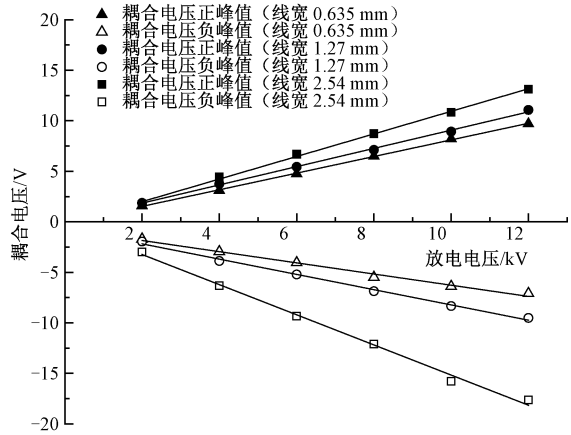

图 8　80 mm 轨线(端接 50 Ω 电阻)侧端放电点 20 mm 处耦合电压峰值随放电电压的变化

Fig. 8　The variation of the peak value of coupling voltage with discharge voltage at the 20 mm side discharge point of the trace with 80 mm length(terminated with 50 Ω resistor)

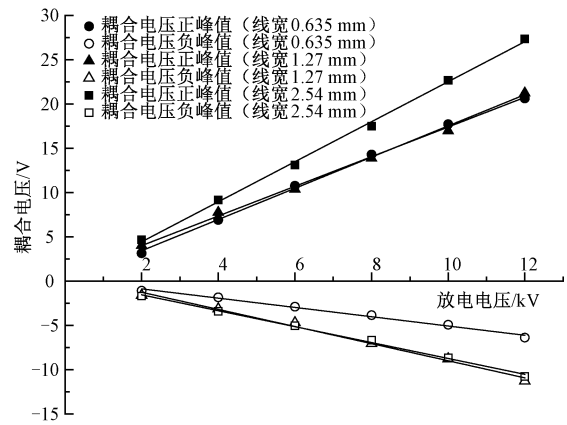

图 9　40 mm 轨线(末端接地)末端放电点 10 mm 处耦合电压峰值随放电电压的变化

Fig. 9　The variation of the peak value of coupling voltage with discharge voltage at the 10 mm end discharge point of the trace with 40 mm length(the termination of the trace is grounded)

表 3　峰值和放电电压拟合直线斜率

Table 3　The slope of fitting straight line between peak value and discharge voltage

	正峰值拟合斜率	负峰值拟合斜率	峰-峰值拟合斜率
L1-1	0. 822	−0. 554	1. 376
L2-1	0. 903	−0. 755	1. 658
L3-1	1. 117	−1. 491	2. 609
S1-2	1. 762	−0. 524	2. 286
S2-2	1. 674	−0. 967	2. 569
S3-2	2. 160	−0. 898	3. 158

2. 3　对耦合电压的分析

ESD 频谱较宽,但主要能量集中在低频处。因此,在这里使用低频耦合中的磁场耦合进行分析。

磁场耦合发生在两个闭合的回路之间。ESD 电流形成电路、放电电极、PCB 焊盘及过孔、水平铝板、抗扰度测试平台接地面和 ESD 模拟器接地带构成的放电回路可视作干扰源，轨线、轨线的端接电阻和 PCB 接地面构成的回路则可视为被干扰电路。放电时，放电回路中变化不均匀的放电电流产生的磁场穿过轨线回路时，会引起感应电流，继而在负载处引起感应电压，即耦合电压。被干扰电路中的感应电流的值和两个回路的自感以及回路之间的互感有关。轨线宽度、长度和端接对耦合电压的影响应该与其对轨线回路的自感和回路互感的影响相关联。放电距离则通过影响磁通量影响耦合电压。

待测 PCB 的轨线和接地面实际上构成了微带线的结构。若从微带线传输微波的角度分析，在频率较高时，传输线不能简单视作理想传输线，而应利用长线理论进行分析。

微带线的宽度会影响到特性阻抗的大小。经计算，宽度为 0.635、1.27 和 2.54 mm 的轨线的特性阻抗分别为 103、80 和 56 Ω。信号传输到 SMA 接头时，由于阻抗不匹配，会发生一定的反射，反射系数计算如下：

$$\Gamma = \frac{Z_L - Z_0}{Z_L + Z_0} \tag{1}$$

式中：Z_0 为特性阻抗；Z_L 为负载阻抗，这里为 50 Ω。宽度为 0.635、1.27 和 2.54 mm 的轨线在 SMA 接头端的反射系数绝对值分别为 0.346、0.231 和 0.057，其值越小，信号传输效率越高。认为这是宽度大的轨线测得的耦合电压较大的原因之一。

3　ESD 模拟器仿真及结果比较

3.1　ESD 模拟器全波模型的建立

在电磁仿真软件(CST)中建立的 ESD 模拟器全波模型是基于人体-金属模型，并遵循 IEC 61000-4-2 标准的。建立的全波模型基于本课题组实际测试中使用的 ESD 模拟器结构，型号为 SANKI SKS-0230，利用 3D 模块构建静电枪的基本形状，如放电尖端、接地带等，各个模块组合在一起形成完整的全波模型。同时利用集总元件连接各个 3D 金属模块，并通过调整集总元件参数产生符合标准的接触放电的放电电流。RC 模块包括储能电容模块和放电电阻模块，如图 10 所示。继电器触发则用一个 S 参数离散端口和幅值为放电电压大小，具有一定上升时间的阶跃信号来模拟[12,20,22]，如图 11 所示。模型产生的放电电流符合 IEC 61000-4-2 标准，2 kV 放电电压下的放电电流如图 12 所示。待测 PCB 板按照其尺寸进行建模，利用一个 50 Ω 的集总元件模拟 SMA 接头。建立的 CST 模型如图 13 所示。

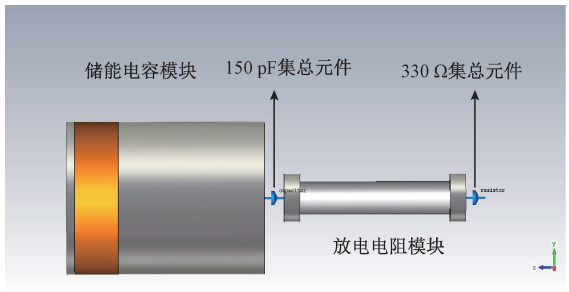

图 10　RC 模块

Fig. 10　RC module

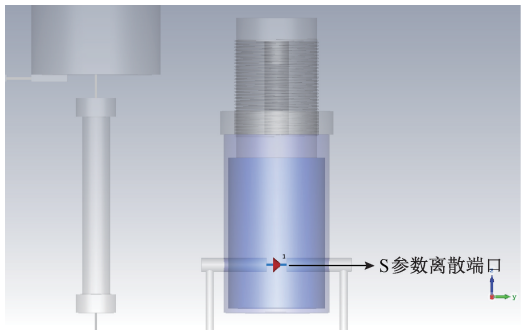

图 11　S 参数离散端口

Fig. 11　S parameter discrete port

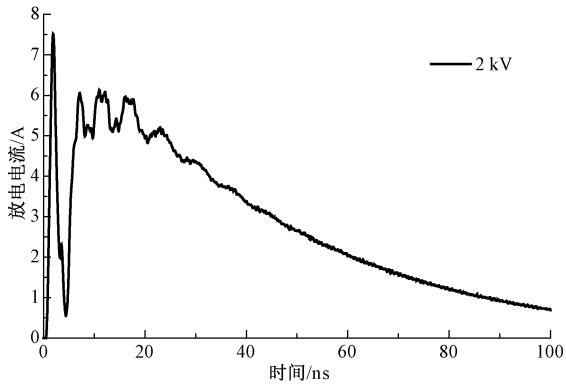

图 12　仿真得到的放电电流

Fig. 12　Simulated discharge current

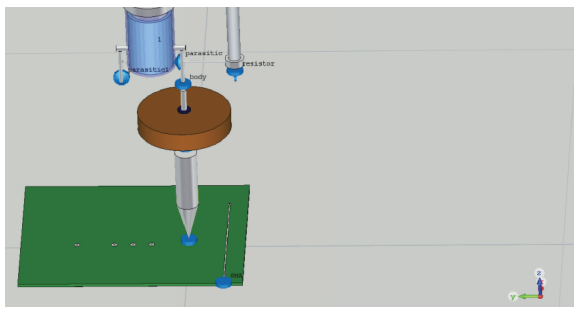

图 13　CST 模型

Fig. 13　The model in CST

3.2　仿真结果及比较

L1-2 轨线的侧端放电点的耦合电压峰-峰值的仿真值和测量值对比如图 14 所示。S3-2 轨线的末端放电点的耦合电压仿真与测试波形对比如图 15 所示。

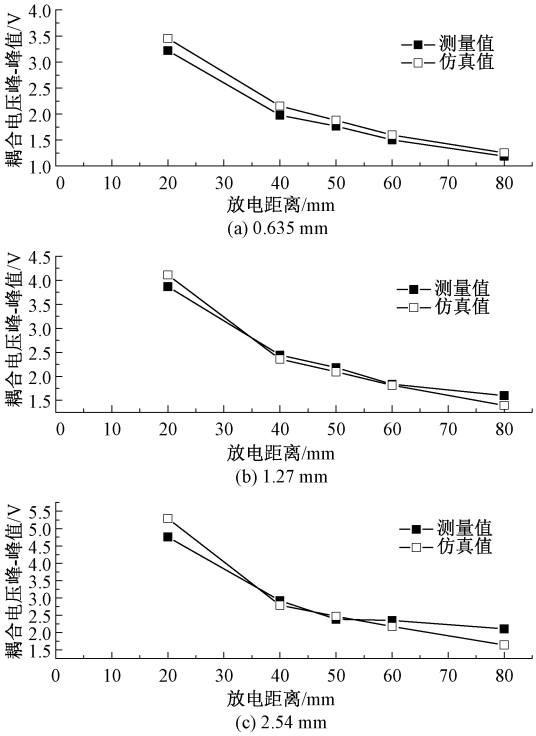

图 14　耦合电压仿真值和测量值对比

Fig. 14　Comparison of simulation and measurement values of coupling voltages

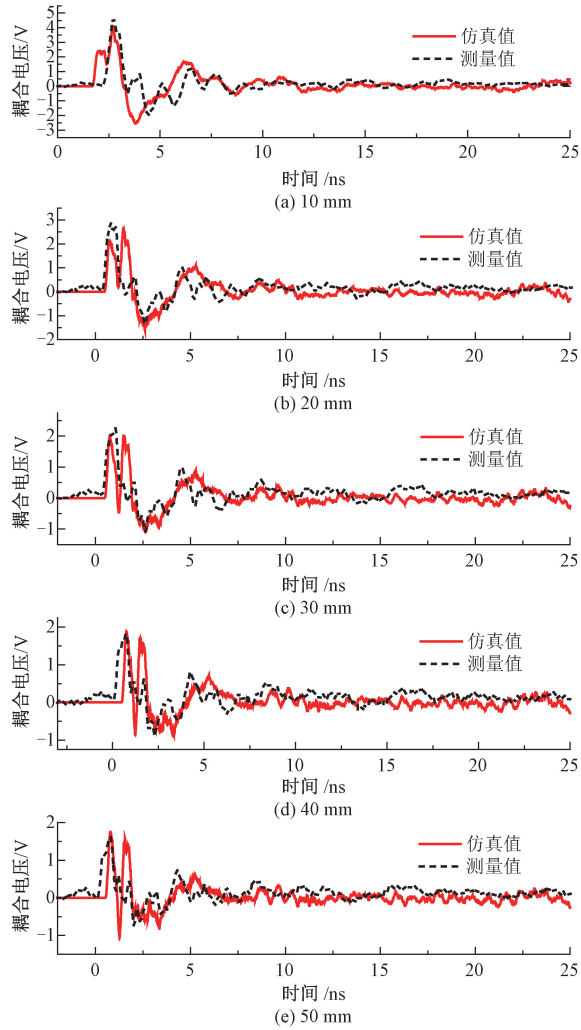

图 15　耦合电压波形对比

Fig. 15　Comparison of the coupling voltage waveforms

可以看到,仿真值和测量值的大小以及随距离减小的趋势基本相同,仿真波形也和测量波形比较吻合。且可以看出,耦合电压峰-峰值大小随着轨线宽度增大而增大,同时,宽度越大相同放电距离内的耦合电压峰-峰值下降越快的规律也在仿真中得到了进一步的验证。

4　结　论

ESD 产生的电磁场会在 PCB 的轨线上引起耦合电流,进而在负载端引起耦合电压。放电位置、轨线长度、宽度及端接电阻均会影响耦合电压。侧端和末端放电点的耦合电压大小和变化规律有类似之处但也有所不同,总的来说,在其他条件相同时,轨线宽度的增加会使得耦合电压增大,并且在距离轨线较近的放电距离内,宽度越大,耦合电压下降越快;轨线在侧端时,耦合电压峰-峰值不一定随着放电距离增大而减小,这是由于轨线位置靠近 PCB 边缘以及尖端附近电磁场影响的减小和波的叠加,在放电距离较远时,耦合电压可能随着距离增加而增加,这种趋势也受到轨线长度和端接电阻的影响。轨线中产生的耦合电压和放电电压成线性正比关系,且轨线宽度越大,耦合电压随放电电压的增长越快。全波模型的仿真结果在一定程度上和测试结果相吻合,并且论证了测试结果中关于轨线宽度对耦合电压的影响的结论。

参考文献

[1] 刘卫东,刘尚合,胡小锋,等. 静电放电近区辐射电场的时域测试与实验分析[J]. 高电压技术,2012,38(9):2259-2265.
LIU W D, LIU S H, HU X F, et al. Time domain measurement and experiment analysis of near electric field radiated from electrostatic discharge[J]. High Voltage Engineering, 2012, 38(9): 2259-2265.

[2] 张春龙,行鸿彦,李春影,等. 不同类型电缆耦合雷电感应过电压研究[J]. 电子测量与仪器学报,2018,3(6):180-185.
ZHANG C L, XING H Y, LI C Y, et al. Research on different types of cable coupling lightning induced overvoltage[J]. Journal of Electronic Measurement and Instrumentation, 2018, 3(6):180-185.

[3] KO J H, KIM K Y, JEON J S, et al. System-level ESD on-chip protection for mobile display driver IC[C]. Electrical Overstress/electrostatic Discharge Symposium, IEEE, 2011.

[4] VORA S, JIANG R, VASUDEVAN S, et al. Application level investigation of system-level ESD-induced soft failures[C]. Electrical Overstress/electrostatic Discharge Symposium, IEEE, 2016.

[5] 吴福培,郭家华,张宪民,等. PCB 焊点表面三维质量检测方法[J]. 仪器仪表学报,2018,39(5):233-240.
WU F P, GUO J H, ZHANG X M, et al. 3D quality inspection method for PCB solder joint surface[J]. Chinese Journal of Scientific Instrument, 2018, 39(5): 233-240.

[6] 许文婷,杨兰兰,屠彦. PCB 板静电放电的仿真分析[J]. 真空科学与技术学报,2018,38(4):272-278.
XU W T, YANG L L, TU Y. Interaction of electrostatic dis-charge and printed circuit board: a simulation and experimental study[J]. Chinese Journal of Vacuum Science and Technology, 2018, 38(4): 272-278.

[7] SEKINE T, ASAI H, LEE J S. Unified circuit modeling technique for the simulation of electrostatic discharge (ESD) injected by an ESD generator[C]. IEEE International Symposium on Electromagnetic Compatibility, IEEE, 2012.

[8] TAKADA T, SEKINE T, ASAI H. Hybrid simulation of ESD events by SPICE-like and finite-difference time-domain methods[C]. Electrical Design of Advanced Packaging & Systems Symposium, IEEE, 2014.

[9] YOUSAF J, SHIN J, KIM K, et al. System level ESD coupling analysis using coupling transfer impedance function[J]. IEEE Transactions on Electromagnetic Compatibility, 2017:1-12.

[10] 刘进,陈永光,谭志良,等. 静电放电电磁场的特性及分布规律[J]. 高电压技术,2012,38(2):435-443.
LIU J, CHEN Y G, TAN Z L, et al. Characteristics and distribution of electromagnetic field caused by electrostatic discharge[J]. High Voltage Engineering, 2012, 38(2): 435-443.

[11] QING C, KOO J, NANDY A, et al. Advanced full wave ESD generator model for system level coupling simulation[C]. IEEE International Symposium on Electromagnetic Compatibility, IEEE, 2008.

[12] LIU D, NANDY A, POMMERENKE D, et al. Full wave model for simulating a noiseken ESD generator[C]. IEEE International Symposium on Electromagnetic Compatibility, 2009.

[13] LEE J S, POMMERENKE D, LIM J D, et al. ESD field coupling study in relation with PCB GND and metal chassis[C]. International Zurich Symposium on Electromagnetic Compatibility, IEEE, 2009.

[14] CANIGGIA S, MARADEI F. Analytical and numerical simulation models for calculating EMI into circuits due to ESD radiated fields[C]. IEEE International Symposium on Electromagnetic Compatibility, 2011.

[15] XIAO J, POMMERENKE D, ZHOU F, et al. Model for ESD LCD upset of a portable product[C]. IEEE International Symposium on Electromagnetic Compatibility, 2011.

[16] ZHANG J, BEETNER D G, MOSELEY R, et al. Modelling electromagnetic field coupling from an ESD gun to an IC[C]. IEEE International Symposium on Electromagnetic Compatibility, 2011.

[17] 赵永昌. 打印机的电磁兼容研究[D]. 上海:华东师范大学,2011.
ZHAO Y CH. Study of EMC of laser printer[D]. Shanghai: East China Normal University, 2011.

[18] XIAO J, POMMERENKE D, DREWNIAK J L, et al. Model of secondary ESD for a portable electronic product[J]. IEEE Transactions on Electromagnetic Compatibility, 2012, 54(3):546-555.

[19] ZHOU J, SHINDE S, GGUO Y, et al. IEC 61000-4-2 ESD test in display down configuration for cell phones[C]. IEEE International Symposium on Electromagnetic Compatibility, 2016.

[20] 冯超超. 静电放电电磁场特性仿真与实验研究[D]. 南京:南京信息工程大学,2016.
FENG CH C. H The research of electrostatic discharge electro-magnetic field characteristic simulation and experiment[D]. Nanjing, China: Nanjing University of Information Science and Technology, 2016.

[21] 白超平. 复杂电子系统静电放电全链路干扰耦合途径仿真与分析[D]. 北京:中国科学院大学,2016.
BAI CH P. The simulation and analysis of full link interference routes of electrostatic discharge for complex electronic system[D]. Beijing: University of Chinese Academy of Sciences, 2016.

[22] 汪项伟,万发雨,冯超超,等. 静电放电辐射场模拟及干扰预测[J]. 高电压技术,2017,43(10):263-269.

WANG X W, WAN F Y, FENG CH CH, et al. Radiation field simulation and interference prediction of electrostatic discharge[J]. High Voltage Engineering, 2017,43(10): 263-269.

[23] LI D Z, MATATHE S, WEI P, et al. Full-wave simulation of system-level disruption during secondary ESD events in a smartphone[J]. IEEE Transactions on Electromagnetic Compatibility, 2019, 61(1):40-47.

[24] 徐晓英,甘瑛洁,浦实,等. ESD 防护器件 HMM 和 TLP 测试方法及性能评价[J]. 高电压技术,2017,43(4): 1348-1353.
XU X Y, GAN Y J, PU S. et al. ESD protection device HMM and TLP test methods and performance evaluation[J]. High Voltage Engineering, 2017,43(4): 1348-1353.

[25] 周星,魏光辉,张希军. ESD 辐射场的计算及对传输线的耦合研究[J]. 高电压技术,2008,34(4):670-673.
ZHOU X, WEI G H, ZHANG X J. Calculation of ESD radiation fields and coupling of ESD EMP to a transmission line[J]. High Voltage Engineering, 2008, 34(4): 670-673.

作者简介

张成铭,2017 年于武汉理工大学获得学士学位,现为武汉理工大学硕士研究生,主要研究方向为静电放电和传输线脉冲测试。
E-mail:1300442510@ qq. com

Zhang Chengming received B. Sc. degree from Wuhan University of Technology in 2017. Now she is a M. Sc. candidate at Wuhan University of Technology. Her main research interests are electrostatic discharge and TLP test.

徐晓英(通信作者),2005 年于解放军军械工程学院获得博士学位,现为武汉理工大学教授,博士生导师,主要从事静电放电、电磁兼容和数值计算方面的工作。
E-mail:xu_xiao_ying@ 126. com

Xu Xiaoying (Corresponding author) received Ph. D. from the PLA Academy of Ordnance Engineering in 2005, she is a professor and Ph. D. supervisor at Wuhan University of Technology. Her main research interests are electrostatic discharge, electromagnetic compatibility and numerical calculation. .