

# 基于 ADV212 的数字域 TDI 图像压缩设计

刘 禹 张 赫

(中国科学院长春光学精密机械与物理研究所 长春 130033)

**摘 要:** 针对星上高清灰度图像存储压力过大的问题,提出了基于 ADV212 图像压缩芯片结合 FPGA 实现的数字域 TDI 积分图像压缩解决方案。在实现的过程中 ADV212 芯片是以 16 Bit-Raw Pixel-JDATA 模式完成对图像进行高效高质压缩,图像以 8 Bit-RAW 格式从 Basler CMOS 传感器相机中输入,使用 FPGA 完成对 8 Bit-RAW 格式图像的数字域 TDI 积分算法实现、ADV212 芯片的配置及驱动、ADV212 芯片 VDATA 路输入图像的预处理及整个系统的控制。实验表明在无损压缩情况下,系统可以稳定工作在 50 MHz 像素时钟下,压缩比可达 2 : 1。该系统具备轻小、使用灵活、图像存储率高及压缩率可调等优点。

**关键词:** ADV212; JPEG2000; FPGA; raw pixel; 数字域 TDI

**中图分类号:** TN386.5    **文献标识码:** A    **国家标准学科分类代码:** 510.4030

## Design of digital domain TDI images compression based on ADV212

Liu Yu Zhang He

(Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences, Changchun 130033, China)

**Abstract:** In this paper, in order to deal with the problem of the HD grayscale image storage pressure on the satellite, proposed the FPGA implementation based on ADV212 image compression chip combines digital domain TDI(DDTDI) integral image compression solutions. In the process of achieving, the ADV212 chip works in 16Bit-Raw Pixel-JDATA mode to complete the image compression efficiently and in high quality, image inputs in 8Bit-RAW format from Basler CMOS sensor camera, FPGA completes the DDTDI image integration in 8Bit-RAW format algorithm, ADV212 chip configuration and driving, ADV212 chip VDATA input image pre-processing and control of the entire system. Experimental results show that in the lossless compression, the system can operate stably at 50 MHz pixel clock, the compression ratio is up to 2 : 1. The system is small, light, flexible and the rate of image storage and compression is adjustable.

**Keywords:** ADV212; JPEG2000; FPGA; raw pixel; digital domain TDI

### 1 引 言

随着我国星上技术的不断突破和日益增加的国防及民用需求,具有更多细节信息的空间图像需要被传回地面。由于空间图像的细节信息不断增大,使得图像数据比以往增加了数十量级,对图像数据的传输与存储都产生了很大困难。因此为了星上技术的进一步发展,研究空间图像的压缩技术显得至关重要。

系统中图像压缩部分采用的是具有符合 JPEG2000 算法功能的 ADV212 芯片,是 ADI 公司制造基于硬件实现的图像压缩芯片。它不但可以对图像有效、快速的压

缩,而且产生的数据码流具有易于识别、压缩比率可调节、信噪比可控制、抗干扰性强等特性<sup>[6,12-13]</sup>。ADV212 芯片可设置其内部寄存器来改变其工作模式,可用于多种静态、视频格式图像的压缩处理,在无损压缩的情况下,输入速率可达 40 Mbyte/s,在有损压缩的情况下,输入速率可达 65 Mbyte/s<sup>[10-11]</sup>。本系统以 FPGA 为中枢完成了系统的逻辑控制、通信传输、压缩芯片驱动及图像的前后处理<sup>[1-4]</sup>;同时利用了 ADV212 完成图像的压缩;图像以 50 MHz 像素时钟输入系统,系统实现了图像的采集、数字域 TDI 积分算法的实现、图像压缩及存储全部过程。

收稿日期:2014-12

## 2 系统框架与工作原理

系统使用 Xilinx 公司 Virtex5 系列的 FPGA 作为控制核心<sup>[9]</sup>,使用德国 Basler ACE 相机,该相机是近些年

来应用较多的 CMOS 高速面阵相机分辨率为  $2\,048 \times 1\,088$ ,帧频为 340 帧/s,本系统中输入图像为 8 Bit-RAW 图像模式。在 FPGA 成像系统内部,其结构如图 1 所示。

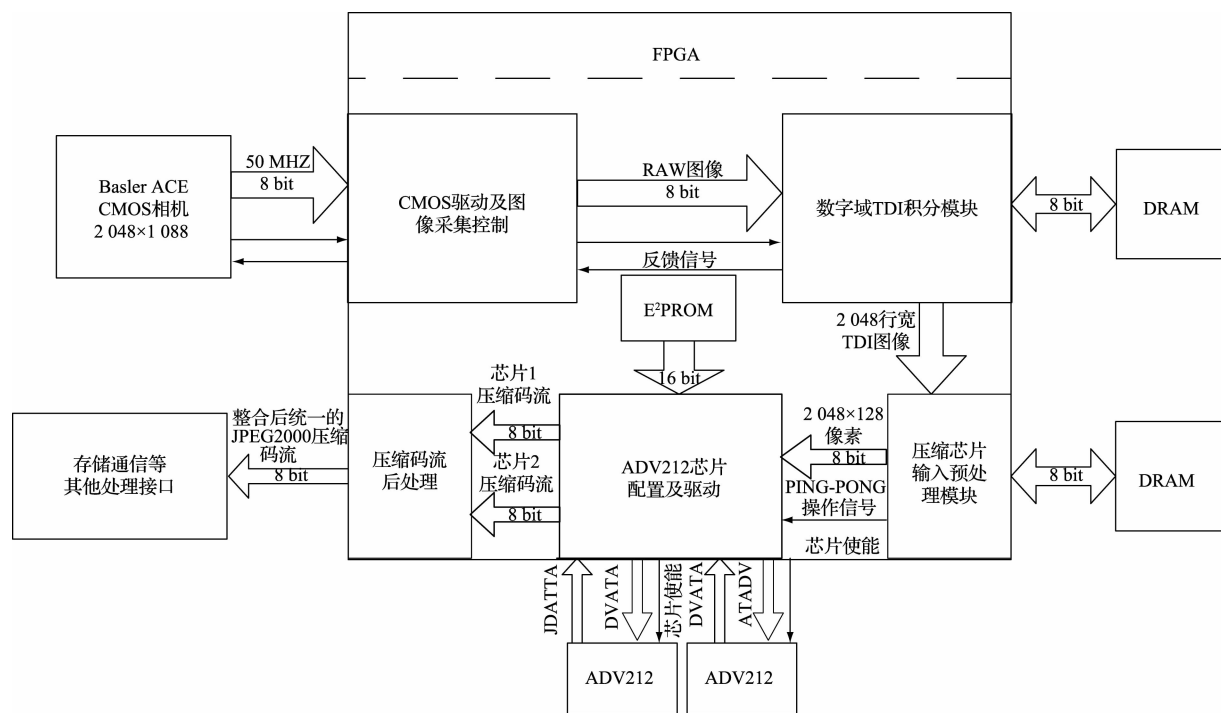


图1 成像系统结构

8 Bit-RAW 格式图像数据由相机输入 FPGA 后,通过 FPGA 中的数字域 TDI 模块对原始图像进行数字域 TDI 积分处理,获取数字域 TDI 积分图像数据。由于数字域 TDI 积分图像是连续行输出图像,故需对其进行预处理使其满足 ADV212 输入的要求。经预处理的 TDI 图像数据需按照输入芯片数据块大小交替的输入两片 ADV212 芯片,完成对图像数据的压缩,而后将压缩的数据输入系统后处理模块,即完成了整个系统对图像的采集、数字域 TDI 积分算法的实现、图像压缩及存储全部过程。

## 3 系统设计与实现

### 3.1 ADV212 配置模块

ADV212 是由美国 ADI 公司生产的支持 JPEG2000 压缩算法编解码的一款芯片。它比其前身 ADV202 芯片功耗降低了 30%。ADV212 内部结构包括一个内置 RISC,一个片内存储器,一个专门的小波变换引擎,3 个熵编码器。小波变换支持 5/3 变换及 9/7 变换,其中 9/7 小波支持无损压缩<sup>[8]</sup>。

ADV212 芯片在使用上支持多种模式,为处理数据方式简单及调试周期缩短,本系统选择 16 Bit-RAW Pixel-JDATA 模式,系统上电以后,首先复位芯片内部寄存器,

在复位后需要分别设置芯片的 PLL、总线工作模式、混合功能等外部寄存器以使芯片工作在正常时钟和 IO 状态下,将预先固化于 FPGA 的芯片固件加载入芯片使芯片

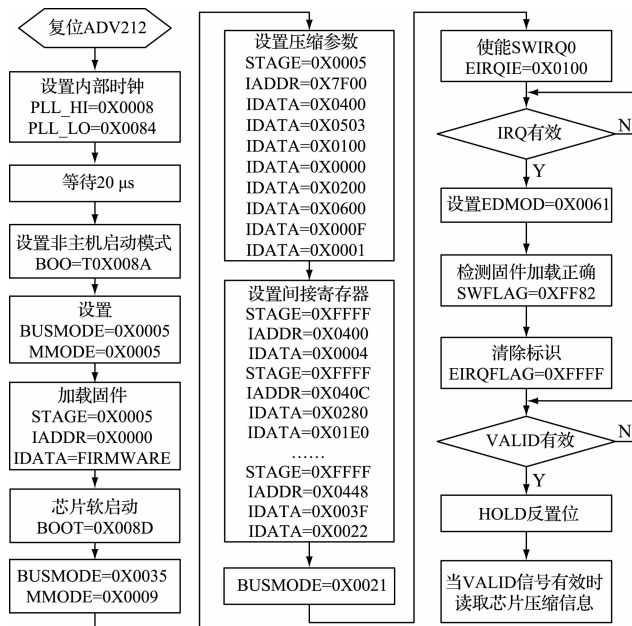


图2 ADV212 芯片初始化配置

工作在 JPEG2000 算法下,最后需要对芯片中的包括像素模式、行宽度、帧长度、域开始行、域结束行、视频模式等内部寄存器进行设置。在完成芯片配置后,等待芯片的 IRQ 信号有效,即可根据设置的芯片工作模式输入满足要求的图像数据,完成图像数据的压缩处理。内部寄存器 ADV212 配置过程如图 2 所示。

### 3.2 数字域 TDI 积分模块

时间延迟积分技术(TDI)目前早已成为星上广泛应用的遥感技术。在已知的应用中,美国的 QuickBird、WorldView、GEOEYE 等卫星均采用 TDI CCD 的方式来实现<sup>[5]</sup>。但在实际应用中 TDI CCD 存在着如级数不可连

续调整、电源要求繁杂苛刻、电路支持消耗巨大等缺点。因此 TDI CDD 不是最好的选择。

图像产生的过程实际上分 3 个阶段,即电荷阶段、模拟阶段、数字阶段。这 3 个阶段分别对应着 3 个不同的域。TDI CCD 是在电荷域中利用电荷累加来实现的时间延迟功能的<sup>[7]</sup>。而在数字域操作的是数字信号,因此实现更加灵活,本系统中是通过 FPGA 来实现的 CMOS 数字图像的累加、存储、转移等信号的操作。

数字域 TDI 积分过程依照图 3 过程进行实现,其算法的数学语言表述如下。

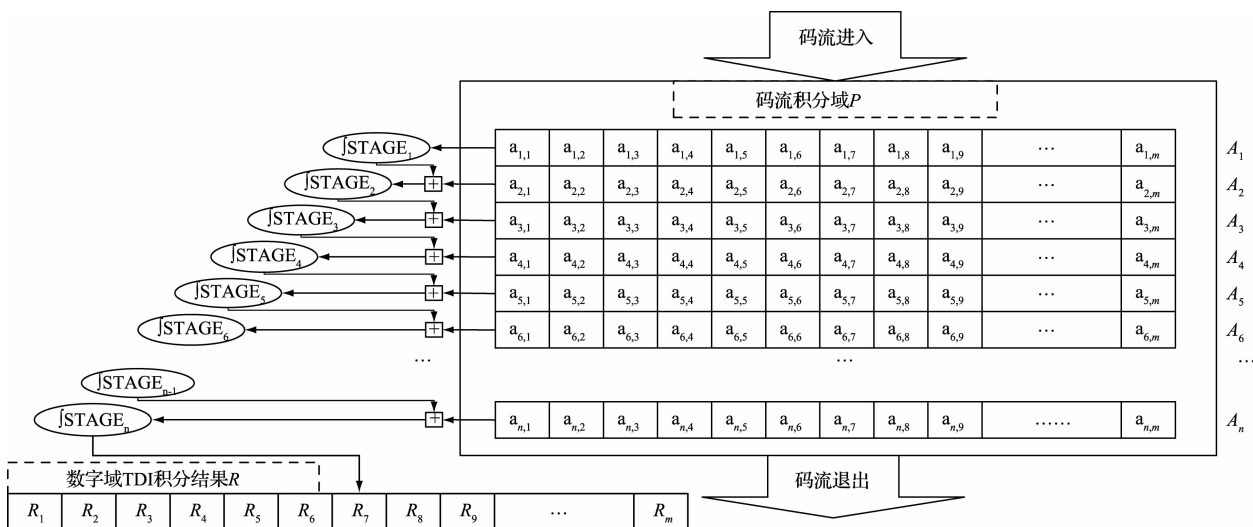


图3 数字域 TDI 积分实现过程

令积分级数为  $n$ , 码流积分域为  $P$ ,  $P$  为与时间相关的码流行元素集合, 其元素可定义为  $p_i$ ,  $p_i$  可描述为:

$$p_i = \{A_i \mid A_i \geq \xi \text{ and } \leq \xi + n, \xi \in [1, +\infty)\} \quad (1)$$

在式(1)中的  $A_i$  为时刻  $t$  下的第  $i$  行元素的集合,  $A_i$  中共包含  $m$  个元素, 其表述为:

$$A_i = \{a_{il} \mid l > 0 \text{ and } l \leq m, i \in (0, n]\} \quad (2)$$

定义码流中相邻两行  $A_\alpha$ 、 $A_\beta$  的加法为:

$$A_\alpha + A_\beta = A_\gamma \quad (3)$$

式(3)中的  $A_\gamma$  为:

$$A_\gamma = \{a_{\gamma i} \mid i > 0 \text{ and } i \leq m\} \quad (4)$$

则数字域 TDI 积分的过程可用以下 3 步来表述:

步骤 1 在时刻  $t$ , 输入图像域为  $P_t$ ;

步骤 2 计算  $t$  时刻图像域  $P_t$  的积分结果  $O_t$ , 并完成  $O_t$  的输出,  $O_t$  为  $n$  级 TDI 积分行; 其表述为:

$$O_t = \{o_{ti} \mid i > 0 \text{ and } i \leq m\} \quad (5)$$

对于式(5)中的任意行元素  $o_{ti}$ , 有:

$$o_{ti} = \sum_{l=\xi}^{\xi+n} A_l \quad (6)$$

步骤 3 更新图像域  $P_t = P_t'$ , 更新  $\xi = \xi + 1$ , 返回 Step1。

### 3.3 ADV212 图像输入预处理模块

数字域 TDI 积分图像是以行频加数据的形式输出的, 没有图像帧的概念, 而 ADV212 芯片的输入则有块(tile)的概念<sup>[8,14-15]</sup>。不同的压缩模式块的大小也有不同的要求; 在 5/3 小波无损压缩的情况下, 块最大支持  $512 \times 512 = 262\,144$  的数据规模; 在 9/7 小波有损压缩的情况下, 块最大支持  $4\,096 \times 4\,096 = 16\,777\,216$  的数据规模。因此需要对 TDI 图像数据进行预处理, 使其满足 ADV212 芯片输入。

在使用 RAW PIXEL-JDATA 模式中, 在输入 VDATA 图像数据的最后部分, 为防止出现算法死区而导致芯片无法正常工作, 必须保证至少等待 16 个行周期才能进行下一块数据的输入, 而数字域 TDI 积分图像是连续输入的, 若用单片 ADV212 则导致丢行的情况, FPGA 内部的缓存有限, 无法满足存储的要求, 因此需使用 2 片 ADV212 的 PING-PONG 操作来完成图像的压缩任务, 在这种条件下, 令  $H$  为 TDI 图像行宽

度,则只需要  $2 \times H$  的缓存便可以完成此项操作。算法如图 4 所示。

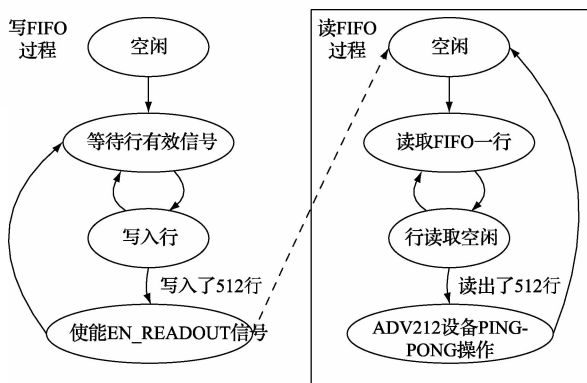


图 4 ADV212 图像输入预处理过程

## 4 实验

### 4.1 ADV212 芯片配置及功能初始化

在芯片完成配置之后,为了验证芯片的配置成功,参照图 2,IRQ 信号会使能,即会被拉低,同时,芯片会在 SWFLAG 寄存器上反馈 FF82 以表示芯片加载正确,图 5

为实验中使用 Xilinx 公司提供的 FPGA 逻辑在线分析仪 Chipscope 所捕获的数据,可以看到,实验现象与配置要求相一致。

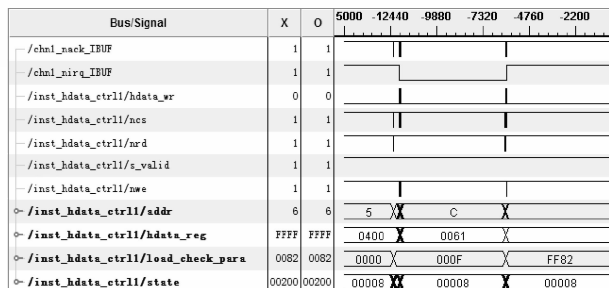


图 5 ADV212 芯片配置成功示意

### 4.2 ADV212 图像输入预处理模块

在进行图像输入预处理时,由 3.3 小节知在 5/3 小波无损压缩的情况下,芯片一次处理数据的最大规模是  $512 \times 512 = 262\,144$ ,为处理方便,本系统内选择  $2\,048 \times 128$  的数据块作为预处理的输出,本部分属于 FPGA 内部编程逻辑实现,使用 Modosim6.0 软件对程序进行仿真结果如图 6 和 7 所示。

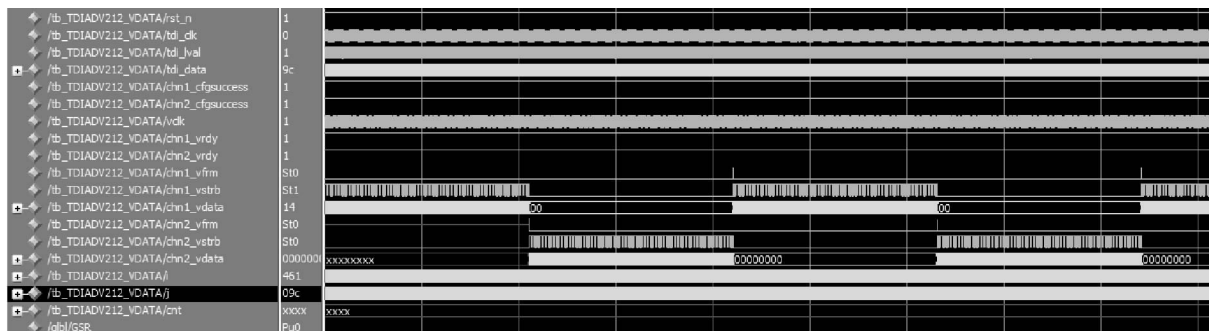


图 6 ADV212 输入图像 PING-PONG 操作全局

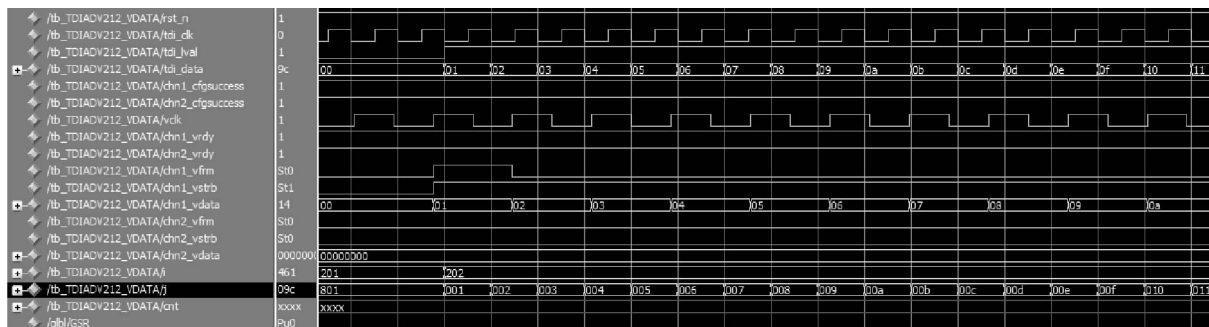


图 7 ADV212 输入图像 PING-PONG 操作局部

### 4.3 成像实验

成像实验电路板选用 Xilinx 公司 V5 平台的 XQ5VFX70T FPGA 作为相机成像控制系统的主控芯片;

压缩芯片选择 Analog Device 公司的 JPEG2000 压缩芯片 ADV212;成像系统不同单元使用柔性 PCB 相连接,图 8 为成像系统主控及压缩部分硬件实物。



图8 成像系统部分硬件实物

经预处理后的数据送经 ADV212, 得到的是满足 JPEG2000 的压缩图像帧, 其中前 16 BYTE 为 ADV212 芯片自有关压缩数据的帧头, 使用 JPEG2000 的解码器对图像进行解码拼接等后处理操作, 便可还原原始图像, 如图 9 所示, 图 9(a) 为成像系统连续 11 个块的未经压缩原始数据, 图 9(b) 为解压缩后相应连续 11 个块的数字域 TDI 积分使用 5/3 无损压缩的图像。原始 11 块图像大小为 2 818 KB, 压缩后的图像码流大小为 1 534 KB, 得到的压缩比约为 2:1; 实验时背景为黑白靶标, 键盘按推扫方向晃动, 由于背景静止, 因此会产生条状黑白相间带, 键盘按推扫方向移动, 由于键盘运动速度与推扫速度会有偏差, 因此会产生像移, 9(b) 经解压缩后的图像中键盘清晰可见, 图 10 为原始图像与压缩后图像的灰度值分析, 实验数值满足无损压缩条件, 证明整个系统是可行、正确的。

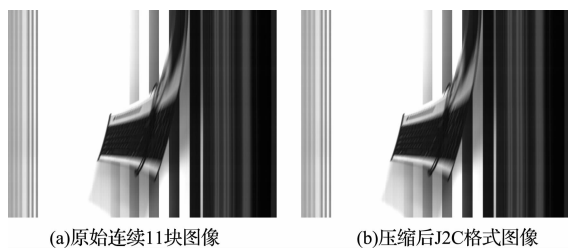


图9 原始图像与无损压缩图像对比

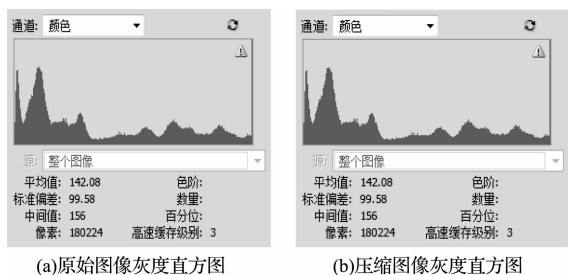


图10 原始图像与无损压缩图像灰度对比

## 5 结 论

给出了基于 ADV212 芯片的数字域 TDI 积分图像的压缩系统的解决方案, 以 Raw Pixel-JDATA 模式完成对图像进行高效高质压缩, TDI 积分图像以 RAW 格式从 CMOS 传感器中输入, 使用 FPGA 完成对 ADV212 的驱

动、输入图像的预处理及整个系统的控制。经实验验证, 实验表明在无损压缩情况下, 系统可以稳定工作在 50 MHz 像素时钟下, 压缩比可达 2:1。该系统具备轻巧、使用灵活、图像存储率高及压缩率可调等优点。

## 参 考 文 献

- [1] 张志文, 袁久兴. 基于 FPGA 和 AVR 单片机的惯组电源板信号检测[J]. 国外电子测量技术, 2014, 33(2):78-83.
- [2] 李易难, 牛燕雄, 杨露. 基于 DSP+FPGA 视频图像采集处理系统的设计[J]. 电子测量技术, 2014, 37(1):58-61.
- [3] 薛旭成, 吕恒毅, 韩诚山. 空间电子系统 FPGA 抗单粒子门锁设计[J]. 电子测量与仪器学报, 2014, 28(8):865-869.
- [4] 王少军, 张启荣, 彭宇, 等. 超越函数 FPGA 计算的最佳等距分段线性逼近方法[J]. 仪器仪表学报, 2014, 35(6):1209-1216.
- [5] 曲宏松, 张叶, 金光. 基于数字域 TDI 算法改进面阵 CMOS 图像传感器功能[J]. 光学精密工程, 2010, 18(8):1896-1903.
- [6] 陶宏江, 韩双丽, 张宇, 等. 基于 ADV212 的远程图像采集系统设计[J]. 液晶与显示, 2013, 28(1):105-109.
- [7] 王德江, 董斌, 李文明, 等. TDI CCD 电荷转移对遥感相机成像质量的影响[J]. 光学精密工程, 2011, 19(10):2500-2506.
- [8] 韩亚娟, 刘学斌, 胡炳樑, 等. 基于 ADV212 的光谱数据压缩系统研究[J]. 电子设计工程, 2011, 19(15):170-175.
- [9] 张赫, 李刚, 张叶. 手机摄像头 MIPI-PHY 的 FPGA 实现与显示[J]. 液晶与显示, 2014, 29(4):553-558.
- [10] Analog Devices Inc. ADV212\_Programming Guide\_Rev. 2.0[S]. 2007-02-26.
- [11] Analog Devices Inc. ADV212\_User Guide\_Rev1.1[S]. 2006-12-11.
- [12] 王建军, 刘波. 适用于硬件实现的无损图像压缩[J]. 光学精密工程, 2011, 19(4):922-928.
- [13] MA T, WEN D SH. A study of JPEG2000 encoding system and its VLSI implementation[J]. Acta Photonica Sinica, 2009, 38(4):922-928.
- [14] 宋娟, 李云松, 吴成柯. 基于分层树集合分割的分布式干涉多光谱图像压缩[J]. 光学学报, 2010, 30(2):358-363.
- [15] 陈哲, 涂国防, 张灿, 等. 基于 FPGA 的 CCSDS 图像数据压缩系统的设计[J]. 中国科学院研究生院学报, 2011, 28(1):101-107.

## 作 者 简 介

刘禹, 1987 年出生, 硕士研究生, 助理研究员, 主要研究方向为电子学设计、视频图像压缩方向。

E-mail: fireliuyu@163.com