

DOI:10.19651/j.cnki.emt.2210100

## 宽带微波取样器的信号调理电路设计\*

杨坤<sup>1,2</sup> 张敏娟<sup>1,2</sup>

(1. 中北大学信息与通信工程学院 太原 030051; 2. 中北大学前沿交叉科学研究院 太原 030051)

**摘要:** 采样示波器在宽带测量领域被广泛应用,取样器作为采样示波器的关键器件,其是基于梳状波卷积理论将高频信号转换为低频信号,且取样器输出信号为瞬态值、两路输出信号对称性差等问题,本论文将在分析微波宽带取样器原理基础上,对取样器输出中频信号的阻抗积分电路、偏移调控电路进行设计。实验验证,基于所设计的取样器、阻抗积分放大电路可将 20 GHz 信号转换为 50 kHz 的中频信号,偏移调控电路可实现信号偏移的校准,可以用于采样示波器的模拟前端。

**关键词:** 采样示波器;微波宽带取样器;阻抗积分放大电路;偏移调控电路

**中图分类号:** TN710 **文献标识码:** A **国家标准学科分类代码:** 510.10

## Design of signal conditioning circuit for broadband microwave sampler

Yang Kun<sup>1,2</sup> Zhang Minjuan<sup>1,2</sup>

(1. School of Information and Communication Engineering, North University of China, Taiyuan 030051, China;

2. Research Institute of Frontier Interdisciplinary Sciences, North University of China, Taiyuan 030051, China)

**Abstract:** sampling oscilloscope is widely used in the field of broadband measurement. As the key device of sampling oscilloscope, sampler converts high-frequency signal into low-frequency signal based on comb wave convolution theory, and the output signal of sampler is transient value, and the symmetry of two output signals is poor. Based on the analysis of the principle of microwave broadband sampler, this paper will analyze the impedance integration circuit of IF signal output by sampler. The offset control circuit is designed. Experimental verification shows that based on the designed sampler and impedance integral amplification circuit, 20 GHz RF signal can be converted into 50 kHz IF signal, and the offset control circuit can realize the calibration of signal offset, which can be used in the analog front end of sampling oscilloscope.

**Keywords:** sampling oscilloscope; microwave broadband sampler; impedance integral amplification circuit; offset control circuit

## 0 引言

随着通信技术、微波技术的快速发展,信号的带宽、数据速率越来越高,现有的实时示波器很难满足采样率的要求。采样示波器采用随机等效采样、顺序等效采样的等效采样方式<sup>[1-2]</sup>,以较低的采样速率对高频信号进行采样,不仅有较高的带宽、而且克服了对 AD 转换器转换速率的制约。因此,采样示波器将在 5G 通信、信息对抗、微波测试等领域有广泛的应用需求<sup>[3-4]</sup>。

取样器作为采样示波器的关键器件,其是基于梳状波卷积理论,在窄脉冲信号作用下对高频信号进行采样并转换为差分低频窄脉冲信号<sup>[5-7]</sup>。为使每次采样窄脉冲信号

满足 Nyquist 采样定理同时提高测量的准确度,要求取样窄脉冲信号的宽度在几个 ps 级,且稳定性高。因此,不少国内外学者对取样器及相关信号处理电路进行了研究<sup>[8-9]</sup>。

国外在 20 世纪 90 年代就已经研制 20 GHz 带宽的微波取样器并用于宽带测试仪器中,且国外的泰克、是德等仪器公司很早就开始对采样示波器理论和方法进行研究,其生产的采样示波器已在宽带、高速测试领域进行了广泛的应用。而国内关于取样器输出端调理电路,并没有成熟的方案,电子科技大学袁超、邱渡裕等<sup>[10]</sup>提出了高低频分离路径的阻抗变换技术,但所实现的带宽仅为 4 GHz;中电科 41 所提出了高阻放大器的方案,但并没有给出详细的电路设计。本文将在研究微波取样器的特性基础上,针对取样

收稿日期:2022-05-24

\* 基金项目:山西省自然科学基金(201901D111145,201901D111163)项目资助

器中的取样电容偏差引入的输出不对称问题进行研究,设计与取样器匹配的可调节输出信号偏移的高阻积分电路。并经试验对所设计的电路进行性能验证。

### 1 微波取样器原理

取样器是一种时域上的乘法器,其结构与混频器<sup>[11]</sup>的结构相似,主要由 RF 输入端、LO/IF 通路、两个参量相同的肖特基二极管和槽线巴伦构成,输出的中频信号  $f_{IF}(t)$  与输入的射频信号  $f_{RF}(t)$  和触发信号  $f_{LO}(t)$  有以下关系:

$$f_{IF}(t) = f_{RF}(t) \times f_{LO}(t) \quad (1)$$

如图 1 所示是微波取样器电路原理简图,  $D_1, D_2$  为高速肖特基二极管,  $C_1, C_2$  为取样电容,  $U_s$  为被测信号,  $IF+$ 、 $IF-$  为差分输出信号。

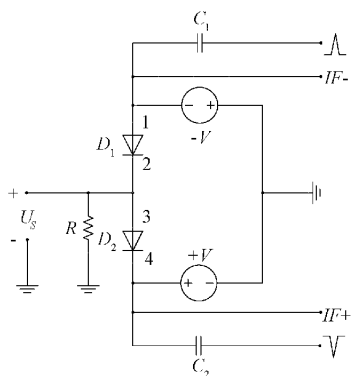


图 1 微波取样器原理简图

取样器的工作原理:当窄脉冲触发电压为零时,两个二极管均处于反偏状态,输出电压为  $-V, +V$ ;当瞬时施加窄脉冲触发信号时,两个二极管均处于正偏导通,在短暂导通时间内,被测信号电压  $U_s$  为电容  $C_1, C_2$  快速充电,电荷转移过程即为取样过程,其输出电压理论上为  $-V(+V) + U_s$  部分触发信号。

取样电路中的窄脉冲触发信号的频率为 50 kHz,且以顺序等效取样的方式对微波宽带信号进行取样,通过数据处理后可实现输入信号的重建<sup>[12-13]</sup>。

在取样器中,取样二极管的反偏电压、取样窄脉冲信号的电压与脉宽必须完全对称,即 1,4 端所有参数必须完全正负对称,否则取样电容  $C_1, C_2$  上的电压不能与被测信号成线性关系。

微波取样器内部采用微波结构的电路。取样窄脉冲信号进入取样器后经微带/槽线巴伦将取样脉冲转换为等幅反向的两路信号,其槽线与取样信号线平行分布在基片的两端,确保其隔离度。中频信号由悬置的微带线输出。取样器的外壳采用黄铜结构以实现金属屏蔽。

本研究的取样二极管为高速肖特基二极管,图 2(a)为单个取样二极管等效电路图,  $R_s$  为信号源内阻。肖特基二极管等效为并联的电阻  $R_D$  和结电容  $C_D$  如图 2(b)。

导通电阻  $R_D$  一般为几欧姆,由于取样时二极管导通时间极短,结电容  $C_D$  一般小于 1pF,被测信号为高频信号,因此在触发信号到来时,可近似看作被测信号经电阻分压后为取样电容  $C$  充电,等效为图 2(c)。

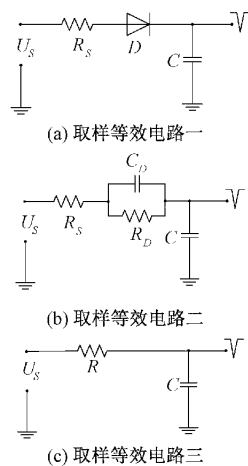


图 2 等效电路图

微波取样器的取样带宽与开关二极管有效关断时间有关,本研究所使用的微波取样器为中电 41 所研制,其取样开关速度仅为 6 ps。式(2)中,  $\tau_r$  为有效上升时间,  $B_w$  为模拟带宽。由式(2)可知,本次研究所用取样器理论带宽可达 70 GHz 以上。

$$\begin{cases} \tau_r = 0.8\tau \\ B_w = \frac{0.35 \sim 0.42}{\tau_r} \end{cases} \quad (2)$$

### 2 偏置可调的取样信号调理电路

由取样器的原理可知,微波取样器的取样电容很小,一般只有零点几个 pF,取样时间极短,因此取样后的输出信号是幅值小、脉宽很窄的梳状波信号,为了通过 AD 转换器对信号采样,需要将取样输出信号进行放大、展宽,因此,需研究高阻积分放大电路对其进行调理。为实现取样器的两路输出信号完全对称,则要求微波积分电容、二极管参数完全相同,但实际电容、二极管、直流源存在偏差,将导致两路信号输出不对称,为解决输出信号不对称,以及调节电路的直流偏置,故以 FPGA 为控制中心研究输出信号的偏置调控方法和电路。

微波取样器的信号调理电路结构框图如图 3 所示。被测信号输入微波取样器后,与触发信号混频,输出一对包含被测信号幅值信息的梳状波差分信号,两路信号分别经高阻积分电路转换为三角波,再经加法器输出以消除窄脉冲触发信号的影响,以使得输出信号与被测信号成线性关系。

图中虚线部分为上位机提供给 FPGA 的反馈信息,即上位机恢复波形后,根据恢复的波形数据计算出偏移量反馈给 FPGA,对其进行偏移校准。

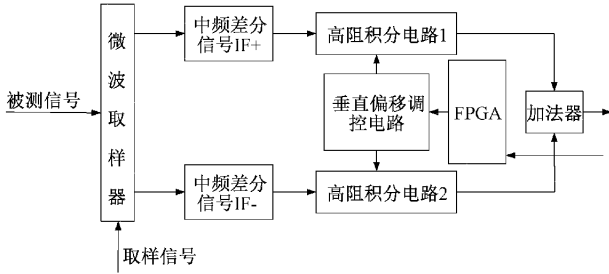


图 3 电路系统整体框架

2.1 高阻积分电路

微波取样器输出的信号幅值小、脉宽窄，其驱动能力弱，容易引起噪声。为了将微波输出信号变化为便于后续处理的信号，设计了微波取样器信号调理电路。该电路将高阻积分电路、JFET 差动放大电路，以及加法器电路进行匹配组合设计。该电路将取样器输出的梳状谱信号变换为锯齿波信号。锯齿波信号再经后续电路滤波放大后，通过低速 ADC 采样进行波形恢复。

如图 4 所示，该调理电路结构主要由结型场效应管、运算放大器、恒流源组成。

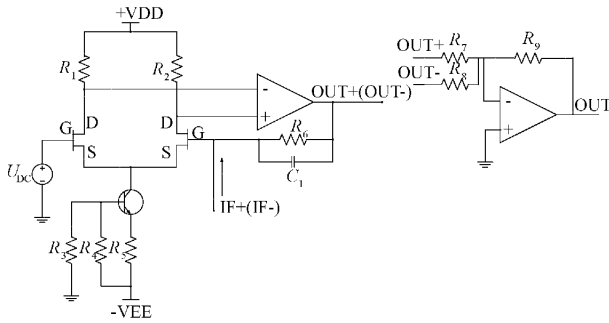


图 4 高阻积分调理电路

本调理电路是对取样器输出信号进行转换，对信噪比要求极高，因此采用两个参数完全一致的 JFET 组成的差分放大电路<sup>[14-15]</sup>，此电路可以增高输入阻抗，抑制共模干扰，提高对输入信号的接收灵敏度。取样器两路输出信号  $IF+(IF-)$  接到其中一个场效应管的栅极，直流偏置信号  $U_{DC}$  接到另一个场效应管的栅极，通过调节直流偏置信号，可以调节输出信号  $OUT$  的偏置电压。

为满足 JFET 差动放大电路低失调电压的要求，稳定其静态工作点，将两个 JFET 的源极连在一起，利用三极管和电阻组成恒流源，此时  $R_4$  上的电压为式(3)所示，三极管的集电极电流为式(4)。式(4)表明在忽略三极管  $U_{BE}$  变化时，则  $I_C$  保持不变为恒流。此时恒流源就相当于一个无穷大电阻，使源极电压固定在某一电位上，漏极电流  $I_D$  将恒定，不会随输入电压的变化而变化。

$$U_{R_4} \approx \frac{R_4}{R_3 + R_4} \times V_{EF} \tag{3}$$

$$I_C \approx I_E = \frac{U_{R_4} - U_{BE}}{R_3} \tag{4}$$

积分放大电路是将取样器输出的带有被测信号幅值信息的梳状谱信号变换为可以被采集模块低速 ADC 识别的信号，即利用电容将脉冲信号转换为锯齿波信号。放大电路的积分电容应足够小，反馈电阻应足够大，否则积分出来的信号会快速衰减。

取样器在取样过程中，窄脉冲触发信号会叠加输出到取样输出端，即本振信号泄露。为消除本振信号的影响，利用加法器将正负两路锯齿波信号  $OUT+(OUT-)$  相加，可抵消两路本振泄露。此时锯齿波信号的峰值即为取样后得到的被测信号的幅值信息。

本研究中 JEFT 使用的是 LIS 半导体公司 LS5911，该芯片将两个 JEFT 集成到一起，其噪声最大只有  $4 \text{ nV} \sqrt{\text{Hz}}$ ，对信号影响很小，可以忽略。运算放大器使用的是 ADI 公司的 AD8066，拥有非常低的输入噪声  $7 \text{ nV} \sqrt{\text{Hz}}$  和极大的输入阻抗  $1 \text{ T}\Omega$ 。

2.2 垂直偏移调控电路

为解决取样输出信号对称性的问题和实现偏移校准功能，设计了垂直偏移调控电路。当中控芯片 FPGA 收到来自上位机反馈的指令时，控制 DAC 芯片输出。通过改变 DAC 芯片输出的两路控制信号  $V_{OUTA}$ 、 $V_{OUTC}$  的大小来改变阻抗积分电路中信号的偏移量。因取样器输出为差分信号，所以垂直偏移调控电路输出同向和反向两路信号再经滤波后输入两路 JFET 放大电路中。经实验验证，可以实现系统的校准和增加被测信号输入幅值范围调节的功能。

如图 5 所示，DAC 输出两路信号  $V_{OUTA}$ 、 $V_{OUTC}$ ，信号  $V_{OUTA}$  经加法器后分两路，一路利用电压跟随器为正向信号，另一路输入电阻与反馈电阻 1:1 为反向信号，然后经低通滤波后输入两路高阻积分电路。该电路中， $V_{OUTA}$  变化时，两路信号反向偏移； $V_{OUTC}$  变化时，两路信号同向偏移。

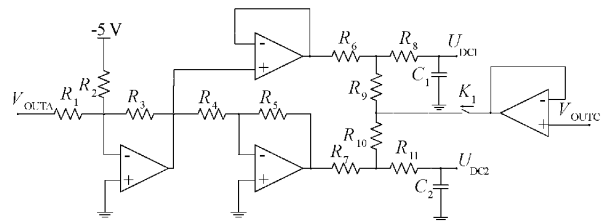


图 5 垂直偏移调控电路

3 实验结果及数据分析

3.1 仿真实验

1) 偏移调控电路的仿真

利用 Multisim14.0 对垂直偏移电路进行了仿真，确定了 DAC 输出电压变化与信号偏移量的关系。仿真内容为改变  $V_{OUTA}$ 、 $V_{OUTC}$  的幅值大小，观测垂直偏移电路输出  $U_{DC1}$ 、 $U_{DC2}$  的变化。 $U_{DC1}$ 、 $U_{DC2}$  的变化即信号偏移的变化，每当  $V_{OUTA}$  增加  $16.6 \text{ mV}$  时，两路信号偏离零刻度线  $1 \text{ mV}$ ；

当  $V_{OUTA}$  减小 16.6 mV 时,两路信号靠近零刻度线 1 mV;当  $V_{OUTC}$  增加 1.3 mV 时,两路信号正方向偏移 1 mV;当  $V_{OUTC}$  减小 1.3 mV 时,两路信号负方向偏移 1 mV。实现了偏移电路的微调。经整机软硬件联调测试,可以实现上位机反馈校准功能。

2)高阻积分电路的仿真

利用 LTspice 对高阻积分电路进行仿真,选择合适器件,设置合理参数进行仿真。当被测信号为直流时,取样器输出中频信号为脉宽极小、幅值相同的窄脉冲信号。如图 6(a)所示为模拟取样器输出的中频窄脉冲信号,该信号作为高阻积分电路的输入。图 6(b)所示为高阻积分电路仿真输出波形,通过仿真可以得到,高阻积分电路可以将取样输出中频信号变为锯齿波信号。

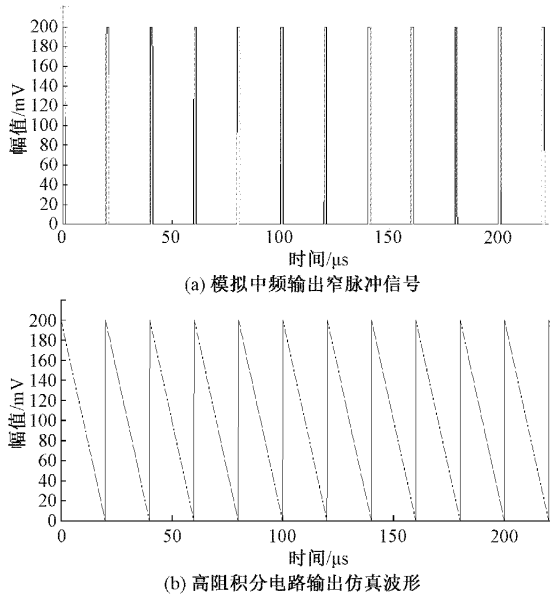


图 6 信号的仿真

3.2 实测验证

为了验证所设计的取样器信号调理电路的性能,对设计的硬件电路板与取样示波器其它模块电路联调。搭建的硬件测试平台如图 7 所示。

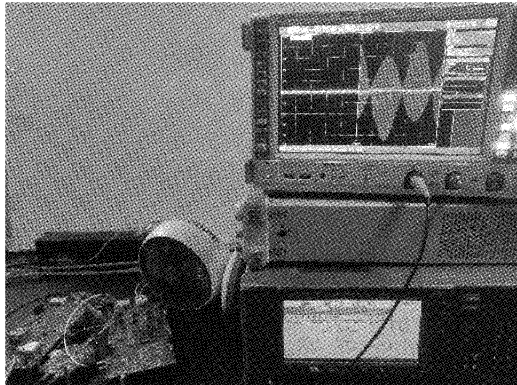


图 7 整机硬件测试平台

最左边板子为本研究所设计的电路板,电路板上黄色金属块状物为微波取样器,并包含了滤波放大电路。中间电路板脉冲压缩电路,右边电路板为时基与采集电路。通过联调对仿真结果进行了验证。

1)输入 DC=0 mV 时偏移校正电路的测试与分析

为了验证偏移调控电路的性能,分别在不加入校正和校正后两种情况下,对信号进行分析。

将整套系统搭建后,按照设计初值,输入被测信号 DC=0 mV,取样器取样二极管管压降为 450 mV,由于微波取样器内部两个取样电容不能完全相同,导致如图 8(a)的结果,即两路完全一样的高阻积分电路输出的锯齿波信号不对称。将校正程序烧录后,经上位机反馈调节后,使其偏移为如图 8(b)所示的以零刻度线对称的锯齿波信号,其偏移量如表 1 所示。此时经加法器相加后为一条零刻度线的直线,实现了两路输出信号的自动校准。

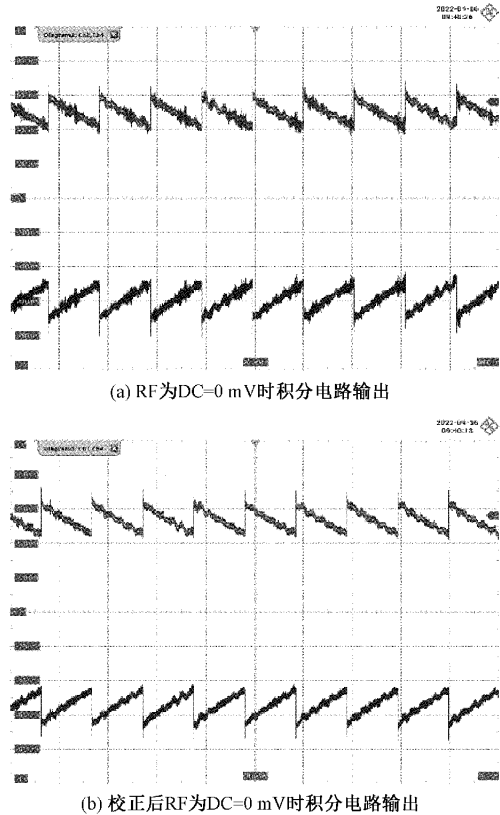


图 8 偏移校正前后实测波形

表 1 校正前后偏移量 mV

信号	校正前		校正后	
	正端	负端	正端	负端
偏移量	380	-480	450	-450

2)改变偏移量提高被测 DC 范围的分析与验证

当被测信号输入为直流信号时,随着输入电压信号绝对值增大,因触发窄脉冲信号幅值是不变的,因此为取样电



容充电的相对电压会减小,当输入电压信号绝对值与触发窄脉冲信号幅值相同时,两路差分信号会从三角波变成直线,此时所得到就是被测信号 DC 的输入范围。通过改变垂直偏移电路的偏移量,可以有效增加 DC 信号的输入范围。比如在被测信号  $DC=0$  mV 时,改变  $V_{OUTA}$ ,将两路信号往零刻度线方向偏移可以增加被测信号的幅值范围,此时可理解为改变偏移后,为取样电容充电的相对电压增大,得需要比原被测 DC 信号范围更大范围的信号电压才能将两路差分信号会变成直线,即增加了被测的 DC 信号幅值范围。

经实验验证,可以将被测 DC 范围从  $\pm 450$  mV 提高到了  $\pm 550$  mV。

### 3) 不同带宽信号的测试与分析

由于取样器输出的梳状谱信号脉冲特别窄,实验所用示波器带宽不够,故直接测试积分后的信号。射频输入 5 GHz、200 mV 正弦信号,由于取样器前级时基电路每隔 164 ms 进行延时取样 8 192 次,故示波器显示为 164 ms 内的信号,如图 9(a)为实测两路积分电路输出,图 9(b)为加法器输出,系统设计为每隔  $20 \mu\text{s}$  取样一次,一个正弦周期包括 3 276 个取样点,在时基刻度为每格 20 ms 时,示波器显示为正弦包络状信号。

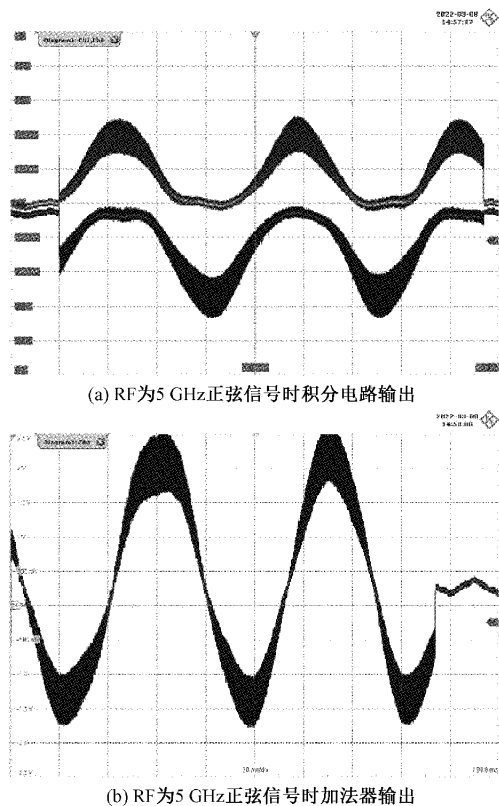


图 9 RF 为 5 GHz 正弦信号时实测输出

加法器输出信号为锯齿波信号,每个锯齿信号峰值为取样数据,再经后级滤波、放大、采集后,由上位机处理恢复

所测得的射频信号。经整机软硬件联调得,上位机最高可恢复 20 GHz 带宽的被测射频信号。

## 4 结 论

本文针对微波取样器的特性,对其输出信号调理电路进行研究,设计了高阻积分调理电路和垂直偏移调控电路。经过仿真与实物联调实测,所设计的电路可以实现调整取样输出信号偏移校正功能、提高被测 DC 范围功能,可以将高达 20 GHz 的信号以低频包络显示。该电路为后级处理电路提供了可靠的输入信号,并可以配合系统其它模块完成取样示波器信号恢复功能。本文的研究证明该电路可以用在测量仪器取样示波器的模拟前端。

## 参 考 文 献

- [1] 邱渡裕,田书林,叶芃,等.基于并行结构的随机等效时间采样技术研究[实现].仪器仪表学报,2014,35(7):1669-1675.
- [2] 庄晓燕,赵贻玖.谱稀疏信号随机等效采样重构方法研究[J].电子测量与仪器学报,2015,29(10):1507-1512.
- [3] 刘洪庆,向前.示波器最新技术进展与发展趋势[J].电子质量,2021(8):1-5.
- [4] 张君禹.取样示波器等效采样系统设计与实现[D].成都:电子科技大学,2014.
- [5] 刘宇军,尹洪雁,刘扬,等.一种新型数字超宽带梳状谱信号发生器的研制[J].科学技术与工程,2016,16(5):161-164.
- [6] 姜河,龚鹏伟,湛贝,等.宽带梳状谱发生器校准技术研究[J].宇航计测技术,2014,34(1):1-6.
- [7] ALI K, GHOLAMREZA M, EESSAM E, et al. Modeling and Jitter Improvement of SRD-Based Ultra-Wideband Pulse Generator[J]. IEEE Transactions on Microwave Theory and Techniques, 2014, 62 ( 8 ): 1736-1747.
- [8] HAO K Z, MA J, DU J, et al. Design of broadband microwave transmission structure based on gradient impedance matching[J]. Optik, 2022, 251:168445.
- [9] SANKARSAN P, ARIJIT D, RANJAN D R, et al. Design, characterization, and optimization of a multilayer U-type hexaferrite-based broadband microwave absorber [J]. IEEE Transactions on Electromagnetic Compatibility, 2018, 60 ( 8 ): 1734-1742.
- [10] 袁超,袁渊,邱渡裕.基于分裂路径原理的阻抗变换技术设计与实现[J].电子测量技术,2012,35(9):125-128,132.
- [11] 涂敏,黄文华,李平.微波混频器高功率微波效应等效电路建立及仿真[J].强激光与粒子束,2011,23(11):2845-2849.
- [12] 刘震,张敏娟,王志斌,等.一种取样示波器低抖动超窄

脉宽时基信号研究与分析[J]. 国外电子测量技术, 2021, 40(5): 58-61.

- [13] 刘映光, 王志斌. 取样器输出中频信号处理电路设计[J]. 国外电子测量技术, 2020, 39(1): 72-76.
- [14] 张明敏, 王成鹤, 杨阳, 等. 一款高性能 JFET 输入运算放大器[J]. 半导体技术, 2018, 43(2): 115-119.
- [15] 杨光义, 魏天奇, 李杰潘, 等. 全差分可控增益射频宽带放大系统[J]. 实验室研究与探索, 2019, 38(9): 116-121.

### 作者简介

**杨坤**, 硕士研究生, 主要从事信号处理、硬件电路设计等方面的研究。

E-mail: 1147482165@qq.com

**张敏娟**(通信作者), 副教授, 硕士生导师, 主要从事信号处理与重建、检测技术与装置、光学信息获取与处理方面的研究。

E-mail: zmj7745@163.com