

DOI:10.19651/j.cnki.emt.2211751

## 恒跨导轨对轨带有连续时间共模反馈的 FDA 设计\*

冯秀平<sup>1,2</sup> 武华<sup>1</sup> 曾伟<sup>1</sup> 陈翰民<sup>1,2</sup> 曹先国<sup>2</sup>

(1. 赣南师范大学物理与电子信息学院 赣州 341000; 2. 四川芯盛电子有限公司 成都 621000)

**摘要:** 提出了一种恒跨导输入输出轨对轨带有连续时间共模反馈的全差分运算放大器。输入级互补差分对采用交叉导通实现输入总跨导在整个共模输入范围内保持恒定;中间级采用折叠共源共栅结构实现高增益和满摆幅。同时设计了一种连续时间共模反馈电路搭配 A 类输出结构,使 FDA 能够在高摆幅和高阻抗的系统下工作。基于 SMIC 0.18  $\mu\text{m}$  工艺对设计的 FDA 进行仿真验证与版图绘制,该电路在电源电压 3.3 V,负载电容 5 pF 时,直流增益 92.2 dB,单位增益带宽 5.55 MHz,输入输出轨到轨范围接近 100%,输入级跨导变化率仅 4.53%,建立时间分别为 218 和 195.7 ns,其对应的压摆率分别为 15 和 16.7 V/ $\mu\text{s}$ 。

**关键词:** 全差分运算放大器;恒跨导;轨对轨;连续时间;共模反馈

**中图分类号:** TN432 **文献标识码:** A **国家标准学科分类代码:** 085401

## Constant transconductance rail-to-rail FDA design with continuous time common-mode feedback

Feng Xiuping<sup>1,2</sup> Wu Hua<sup>1</sup> Zeng Wei<sup>1</sup> Chen Hanmin<sup>1,2</sup> Cao Xianguo<sup>2</sup>

(1. College of Physics and Electronic Information, Gannan Normal University, Ganzhou 341000, China;

2. Sichuan Xinsheng Electronics Co., Ltd., Chengdu 621000, China)

**Abstract:** A constant transconductance input and output rail-to-rail fully differential amplifier with continuous time common-mode feedback is proposed. The input stage complementary difference pair uses cross conduction to keep the total input transconductance constant in the whole common-mode input range. The intermediate stage adopts folded common source and common gate structure to achieve high gain and full swing. At the same time, A continuous-time common-mode feedback circuit with A class A output structure is designed to enable FDA to work in large swing and high impedance systems. Based on SMIC 0.18  $\mu\text{m}$  process, the designed FDA was simulated and verified and the layout was drawn. When the supply voltage was 3.3 V and the load capacitance was 5 pF, the DC gain of the circuit was 92.2 dB, the unit gain bandwidth was 5.55 MHz, the input-output rail-to-rail range was close to 100%, and the input-stage transconductance change rate was only 4.53%. The setup time is 218 and 195.7 ns, respectively, and the corresponding swing rate is 15 and 16.7 V/ $\mu\text{s}$ , respectively.

**Keywords:** fully differential operational amplifier; constant transconductance; rail to rail; continuous time; common mode feedback

## 0 引言

现代集成电路技术越来越多的电路要求低压供电,在低电源电压下,运放为了获得更高的信噪比,更宽的输入输出信号摆动范围以及更低的噪声,可使用两个并联的互补差分对,实现轨对轨输入输出特性。全差分运算放大器(fully differential amplifier, FDA)在噪声、电压摆幅、开环增益和电源抑制比等方面都具有良好的优越性,它可以抑

制混合电路、AB类驱动和模数转换器等电路产生的共模干扰,在高性能的运放中多采用全差分结构<sup>[1-2]</sup>。传统的轨对轨 FDA 存在输入跨导不恒定的缺点,跨导的变化会带来转换速率和带宽及很多关键特性的变化<sup>[3-5]</sup>。为避免这些影响,差分输入对管需要特殊的控制级来保证跨导恒定。可通过控制差分对管的偏置电流来实现跨导恒定,其中包含冗余差分对法和 3 倍电流镜法等。前者电路带宽和压摆率都很大,但其占用的芯片面积大,造价昂贵且跨导控制效

收稿日期:2022-10-19

\* 基金项目:国家自然科学基金(61650404)、江西省教育厅科技项目(GJJ201411)资助

果不理想<sup>[6]</sup>。后者原理简单,但频率特性差,单位增益带宽较窄<sup>[7]</sup>。还有使用电平移位法和前馈补偿技术来获得恒定跨导,电平移位法用两个源跟随器平移 PMOS 对或者 NMOS 对跨导曲线实现跨导为一恒定常数,电路结构简单有效,但当输入对管阈值电压不匹配时,共模输入电压范围大大降低,且增益无法保持恒定<sup>[8]</sup>。前馈补偿技术输入总跨导幅度较为平坦,但电路结构复杂,功耗随之增加<sup>[9]</sup>。而对于 FDA,输出共模点会随着共模输入的变化而变化,需要额外的共模反馈(common mode feedback, CMFB)放大器去确定共模输出电压<sup>[10-13]</sup>。使用开关电容的 CMFB 需额外引入两相非交叠时钟,同时会因非线性时钟馈通注入噪声<sup>[14]</sup>。对于传统的电阻反馈网络连续时间的 CMFB,发现共模检测电阻对 CMFB 的输入结点构成额外负载,该输入节点通常是 FDA 的输出,因此是高阻抗节点。这意味着必须将电阻的阻值做得相当大,以降低 FDA 的差分增益。但大阻值的电阻占用的面积非常大且会产生大的噪声导致稳定性问题,同时使得时间常数增加,对输出共模信号的跟踪也会变慢<sup>[15-16]</sup>。

本文提出了一种恒定跨导轨对轨带有连续时间 CMFB 的 FDA,并联的互补差分输入对 NMOS 管和 PMOS 管作为输入级,通过控制流过互补差分对的电流,使得输入对管在共模输入范围内交叉导通并保持跨导恒定。连续时间 CMFB 放大器均采用 MOS 管组成,将传统的电阻电容模块替换成均由 MOS 管构成的源跟随器,可将输出的共模电压在 CMFB 放大器的共模检测点处高精度线性检测。源跟随器的输入阻抗大,输出阻抗小,不会对自身 FDA 的特性产生影响,同时保证共模负反馈环路稳定工作。该电路结构是一种高输入阻抗和高摆幅的连续时间 CMFB 放大器,由其构成的 FDA 可在非常高的负载阻抗下工作。同时,在全差分的中间级与输出级之间使用密勒补偿电路保证系统的稳定性。

## 1 电路设计与实现

### 1.1 整体电路结构

提出的恒跨导轨对轨带有连续时间 CMFB 的 FDA 结构框图如图 1 所示,由恒跨导输入级、折叠共源共栅中间级、密勒补偿电路、A 类输出级、偏置电路与连续时间 CMFB 电路组成。 $V_{in}$  和  $V_{ip}$  为差分信号的同相输入端和反相输入端, $V_{on}$  和  $V_{op}$  是电路的差分输出信号。恒跨导输入级使得 FDA 具有轨到轨共模输入,同时保证跨导在共模输入范围内恒定。折叠共源共栅中间级提高了电路的增益和输出幅度,偏置电路为整体电路提供稳定、合适的直流偏置,保证合适的静态工作点。密勒补偿电路保证系统稳定,防止自激振荡。A 类输出级搭配连续时间 CMFB 电路实现轨对轨输出。

### 1.2 轨对轨恒跨导输入级

输入级交叉导通实现跨导恒定的结构如图 2 所示,

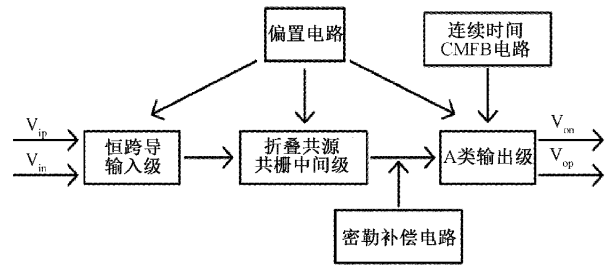


图 1 恒跨导轨对轨带有连续时间 CMFB 的 FDA 结构框图

$M_1 \sim M_4$  是两对互补的 PMOS 和 NMOS 差分输入对,由于 FDA 的噪声主要来自输入级,应尽可能增大输入对管的面积来减小噪声。 $M_5$  为电流控制管,控制输入对管的电流,实现交叉导通,保证跨导恒定, $M_6$  为  $M_5$  提供偏置电流, $M_7$  和  $M_8$  为差分输入对管的尾电流源。

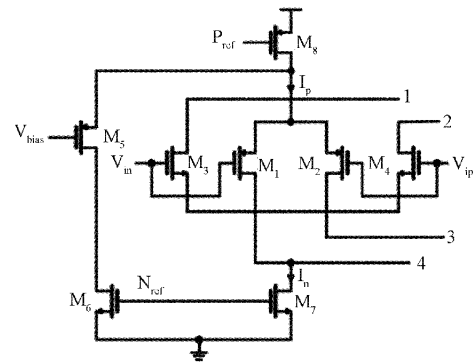


图 2 输入级交叉导通恒跨导结构

电流控制管  $M_5$  将共模输入范围分为 3 个区域:

1)  $0 < V_{cm} < V_{bias} + |V_{THP}| - |V_{GSP1,2}|$ , ( $V_{GSP1,2}$  为差分 PMOS 对管  $M_1$  和  $M_2$  的栅源电压; $V_{THP}$  为阈值电压),此时电流控制管  $M_5$  不工作,NMOS 差分对关断,仅 PMOS 差分对导通,输入级总跨导为:

$$g_{m\text{tot}} = g_{mp} = \sqrt{K_p I_p} \quad (1)$$

式中: $I_{tot}$  为输入差分对总电流; $K_p = \mu_p C_{ox} W_p / L_p$ ,  $W_p$ 、 $L_p$  为 PMOS 管导电沟道的宽和长, $\mu_p$  为空穴迁移率, $C_{ox}$  为栅氧电容。

2)  $V_{bias} + |V_{GSP5}| - |V_{THP}| < V_{cm} < V_{DD}$ , ( $|V_{GSP5}|$  为电流控制管  $M_5$  的栅源电压),电流控制管  $M_5$  起作用,完全夺取尾电流源  $M_8$  上的电流, $I_p = 0$ ,PMOS 差分对处于截止区,NMOS 差分对处于饱和区,输入级总跨导为:

$$g_{m\text{tot}} = g_{mn} = \sqrt{K_n I_n} \quad (2)$$

式中: $K_n = \mu_n C_{ox} W_n / L_n$ ,  $W_n$ 、 $L_n$  为 NMOS 管导电沟道的宽和长, $\mu_n$  为电子迁移率。

3)  $V_{bias} + |V_{GSP5}| - |V_{THP}| < V_{cm} < V_{bias} + |V_{THP}| - |V_{GSP1,2}|$ ,此区域 PMOS 和 NMOS 差分对都导通,电流控制管  $M_5$  工作并合理分配输入对管的电流,输入级总跨导为:

$$g_{m_{tot}} = g_{m_p} + g_{m_n} = \sqrt{K_p I_p} + \sqrt{K_n I_n} \quad (3)$$

式中： $I_p$  和  $I_n$  分别为流过 PMOS 和 NMOS 差分对的电流。

电路设计中，NMOS 和 PMOS 输入对管的沟道长度一致， $M_3, M_4$  的沟道宽度为  $M_1, M_2$  的 3 倍，实现  $K_p = K_n$ ，保证输入级跨导在只有一对差分 MOS 管导通的区域内相等。在两个差分对都导通的区域内，由于输入 MOS 管尺寸的不匹配，总输入跨导会有些许幅度的变化。但此区域的共模电压范围很小，可以忽略，因此，跨导在整个共模输入电压范围内保持恒定。

### 1.3 连续时间 CMFB 电路

提出的一种连续时间 CMFB 电路结构如图 3 所示，使 FDA 能够在大摆幅和高阻抗的系统下工作。电阻和电容网络由互补型 MOS 管  $M_{21} \sim M_{23}$  和  $M_{24} \sim M_{26}$  组成，共模反馈环路稳定时，只有其中一对 MOS 管是工作的，另一对 MOS 管处于截止区，不消耗静态电流。从  $V_{cm}$  和  $V_{op}$  到结点 C 的信号路径 ( $M_{21} \sim M_{28}$ ) 完全由源跟随器构建，输出共模电平的变化趋势在结点 C 处被跟踪，可保证在全摆幅范围内线性检测。此外，结点 A、B 和 C 都是低阻抗结点，不会对放大器  $V_{cm}$  和  $V_{op}$  处的输出阻抗产生影响。 $M_{29} \sim M_{33}$  构成的放大器始终处于饱和区，不会引发额外的稳定性问题。

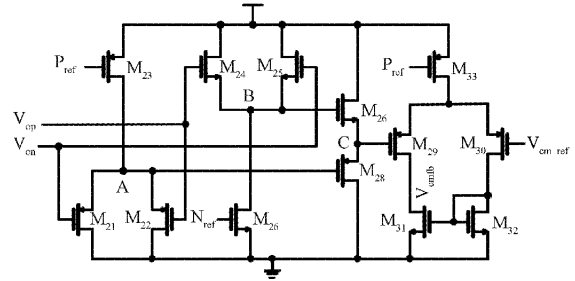


图 3 连续时间共模反馈电路

### 1.4 FDA 整体电路

本设计提出的恒跨导轨对轨带有连续时间的共模反馈 FDA 整体电路如图 4 所示。 $M_1 \sim M_8$  构成轨对轨恒跨导输入级，与  $M_9 \sim M_{16}$  构成的中间级组合成折叠共源共栅结构，增加 FDA 的增益和输出摆幅；由前级放大的共模输入信号经  $M_{17} \sim M_{20}$  构成的 A 类输出级，将第一级输出电压进行差分放大， $M_{21} \sim M_{33}$  构成的连续时间 CMFB 电路辅助输出级实现轨对轨满摆幅输出，这样实现了经轨对轨恒跨导运放输出的信号具有较高的压摆率和很强的驱动能力。 $M_{34} \sim M_{44}$  为偏置电路，给上述结构提供合适的偏置；在中间级与双端输出级之间加入调零电阻  $R_c$  和米勒补偿电容  $C_c$ ，使得整个系统的相位裕度大约在  $60^\circ$  左右，增加环路稳定性。

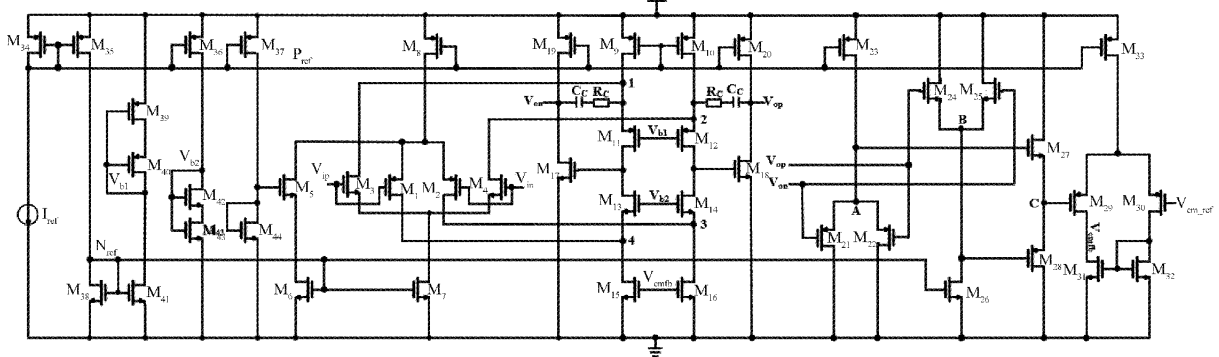


图 4 FDA 整体电路结构

## 2 仿真验证与结果分析

为了验证输入级跨导在输入共模范围内的一致性，基于 SMIC 180 nm CMOS 工艺，在电源电压 3.3 V 下，共模输入电压在 0~3.3 V 范围内进行扫描。图 5 为输入级电路跨导在整个共模输入范围内的变化曲线。当  $V_{cm} < 0.5$  V 时，PMOS 输入对管导通，NMOS 输入对管截止， $g_{m_{tot}} = g_{m_p}$ 。  $0.5$  V  $< V_{cm} < 1$  V 时，PMOS 输入对管的电流减小，跨导也随之变小，流入 NMOS 输入对管的电流增加，跨导增加，此时  $g_{m_{tot}} = g_{m_p} + g_{m_n}$ 。当  $V_{cm}$  进一步增加直到  $V_{DD}$ ，PMOS 输入对管的静态电流都为 0，对  $g_{m_{tot}}$  不起作用， $g_{m_{tot}} = g_{m_n}$ 。其中  $g_{m_{tot}}$  的平均值为  $153.3 \mu\text{S}$ ，变化率小为 4.53%。可见，采用提出的结构在整个共模输入范围内

获得了稳定的跨导值。

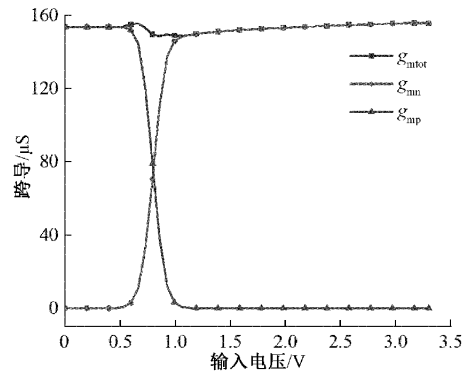


图 5 输入跨导在整个共模输入范围内的变化曲线

为了保持系统的稳定,采用共源共栅密勒补偿结构,将右半平面的零点推至更高的频率,增加了相位裕度,降低了密勒补偿电容形成的前馈通路对系统造成的不良影响,具有更稳定的频率响应特性。该 FDA 在不同的共模输入电压下的频率响应特性曲线如图 6 所示。当共模输入电压  $V_{cm} = 0$  V 时,此时的低频增益最小为 87.8 dB,带宽为 4.139 MHz,相位裕度  $PH = 67.9^\circ$ ;当  $V_{cm} = 1.65$  V 时,低频增益为 92.2 dB,带宽为 5.55 MHz,相位裕度  $PH = 60.7^\circ$ ;当  $V_{cm} = 3.3$  V 时,低频增益达到最大值 92.5 dB,单位增益带宽 5.7 MHz,相位裕度  $60.2^\circ$ ,在整个共模输入范围内增益只变化了 4.7 dB,验证了跨导基本保持恒定,且相位裕度都在  $60^\circ$  以上,可实现快速稳定。

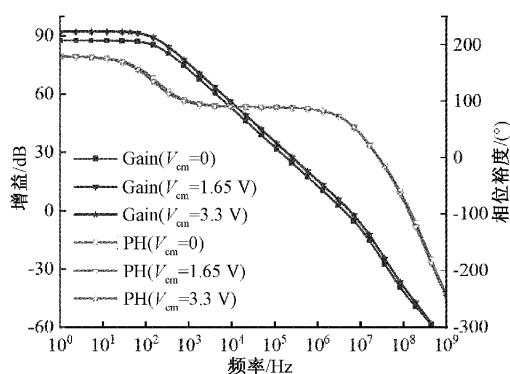


图 6 FDA 在不同共模输入电压的频率响应

在共模电压  $0 \sim 3.3$  V 下观察 FDA 的输入输出动态范围,如图 7 所示,曲线的斜率为 1,输出电压完全等于输入电压,满足轨对轨输入输出功能。FDA 的压摆率如图 8 所示,运放的输出电压达到了  $0 \sim 3.276$  V,其建立时间分别是 218 和 195.7 ns,对应的压摆率为 15 和  $16.7$  V/ $\mu$ s,响应速度快,具有较强的驱动能力。

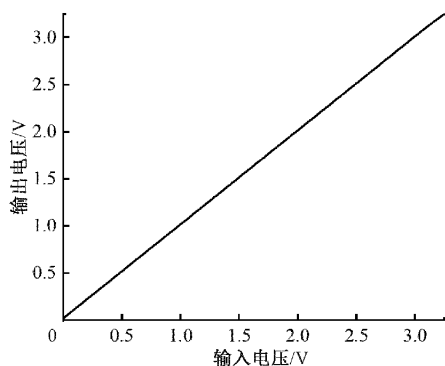


图 7 输入输出动态范围曲线

图 9 为 FDA 的电源抑制比(power supply rejection ratio, PSRR)和共模抑制比(common-mode rejection ratio, CMRR)。PSRR 在低频段稳定在 138 dB,可以很好的抑制电源纹波。CMRR 在低频段稳定在 197.5 dB,电路对称性好,具有优异的抑制共模噪声的能力。对传统的电阻反馈网络 CMFB 的 FDA<sup>[15]</sup>和提出的电路在整个频率范围内进

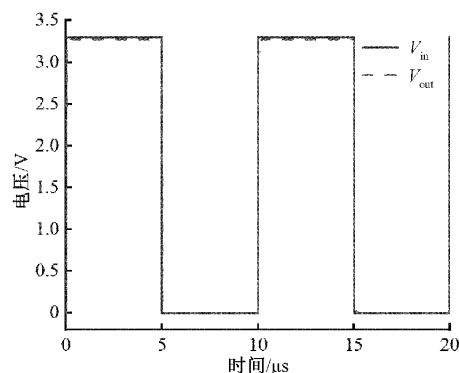


图 8 FDA 的输出压摆率

行等效输入噪声(noise equivalent input,  $N_{Ei}$ )仿真,如图 10 所示,在频率 100 kHz 处,传统的电阻反馈网络 CMFB 的 FDA  $N_{Ei}$  为  $80$  nV/ $\sqrt{\text{Hz}}$ ,而改进后 FDA 电路的  $N_{Ei}$  降至  $64$  nV/ $\sqrt{\text{Hz}}$ ,抗干扰能力强。

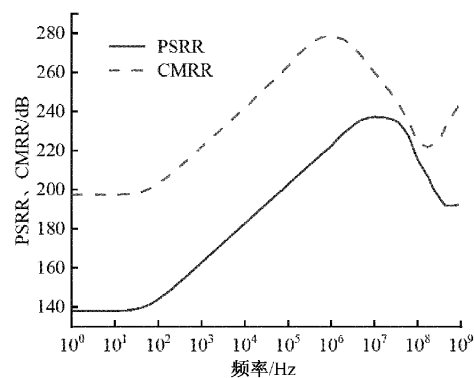
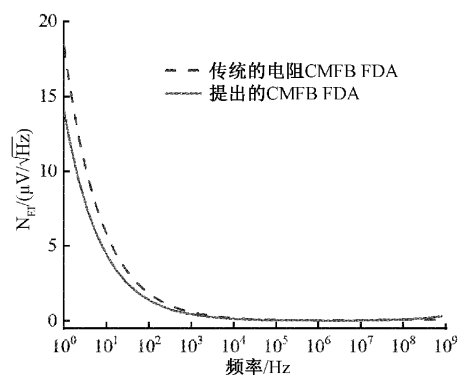


图 9 FDA 的 PSRR 和 CMRR 特性曲线

图 10 传统和提出的 FDA 的  $N_{Ei}$  曲线

基于 SMIC  $0.18$   $\mu\text{m}$  CMOS 工艺,完成的恒跨导轨对轨带有连续时间共模反馈 FDA 版图如图 11 所示,整体版图的尺寸为  $109$   $\mu\text{m} \times 125$   $\mu\text{m}$ 。

表 1 给出了同类型的文献与本设计的主要性能指标对比。相对其他文献,本设计不仅可以实现在宽共模输入范围内跨导变化率小和较低的静态功耗,而且获得了较高的压摆率,高的 PSRR 和 CMRR 和较低的等效输入噪声,

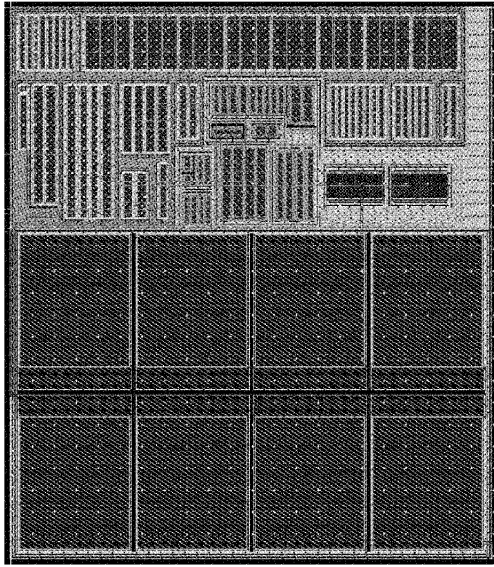


图 11 恒跨导轨对轨带有连续时间共模反馈 FDA 版图

抗干扰能力强。

表 1 本设计与其他结构的性能参数对比

| 参数  | 文献[4] | 文献[7]  | 文献[10] | 本文    |
|---|-------|--------|--------|-------|
| 工艺/ $\mu\text{m}$                                   | 0.18  | 0.18   | 0.35   | 0.18  |
| 电源电压/V  | 5.5   | 3.3    | 5      | 3.3   |
| 静态功耗/ $\mu\text{A}$                                 | 73    | 1 000  | 500    | 377   |
| 跨导变化率/%   | —     | —      | 3      | 4.53  |
| 共模输入范围/V  | 0~5.5 | 0~3.29 | -5~5   | 0~3.3 |
| 建立时间/ $\mu\text{s}$                                 | 1.5   | —      | —      | 0.195 |
| 压摆率/(V/ $\mu\text{s}$ )                             | 2.1   | 24     | 33.6   | 16.7  |
| PSRR/dB   | 100   | 62.5   | —      | 138   |
| CMRR/dB   | 132   | 145    | —      | 197.5 |
| 等效输入噪声/<br>( $\text{nV}/\sqrt{\text{Hz}}$ )@100 kHz | 27    | —      | 150    | 64    |

### 3 结 论

提出了一种恒跨导轨对轨带有连续时间共模反馈的 FDA, 采用交叉导通保证了轨对轨运算放大器输入跨导恒定, 以及一种高输入阻抗和高摆幅的连续时间 CMFB 电路, 获得了宽的线性输入范围、大的输出摆幅。使用 SMIC 0.18  $\mu\text{m}$  工艺对提出的 FDA 电路进行了仿真验证, 在电源电压 3.3 V, 负载电容 5 pF 下, 输入输出实现轨到轨, 直流增益为 92.2 dB, 相位裕度为 60.7°, 单位增益带宽为 5.55 MHz, 输入级跨导变化率仅为 4.53%, 建立时间分别 218 和 195.7 ns, 对应的压摆率为 15 和 16.7 V/ $\mu\text{s}$ , PSRR 为 138 dB, CMRR 为 197.5 dB, 在 100 kHz 处的  $N_{\text{Et}}$  为 64  $\text{nV}/\sqrt{\text{Hz}}$ , 整体电路的静态功耗为 377  $\mu\text{A}$ 。表明 FDA 稳定性好, 响应速度较快, 输入输出轨对轨, 跨导变化率

小, 能很好地抑制共模噪声和电源纹波对电路产生的影响, 等效输入噪声较小, 消耗了较小的静态功耗。

### 参考文献

- [1] 任建, 郭国发, 陈华翰. 一种采用 65 nm CMOS 工艺 28 GHz 高效 Doherty 功率放大器[J]. 国外电子测量技术, 2022, 41(1): 153-157.
- [2] 黄光锐. 一种低失调的轨到轨输入/输出 CMOS 运算放大器的研究与设计[D]. 成都: 电子科技大学, 2019.
- [3] 党智乾, 乔琳君, 曹海红. 基于 AD8515 的低压低功耗音频放大电路的设计与实现[J]. 电子测量技术, 2020, 43(19): 144-147.
- [4] LIU L X, CHEN M L, HUANG W B. A high current-efficiency rail-to-rail class-ab op-amp with dual-loop control [J]. In IEEE Transactions on Circuits and Systems II: Express Briefs, 2022, 69(11): 4218-4222.
- [5] 郭仲杰, 何帅, 郑晓依. 低功耗恒定跨导轨对轨运算放大器设计技术研究[J]. 电子器件, 2021, 44(1): 72-76.
- [6] GRASSO A D, PALUMBO G, PENNISI S. Dual push-pull high-speed rail-to-rail CMOS buffer amplifier for flat-panel displays [J]. IEEE Transactions on Circuits and Systems II: Express Briefs, 2018, 65(12): 1879-1883.
- [7] 赵双, 刘云涛. 恒跨导轨对轨 CMOS 运算放大器的设计[J]. 微电子学, 2016, 46(3): 302-310.
- [8] 秦梦莹. 一款低电压低功耗轨到轨运算放大器的研究[D]. 哈尔滨: 哈尔滨理工大学, 2020.
- [9] 陈忠学, 何全, 胡奇宇, 等. 一种应用于 14 位 ADC 的运算跨导放大器[J]. 微电子学, 2017, 47(1): 30-34.
- [10] 曹新亮. 具有共模反馈和浮栅输入级的 CMOS 满幅运算放大器设计[J]. 固体电子学研究与进展, 2019, 39(4): 282-287.
- [11] BASUMATA U, MONDAL A, DAS S. Design of two-stage fully-differential driver in SAR ADC with indirect feedback compensation technique[C]. 2021 International Symposium on Devices, Circuits and Systems (ISDCS), 2021: 1-5, DOI: 10.1109/ISDCS52006.2021.9397898.
- [12] LI X Y. Improvement of frequency performance of fully differential operational amplifier for switched-capacitor application [C]. 2020 7th International Forum on Electrical Engineering and Automation (IFEEA), 2020: 5-9, DOI: 10.1109/IFEEA51475.2020.00009.
- [13] SCHERZER M, AUER M, VALAVANOGLU A. Implementation of a fully differential low noise current source for fluxgate sensors[C]. 2022 IEEE 13th Latin America Symposium on Circuits and System(LASCAS),

- 2022; 1-4, DOI: 10.1109/LASCAS53948.2022.9789061.
- [14] SONG Y X, ROZSA J, MAGALHAES J. Design of common-mode feedback for high-gain charge amplifier[C]. 2020 Intermountain Engineering, Technology and Computing (IETC), 2020: 1-5, DOI: 10.1109/IETC47856.2020.9249065.
- [15] 邵子健,白春风.一种高增益高功耗效率全差分运算跨导放大器[J].微电子学,2021,51(6):818-821.
- [16] WENGER Y, MEINERZHAGEN B. Implementation of a fully-differential operational amplifier with wide-input range, high-impedance common-mode feedback[C]. 2019 15th Conference on Ph. D Research in Microelectronics and Electronics (PRIME), 2019: 1-4, DOI: 10.1109/PRIME.2019.8787739.

#### 作者简介

冯秀平,硕士研究生,主要研究方向为模拟集成电路。

E-mail:1635129692@qq.com

武华(通信作者),副教授,研究生导师,主要研究方向为模拟集成电路设计。

E-mail:wh1125@126.com