

DOI:10.19651/j.cnki.emt.2106187

一款轻小型相位噪声测量系统的设计与实现^{*}

曲鑫 叶超 刘威 屈八一
(长安大学信息工程学院 西安 710064)

摘要: 针对传统相位噪声测量仪器价格昂贵,系统复杂,无法广泛应用于实验室及大型工业生产测试等问题,设计了一款轻小型相位噪声测量系统。该系统基于时间-电压转换技术,运用FPGA和单片机硬件平台,实现了对具有微小频差的同频信号以及异频信号在过零点上升沿处相位时差序列的高精度测量;利用自相关算法与傅里叶变换实现了时域相位时差序列向相位噪声的转化,并通过上位机软件实现了相位噪声的测试结果的显示和存储。最终实验表明该系统的时差序列测量分辨率可以达到 10^{-12} 量级,与PN8010测量仪在0~100 kHz的偏载频范围内的相位噪声测量误差在5 dBc以内。

关键词: 相位噪声;时间差;相位抖动;时间-电压转换

中图分类号: TM935 文献标识码: A 国家标准学科分类代码: 460.4030

Design and implementation of miniaturized lightweight phase noise measurement system

Qu Xin Ye Chao Liu Wei Qu Bayi
(School of Information Engineering, Chang'an University, Xi'an 710064, China)

Abstract: Traditional phase noise measuring instruments are expensive, and have complex systems which limit them from being widely used in laboratories and large-scale industrial production tests. So, in this condition, a light and small phase noise measurement system is designed. Based on time-voltage conversion technology and by use of FPGA and single-chip hardware platform, the system can measure the phase-time difference sequence at the rising edge of the zero-crossing point of same frequency signals with small frequency difference and different frequency signals with high precision. According to the autocorrelation algorithm the Fourier transform, the system realizes the conversion of the time-domain phase-time difference sequence into phase noise and provide the display and storage of the test results of phase noise based on the upper computer software. According to final result of the experiment, the system reaches a measurement resolution of time difference sequence of 10^{-12} , and keep a measurement error of phase noise in the offset carrier frequency range of 0~100 kHz of less than 5 dBc when compared with the PN8010 measuring instrument.

Keywords: phase noise; time difference; phase jitter; time-voltage converter

0 引言

相位噪声测量,就是测量由频率源内部噪声调制(调频或调相)产生的信号噪声边带。在频率源中相位噪声的存在对系统的性能产生诸多影响,随着高精度的导航定位、高速通信、航空航天、集成电路等技术的发展,对相位噪声测量技术的需求日益迫切^[1-3]。

相位噪声的测量方法主要有频谱仪直接测量法、差拍法、鉴相法和鉴频法等。目前国内对于相位噪声测量技术的改进主要从测量线路和算法优化两个方面进行的,比

如通过使用数字信号处理的方法或者提高A/D测量时的采样速率等来实现高精度和高分辨率的相位噪声测量^[4-7]。这些方法的前提都是建立在标称值相同的两信号间才能完成相位噪声的测量,对于标称值不同的两信号,需要通过频率转换电路处理后才能进行测量,增加了测量系统设计的复杂程度^[8]。因此减小硬件系统设计的复杂程度,对相位噪声测试系统的发展具有重要意义。

与传统的相位噪声测量方法不同,为了规避频率转换电路设计,减小硬件系统的复杂程度和成本,本文基于MCU+FPGA主从控制架构^[9-10]设计了一种小型化相位噪声测量

收稿日期:2021-03-28

*基金项目:陕西省自然科学基金(2019JM-480)项目资助

系统,首先对时间差测量原理进行分析,结合时间-电压转换(time-voltage convert,TVC)技术^[11-12],实现标称频率相同或者不同的信号在过零点上升沿处的时间差序列采集;然后以该时间差序列为基础,对时间差差序列到相位噪声的间接转换算法进行分析;最后通过互比实验,验证了设计系统的可靠性,为相位噪声测量系统的设计提供了一种新思路。

1 系统总体方案设计

在时间频率测量领域,相位分析法是一种高分辨率测量方式。本系统通过分析被测信号与参考信号间过零点上升沿时间差之间的关系,实现相位噪声间接测量。系统的总体方案如图 1 所示。

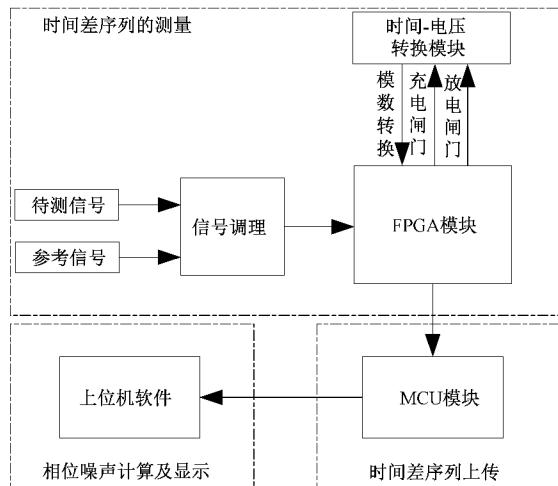


图 1 系统总体方案图

2 系统关键技术

2.1 时间差序列的测量原理

相位噪声在频域中表现为噪声的频谱,在时域中表现为短期频率稳定性,波形表现为信号边沿位置的抖动,因此相位噪声与信号周期抖动的本质是相同的^[13-15]。两个标称频率相同的信号,由于噪声、温度、线路等问题会导致信号相位产生微小频差。通过对比发现,含有微小频差的信号其时间差的变化具有一定的规律性,其相位差的变化是逐步递增的,即后一个周期过零点上升沿之间的时间差为当前周期内的时间差与前一个周期的时间差的累积值。

获取标称频率相同信号过零点上升沿之间的时间差序列是间接测量相位噪声的关键因素,本系统使用 TVC 法对同频信号间时间差的测量原理如图 2 所示。设参考信号为 f_c ,待测信号为 f_x ,FPGA 对参考信号和被测信号进行过零点上升沿的检测,当其中一个信号的过零点上升沿到来时,打开 TVC 电路的电容充电闸门对电容进行充电,当检测到另一个信号的过零点上升沿到来时,关闭电容充电闸门停止充电,测量充电电容上的电压数据,计算即可获得时

间差数据序列 $\Delta T_1, \Delta T_2, \Delta T_3, \dots, \Delta T_n$,对相位差序列按后一项依次减前一项的顺序即可得到信号的周期抖动信息: $\Delta T_2 - \Delta T_1, \Delta T_3 - \Delta T_2, \dots, \Delta T_n - \Delta T_{n-1}$ 。

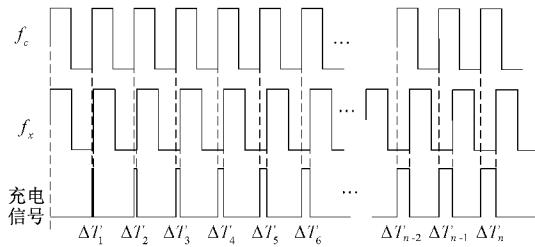


图 2 TVC 法对同频信号时间差测量原理

由 MOS 管开关特性可知,当被测信号与参考信号过零点上升沿时刻的时间差过小时,容易导致电容充电失败。为了避免此问题,可以增加电容的充电时间,改进 TVC 法对同频信号时间差的测量原理如图 3 所示。FPGA 对信号的上升沿进行检测,当检测到其中一个信号的上升沿时,打开 TVC 电路的电容充电闸门,对电容进行充电,当检测到另一个信号的过零点上升沿到来时打开计数器,当计数时钟经过一个时钟周期 Δt 时,关闭电容充电闸门停止充电,同时关闭计数器,测量充电电容上的电压数据,可获得时间差数据 $\Delta T_1 + \Delta t, \Delta T_2 + \Delta t, \Delta T_3 + \Delta t, \dots, \Delta T_n + \Delta t$,由时间差序列可得被测信号的周期抖动数据: $(\Delta T_2 + \Delta t) - (\Delta T_1 + \Delta t), (\Delta T_3 + \Delta t) - (\Delta T_2 + \Delta t), \dots, (\Delta T_n + \Delta t) - (\Delta T_{n-1} + \Delta t)$,化简为: $\Delta T_2 - \Delta T_1, \Delta T_3 - \Delta T_2, \dots, \Delta T_n - \Delta T_{n-1}$,故每一次测量时增加相同测量时间不会改变原有的时间差序列关系,但可提高系统测量的灵敏度。

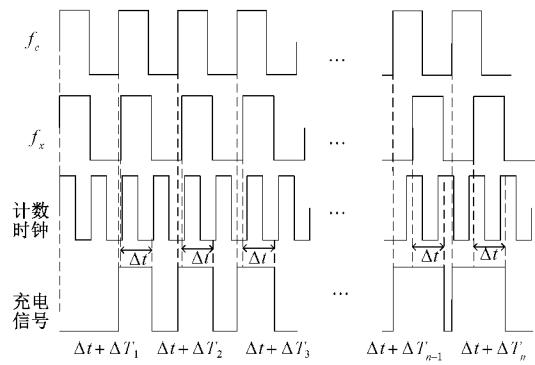


图 3 改进 TVC 法对同频信号时间差测量原理

两个含有微小频差的异频信号,相位差序列看起来杂乱无章,但是进行排序后,仍然具有周期性变化规律。从相位差的周期性变化规律出发,可以为异频信号相位噪声测量提供新的思路。使用 TVC 技术在最小公倍数周期的基础上可以实现异频信号相位差的测量。进行相位差测量时构造了一个幅度、标称频率与待测信号相同的虚拟理想信号,以该虚拟的理想信号和系统参考信号的最小公倍数周期作为最小测量周期,对被测信号进行时间差数据测量,对该时间差数据进行转换即可恢复参考信号与待测信号的相位差数据。

运用 TVC 技术对时间差数据进行测量的原理如图 4 所示。参考信号为 f_c , 待测信号为 f_x , 虚拟理想信号为 f_{xn} , 则 $f_x = f_{xn} + \Delta f_i$, Δf_i 为待测信号每个周期内的频率抖动。 ΔT_i 为每次测量的时间差, τ 为时间差测量周期。测量周期由参考信号和理想虚拟信号共同决定, 即每一个比相周期内含有 N_c 个参考信号周期和 N_{xn} 个虚拟理想信号周期。被测信号频率与构造的理想信号频率存在随机误差, 所以在每一次时间差测量时都会产生时间差积累, 当测量得到的时间差序列为: $\Delta T_1, \Delta T_2, \Delta T_3, \dots, \Delta T_n$ 时, 信号的周期抖动为: $\Delta T_2 - \Delta T_1, \Delta T_3 - \Delta T_2, \dots, \Delta T_n - \Delta T_{n-1}$ 。

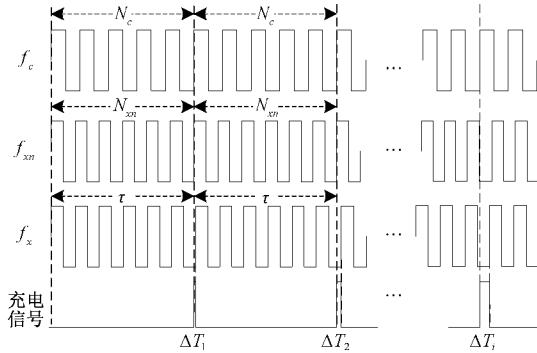


图 4 TVC 法对异频信号时间差测量原理

在每个测量周期到来时, FPGA 对信号的上升沿进行检测, 当检测到其中一个信号的过零点上升沿时, 打开 TVC 电路的电容充电闸门, 对电容进行充电, 当检测到另一个信号的过零点上升沿到来时打开计数器, 当计数时钟经过一个时钟周期 Δt 时, 关闭电容充电闸门停止充电, 同时关闭计数器, 测量充电电容上的电压, 计算可获得时间差数据: $\Delta T_1 + \Delta t, \Delta T_2 + \Delta t, \Delta T_3 + \Delta t, \dots, \Delta T_n + \Delta t$, 计算得到的周期抖动信息为: $\Delta T_2 - \Delta T_1, \Delta T_3 - \Delta T_2, \dots, \Delta T_n - \Delta T_{n-1}$ 。同样地, 经过 1 个时钟周期时关闭充电闸门也是为了避免待测时间差较小时, MOS 管开关频率过快导致电容充电失败的问题。改进后 TVC 法对异频信号时间差测量原理如图 5 所示。

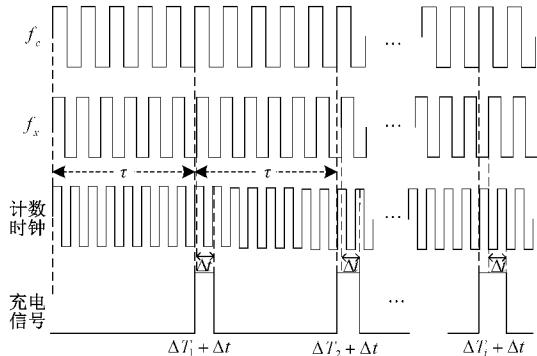


图 5 改进后 TVC 法对异频信号时间差测量原理

2.2 时间差序列测量的 TVC 技术

本系统中 TVC 电路是实现高精度的时间差序列测量的

关键因素。根据电容的充电时间与充电电压的关系易知, 精确测量电容上的电压信号即可得到参考信号与被测信号的时间差数据。充电电容的电压与充电时间的关系为:

$$V_c(t) = V_s(1 - e^{-\frac{t}{RC}}) \quad (1)$$

式中: $V_c(t)$ 表示充电电容上的瞬时电压, V_s 表示电容充电的恒压源电压值, t 表示电容充电时间, RC 表示环路时间常数, R 为环路电阻阻值, C 为充电电容的容值。

电容在充电过程中的电压变化曲线不是线性的, 在充电最开始时电压的变化率最大, 随着充电时间增加充电电压变化率会逐渐减小。为了保证 A/D 转换器有较高的分辨率, 需要保证充电电容在整个充电过程都具有较大的电压分辨率。电容的充电时间确定后, 电容电压的变化率由环路的时间常数 RC 决定, 为寻找最佳的时间常数, 在 t 点对式(1)求导, 得电容充电电压的变化率为:

$$V'_{RC} = V_s \frac{1}{(RC)^2} e^{-\frac{t}{RC}} \quad (2)$$

由式(2)可知, 随着充电时间增大, 电容电压的瞬时变化率逐渐减小, 两者的关系呈非线性变化。因为待测的时间差序列很小, 因此在测量时可认为时间与电压之间的转换为线性, 减小系统的运算量。

MAX 10 FPGA 自带 12 bit ADC 的电压测量范围为 0~3.0 V。当设计 ADC 的增益为 10 倍时, 为了保证隔离放大器的输出与 ADC 的输入相匹配, 需要选择恰当的时间常数。设计充电电容在充电至 10 ns 时, 电容上的瞬时电压为 300 mV。选用精度为 $\pm 1\%$ 高精度 NP0 电容, 选用精度为 $\pm 0.1\%$ 高精度电阻, 由于电阻的精度高于电容的精度, 为了进一步提高系统的测量精度, 所以在选择匹配时间常数的电阻和电容时, 尽可能选择容值较小的电容, 由确定的电容值计算匹配电阻。综合考虑, 选择时间常数中的电容 $C=82$ pF, 根据式(1)计算得到的电阻 R 为 470Ω 串联 $1.5 \text{ k}\Omega$ 。当充电电容大于该值会导致系统分辨率降低, 当电容小于该值时, 会导致充电时间大于 10 ns 时放大器输出电压大于 3.0 V, FPGA 的 ADC 转换器电压达到饱和, 导致测量失败。

除了对电容电阻的值精确计算之外, 运用 TVC 电路进行测量时, 电容的放电时间也会影响测量的精度, 每次 TVC 测量需要保证充电电容已经结束上一次测量时的充放电状态。当电容完成充电后, 电容放电时间 t 满足:

$$V_t = V_c(e^{-\frac{t}{RC}}) \quad (3)$$

式中: V_t 为放电 t 时刻电容上的瞬时电压值, V_c 为电容充电完成时的电压, R 为放电电阻阻值, C 为充电电容的容值。当系统使用单路 TVC 电路进行时间差测量时, 假设充电时间为 10 ns 时电容充满电为 3 V, 根据式(3), 电容需要的放电时间大于 10 ns, 为了保证系统正常测量, 系统设计三路相同的 TVC 电路进行时间差序列的循环测量。

单路 TVC 电路如图 6 所示。C1、C2 及 C3 为电源的

滤波电容。Q1 为 N 沟道的 MOS 管,当栅极为高电平时,MOS 管打开,为电容 C4 充电,当充电结束后,N 沟道 MOS 管 Q2 的栅极变成高电平,电容 C4 经过电阻 R4 进行放电,就完成了一次电容的充放电测量。电容上的电压信号经过 TLC27L2 精密双路运算放大器后传输至 FPGA 片内自带的 12 bit ADC 转换器,最后经过 MSP430 单片机将数据转发到上位机软件。A/D 转换器引起的最大量化误差为:

$$\Delta T = t/2^n \quad (4)$$

式中: t 为最大充电时间,单位为 s, n 为 A/D 转换器的位数。FPGA 的 A/D 转换器为 12 bit,充电时间为 10 ns,计算得最大量化误差为 2.44 ps,故该测量电路时间差序列的测量精度可达皮秒量级。

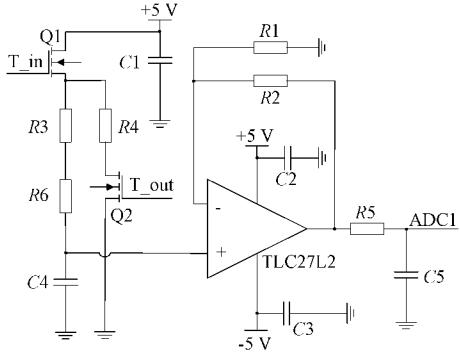


图 6 时间-电压转换电路

2.3 时间差到相位抖动的转化

在理想情况下,当正弦信号不存在相位噪声时,可以用下式进行描述:

$$V_t = V_0 \sin(2\pi f_x t) \quad (5)$$

式中: V_0 表示额定的峰值电压, f_x 表示信号的频率。通常情况下基准频率信号产生单元并不是理想的,当正弦波信号中存在相位噪声时,信号的周期和幅度发生随机改变,可以用下式进行描述:

$$V(t) = [V_0 + \epsilon(t)] \sin(2\pi f_x t + \Delta\varphi(t)) \quad (6)$$

式中: $\epsilon(t)$ 表示瞬时幅度增量, $\Delta\varphi(t)$ 表示信号过零点上升沿时刻相位的偏差量。由于信号的瞬时幅度增量 $\epsilon(t)$ 可以相互抵消,因此 $\epsilon(t)$ 的值可以不被考虑在内。信号不存在相位噪声时有:

$$2\pi f_x t = 2\pi i \quad (7)$$

化简得:

$$t = \frac{i}{f_x} = iT_x \quad (8)$$

式中: f_x 为信号的频率, T_x 为信号周期, i 为 ≥ 0 的整数。

信号存在相位噪声时有:

$$2\pi f_x t + \Delta\varphi_i(t) = 2\pi i \quad (9)$$

化简有:

$$t = \frac{2\pi i - \Delta\varphi_i(t)}{2\pi f_x} = iT_x - \frac{\Delta\varphi_i(t)}{2\pi f_x} \quad (10)$$

由式(8)和(10)可得信号过零点时刻上升沿时域抖

信息:

$$\Delta T_i = iT_x - \left(iT_x - \frac{\Delta\varphi_i(t)}{2\pi f_x} \right) = \frac{\Delta\varphi_i(t)}{2\pi f_x} \quad (11)$$

即:

$$\Delta\varphi_i(t) = 2\pi f_x \Delta T_i \quad (12)$$

式中: f_x 为信号的频率, i 为 ≥ 0 的整数, $\Delta\varphi_i(t)$ 为第 i 个周期信号过零点上升沿相位抖动, ΔT_i 为第 i 个周期信号过零点上升沿周期抖动。通过上面的计算结果可知,时间差序列获得的周期抖动与相位抖动可以互相转化。

2.4 相位抖动到相位噪声的转化

频域中常用单边带功率谱密度来表征相位噪声。若想求得单边带功率谱密度,要先求得信号的功率谱密度 $S_x(f)$ 。相位噪声在普遍情况下为功率型信号,也可以认为它是一种平稳随机函数^[16]。该种函数不绝对可积,无法直接进行傅里叶变换来求得相位噪声单边带功率谱,所以需要使用间接求解方式来进行求解。结合维纳-辛钦(Wiener-Khinchin theorem)定理^[17]可以简化求解过程。实际物理信号的傅里叶积分求解是在 $(-\infty, +\infty)$ 区间上,但是实际应用中的区间往往是 $[-T, T]$ 。根据 PSD(power spectral density)的定义可知随机过程 $X(t)$ 在有限区间 $[-T, T]$ 的傅里叶积分为:

$$F_X(\omega) = \int_{-T}^{+T} X(t) e^{-j\omega t} dt \quad (13)$$

由帕塞瓦尔能量守恒定理知在有限区间 $[-T, T]$ 上:

$$\begin{aligned} \lim_{T \rightarrow \infty} E \left[\frac{1}{2T} \int_{-T}^{+T} |X(t)|^2 dt \right] &= \\ \frac{1}{2\pi} \lim_{T \rightarrow \infty} \lim_{T \rightarrow \infty} E \left[\frac{1}{2T} |F_X(\omega, T)|^2 \right] d\omega & \end{aligned} \quad (14)$$

式(14)等号左侧表示 $X(t)$ 的平均功率,等号右边的被积函数 $P_X(\omega)$ 表示 $X(t)$ 的 PSD 函数:

$$P_X(\omega) = \lim_{T \rightarrow \infty} E \left[\frac{1}{2T} |F_X(\omega, T)|^2 \right] \quad (15)$$

考虑 PSD 和维纳-辛钦定理的关系,随机过程的 PSD 等于其平均功率谱密度:

$$\begin{aligned} P_X(\omega) &= \lim_{T \rightarrow \infty} \frac{1}{2T} E \left\{ \left[\int_{-T}^{+T} X(t_1) e^{j\omega t_1} dt_1 \right] \right. \\ &\quad \left. \left[\int_{-T}^{+T} X(t_2) e^{-j\omega t_2} dt_2 \right] \right\} \end{aligned} \quad (16)$$

交换积分顺序有:

$$\begin{aligned} P_X(\omega) &= \lim_{T \rightarrow \infty} \frac{1}{2T} \int_{-T}^{+T} \int_{-T}^{-t} E \{ X(t_1) X(t_2) \} e^{-j\omega(t_2 - t_1)} dt_1 dt_2 = \\ &\quad \lim_{T \rightarrow \infty} \frac{1}{2T} \int_{-T}^{+T} \int_{-T}^{-t} R_X(t_2 - t_1) e^{-j\omega(t_2 - t_1)} dt_1 dt_2 \end{aligned} \quad (17)$$

令 $\tau_1 = t_1 + t_2$, $\tau_2 = t_2 - t_1$, 则有:

$$\begin{aligned} P_X(\omega) &= \lim_{T \rightarrow \infty} \frac{1}{2T} \int_0^{2T} R_X(\tau_2) e^{-j\omega\tau_2} d\tau_2 \int_0^{2T - \tau_2} d\tau_1 = \\ &\quad \lim_{T \rightarrow \infty} \frac{1}{2T} \int_0^{2T} (2T - \tau_2) R_X(\tau_2) e^{-j\omega\tau_2} d\tau_2 = \\ &\quad \lim_{T \rightarrow \infty} \int_0^{2T} \left(1 - \frac{\tau_2}{2T} \right) R_X(\tau_2) e^{-j\omega\tau_2} d\tau_2 \end{aligned} \quad (18)$$

易知,式(18)中,当 $T \rightarrow \infty$ 时, $(1 - \tau_2/2T) \rightarrow 1$ 。根据自相关函数的对称性有:

$$S_X(\omega) = \int_{-\infty}^{+\infty} R_X(\tau) e^{j\omega\tau} d\tau \quad (19)$$

由式(19)的推导结果可知,一个平稳随机过程的自相关函数与它的功率谱密度互为傅里叶变换,即维纳-辛钦定理得证。因此,可以在此定理的基础上,根据 2.3 节得到的信号相位抖动序列 $\Delta\varphi_i(t)$ 进行自相关计算,然后再对自相关运算的结果进行傅里叶变换,即可得到信号的相位噪声单边带功率谱。

3 相位噪声测量软件

本系统通过设计上位机软件实现时间差序列数据向相位噪声的转化及相位噪声测量结果的显示。软件主要实现的功能如下:

- 1) 提供与用户进行交互的 UI 界面;
- 2) 作为数据接收服务器,与下位机进行数据交互;
- 3) 信息交互时的数据解析;
- 4) 对解析的数据进行算法运算,计算出自相关值及相位噪声;

相位噪声测量系统上位机软件的前端的图形显示界面采用 Qt Designer 软件的信号与槽机制为核心,实现了图形界面的开发,界面设计主要包含的功能有显示界面的按钮设计、坐标轴设计及相位噪声单边带功率谱显示区设计;后台算法设计采用 C++ 编程语言实现信号单边带相位噪声功率谱的计算,有效减小了系统硬件的体积及运算压力。

相位噪声测量上位机软件的具体实现流程如图 7 所示。

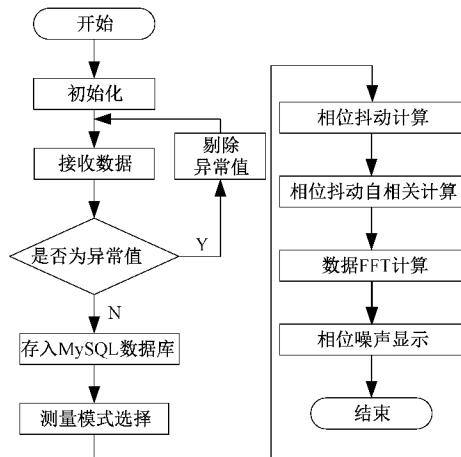


图 7 相位噪声测量软件设计框图

根据用户在相位噪声测量软件界面上输入上传上位机软件所对应的 IP 地址以及端口号,测量系统与上位机软件建立连接。点击“开始测量”按钮后,通过点击界面上的相应功能按键传递给测量软件一个触发信号,该触发信号通过对应的槽函数完成相应的动作。小型化相位噪声测量系

统展示界面如图 8 所示。

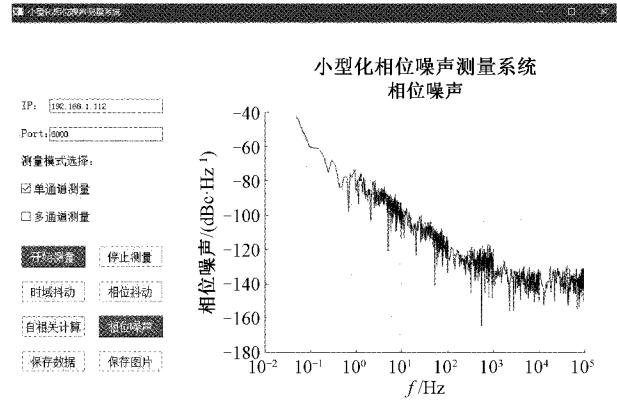


图 8 小型化相位噪声测量系统展示界面

4 实验结果及误差分析

4.1 实验结果

为了验证实验结果,选取 PN8010 相位噪声测量仪与本文设计的相位噪声测量系统进行互比实验。OCXO MV200 恒温晶体振荡器输出的 10 MHz 的信号作为待测信号,OCXO 8607 晶体振荡器输出的 10 MHz 信号经过 SMB100A 信号发生器 10 倍频作为参考信号。待测信号和参考信号输入本文的相位噪声测量系统,连接示意图如图 9 所示。

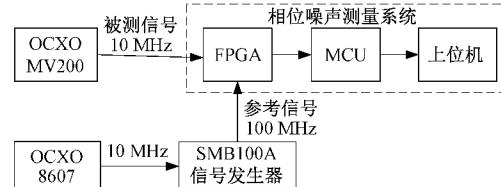


图 9 系统测量相位噪声连接示意图

系统输入参考信号和被测信号,FPGA 实现两信号时间差的高精度测量,MCU 将时间差序列上传至上位机软件,上位机软件完成相位噪声的计算和显示。小型化相位噪声测量系统对 OCXO MV200 相位噪声的测量结果如图 10 所示。本系统由于使用是 FPGA 内部自带的 12 bit ADC,系统的采样速率受到限制,分析的偏载频频率越高时,需要的采样频率越高,并且考虑到 MOS 的开关特性,因此经过综合测试后得到本系统相位噪声测量偏载频的有效范围为:1 Hz~100 kHz。从图 10 中可以看出本系统测得 OCXO MV200 恒温晶振在此偏载频范围内的相位噪声变化范围为:−81.5 dBc/Hz~−140.9 dBc/Hz。

利用 PN8010 相位噪声测量仪对被测信号 OCXO MV200 进行相位噪声测量并将该结果与本文设计系统的实验结果进行比对,来验证本测量方案的可行性。PN8010 的互比实验测试连接示意图如图 11 所示。

使用 PN8010 测量时,需要使用安装 WPN8000 上位机

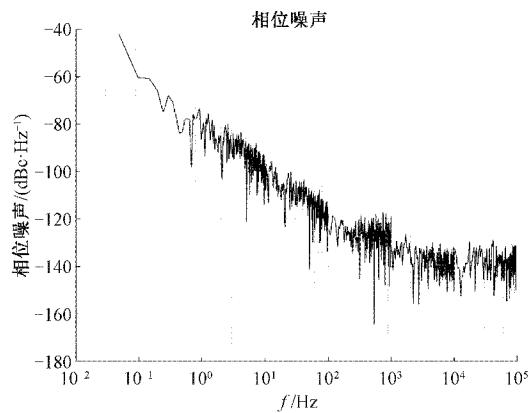


图 10 设计系统测量 OCXO 8607 相位噪声

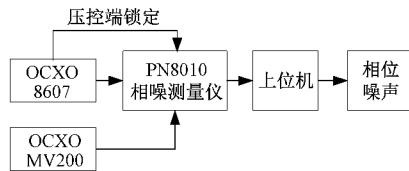


图 11 PN8010 互比实验连接示意图

软件的电脑来观察相位噪声的测量结果,通过上位机软件设置偏载频的测量范围为 1 Hz~1 MHz,在该偏载频范围内测得的相位噪声范围为:−83.2 dBc/Hz~−141.1 dBc/Hz。上位机软件的测试结果可以保存至电脑并且可以通过 USB 口导出。测量结果如图 12 所示。

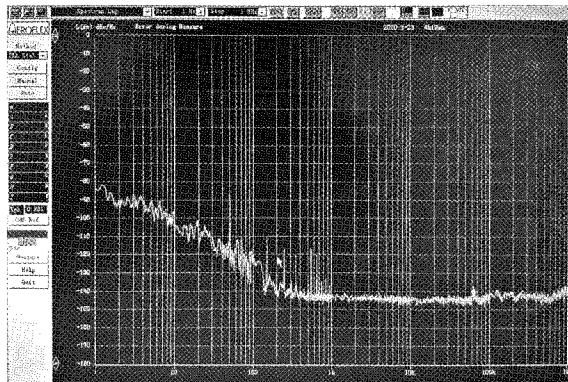


图 12 PN8010 测量 OCXO MV200 相位噪声

由于本文设计的相位噪声测量系统测试的偏载频范围是 1 Hz~100 kHz,将两种测试结果在此偏载频范围内进行对比,结果如表 1 所示。由表 1 可知,在测试偏载频范围内,本系统与 PN8010 相位噪声仪的测试结果一致性良好。

4.2 实验结果分析

1) 本文设计的互比实验能够正常进行相位噪声的测量,证明实验原理及过程的正确性。

2) 在相同的测试条件下,偏载频范围为 1 Hz~100 kHz 时,本系统的测试结果与 PN8010 相位噪声测量仪的测量结果误差在 5 dBc 以内,证明本系统可以在降低系统设计

表 1 测量 10 MHz 的 OCXO MV200 相位噪声互比实验

频偏/ Hz	PN8010 测试结果/ (dBc/Hz)	本系统测试结果/ (dBc/Hz)
1	−83.2	−81.5
10	−105.3	−103.7
100	−124.1	−120.4
1 k	−140.4	−136.7
10 k	−140.5	−138.3
100 k	−141.1	−140.9

复杂度和成本的情况下,保证系统的测量测试结果稳定可靠。

3) 本系统使用 FPGA 自带的 12 bit ADC,由于 ADC 量化位数的限制,使得系统在测量时不可避免的存在量化误差,提高 ADC 的位数可以有效减小量化误差,提高系统相位噪声测量的精度及测量的偏载频范围。

4) FPGA 控制 TVC 电路开关闸门时,系统容易受到外部电磁环境、电源噪声及系统内部各模块的噪声干扰,加强各模块信号间的屏蔽,减小电源干扰也是降低测量误差的有效办法。

5 结 论

综上所述,本文提出的将时间-电压转换模拟电路与以 FPGA 为核心的数字电路相结合的方法,不仅改善了模拟电路带来的测量误差,提升了测量速度,同时避免了复杂的频率转换电路,大大降低了系统设计难度和成本,可以有效应用于相位噪声检测。本文设计的测量方法是通过分析标称频率相同及标称频率不同的两信号间的相位时差序列的变化规律,将信号中固有的周期变化规律应用于相位噪声测量中,根据相位时差序列与相位噪声之间的转换关系,通过自相关算法和傅里叶变换的间接方式来计算相位噪声,这一点和传统的相位噪声测量方法是完全不同的。实验表明,系统的相位差测量精度可以达到 10^{-12} ,偏载频范围 1 Hz~100 kHz 时,与 PN8010 的相位噪声测量结果的误差在 5 dBc 以内。该系统具备体积小、功耗低、实时性高的特点,为相位噪声的测量带来了极大的便利。

参考文献

- [1] 刘鹏飞,崔玉娟,马昱超.脉冲调制信号相位噪声的测试方法[J].国外电子测量技术,2017,36(5):7-11.
- [2] 杜福鹏,赵广春,毕鹏.相位噪声比对方法和分析[J].国外电子测量技术,2013,32(4):22-24.
- [3] 宗惠庆.脉冲重复频率和脉宽对脉冲相噪影响分析[J].国外电子测量技术,2016,35(5):10-13.
- [4] ZHANG F, SHI J, PAN S. Wideband microwave phase noise measurement based on photonic-assisted I/Q mixing and digital phase demodulation[J]. Optics

- Express, 2017, 25(19): 22760-22768.
- [5] CÁRDENAS O A C, RUBIOLA E, FRIEDT J M, et al. Noise characterization of analog to digital converters for amplitude and phase noise measurements[J]. Review of Scientific Instruments, 2017, 88(6): 065108.
- [6] SHI J, ZHANG F, PAN S. Phase noise measurement of RF signals by photonic time delay and digital phase demodulation[J]. IEEE Transactions on Microwave Theory and Techniques, 2018, 66(9): 4306-4315.
- [7] D'ARCO M, DE VITO L. A novel method for phase noise measurement based on cyclic complementary autocorrelation[J]. IEEE Transactions on Instrumentation and Measurement, 2016, 65(12): 2685-2692.
- [8] 李智奇,周渭,张雪萍,等.相位差群变化规律下相位噪声测量技术[J].西安电子科技大学学报,2013,40(4): 114-118.
- [9] 姜志健,庄建军,陈旭东,等.基于FPGA的高精度频率计的设计与实现[J].电子测量技术,2017,40(5): 41-46.
- [10] 张松,李筠.FPGA 的模块化设计方法[J].电子测量与仪器学报,2014,28(5):560-565.
- [11] LUO J, LIU Y, LI J, et al. A low voltage and low power 10-bit non-binary 2b/cycle time and voltage based SAR ADC[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2019, 67 (4): 1136-1148.
- [12] 张廷锋,许少衡.一种基于电容充放电的时间间隔测量方法[J].国外电子测量技术,2011,30(11):30-32,35.
- [13] TOSICUL W M, BHUVANESHWARI M S, RAGHAVENDRA M R, et al. Phase noise impact on the short-term frequency stability of a frequency source[J]. IETE Journal of Research, 2020: 1-12.
- [14] 邱渡裕,田书林,谭峰,等.基于有载品质因数的低抖动时钟电路研究[J].仪器仪表学报,2015, 36 (7): 1584-1591.
- [15] ZHANG F, GUO C, ZHAI Y, et al. A noise-robust multi-intensity phase retrieval method based on structural patch decomposition[J]. Journal of Optics, 2020, 22(7): 075706.
- [16] 何国军,李荣宽.差分环形振动器的相位噪声与时间抖动研究[J].微电子学,2015,45(3):324-327.
- [17] LEIBOVICH N, DECHANT A, LUTZ E, et al. Aging Wiener-Khinchin theorem and critical exponents of $1/f^{\alpha}$ noise[J]. Physical Review E, 2016, 94(5): 052130.

作者简介

曲鑫,硕士研究生,主要研究方向为时间频率测量、单片机与嵌入式系统设计、信息与通信等。

E-mail:1124836509@qq.com

屈八一,博士,副教授,硕士生导师,主要研究方向为时间频率测量与控制领域及频率标准领域等。

E-mail:404182049@qq.com