

DOI:10.19651/j.cnki.emt.2106173

基于FPGA的多路信号源的设计与实现^{*}

冯宇航 任勇峰 刘东海

(中北大学 仪器科学与动态测试教育部重点实验室 电子测试技术国家重点实验室 太原 030051)

摘要: 针对目前多路信号源 DA 转换及其调理电路的复杂性问题,结合测试系统对于模拟信号源的需求,设计了一种基于 FPGA 和 PCI 总线的多路模拟信号源。信号源包含 23 路 0~28 V 可调模拟电压和 1 路 100 V 直流模拟电压。该板卡以 FPGA 作为系统控制器,PCI9054 作为 PCI 总线协议芯片,100 V 模拟电压通过升压芯片 LM5022 产生,并通过 NAIS 公司的光 MOS 继电器 AQY277A 来控制输出;23 路 0~28 V 可调模拟电压通过 6 片四通道 DA 转换芯片 AD5504 进行 DA 转换。最后经过上位机标定系数,辅助提高输出电压精度。并与上位机配合测试得到大量数据,验证了该板卡可以可靠输出所需电压,稳定性高,满足设计要求。

关键词: PCI; 模拟信号源; LM5022; AD5504

中图分类号: TN911 文献标识码: A 国家标准学科分类代码: 510.50

Design and implementation of multichannel signal source based on FPGA

Feng Yuhang Ren Yongfeng Liu Donghai

(Science and Technology on Electronic Test and Measurement Laboratory, Key Laboratory of Instrumentation Science and Dynamic Measurement, Ministry of Education, North University of China, Taiyuan 030051, China)

Abstract: Aiming at the complexity of current DA conversion and its conditioning circuit of multichannel signal source, combined with the requirements for analog signal sources, a multichannel analog signal source based on FPGA and PCI bus is designed. The board takes FPGA as the system controller, PCI9054 as PCI bus protocol chip, 100 V analog voltage is generated by boost chip LM5022, and the output is controlled by AQY277A optical MOS relay of NAIS company; 23 channels of 0~28 V adjustable analog voltage are converted by 6 four channel DA conversion chip AD5504. Finally, the calibration coefficient of the upper computer is used to improve the accuracy of output voltage. The results show that the board can output the voltage reliably, and the stability is high, and meets the design requirements.

Keywords: PCI; analog signal source; LM5022; AD5504

0 引言

随着电子测量技术发展日益迅速,越来越的成果应用在航天领域,各种设备的测试板卡也逐渐完善起来,满足航天系统所需的多功能性、通用性和可靠性。在飞行器系统中,需要采用测量和采集系统对飞行器的各工作状态和参数进行实时检测并采集^[1]。为保证测量系统的性能,需模拟飞行器的各种参数对测量系统的功能进行测试。

目前,信号产生主要由自激振荡器和 DDS 技术为主。其中 LC 和 RC 振荡器所产生信号的频率稳定性、精准性难以满足尖端设备的需求。DDS 技术有着分辨率高、带宽切换速率快、集成度高等优势。但 DDS 芯片只能输出单路波形,对于多路信号输出时,则会所产生的庞大数据占用

FPGA 的大量资源^[2]。为实现 100 V 模拟电压和 0~28 V 可调电压的输出,本文设计了基于 FPGA 和 PCI 背板的多通道高精度信源卡,可实现 23 路可调直流电压的输出,还有 1 路 100 V 模拟直流电压的输出。采用插卡式的设计,且低功耗,高集成,可满足测量系统的自检要求^[3]。

1 总体设计方案

模拟量信号源板卡分为几个模块进行设计,包括 FPGA 最小系统、电源模块、PCI9054 模块和信号源模块。其整体框图如图 1 所示。使用 6 片 4 通道的 AD5504 实现 23 通道的 0~28 V 可调模拟电压输出。为使 DA 芯片同步,6 片芯片共用时钟、数据、地址和 CLR 信号,而 6 片

收稿日期:2021-03-26

* 基金项目:国家重点研发计划(2018YFF01010500)项目资助

AD5504的SYNC和LDAC信号单独连接FPGA的不同引脚^[4]。采用LM5022升压DCDC产生100V电压并通过光MOS固态继电器来控制100V直流电压输出。采用33M的PCI总线与上位机进行通信,多路信号源的切换由FPGA内部寄存器进行控制^[5]。

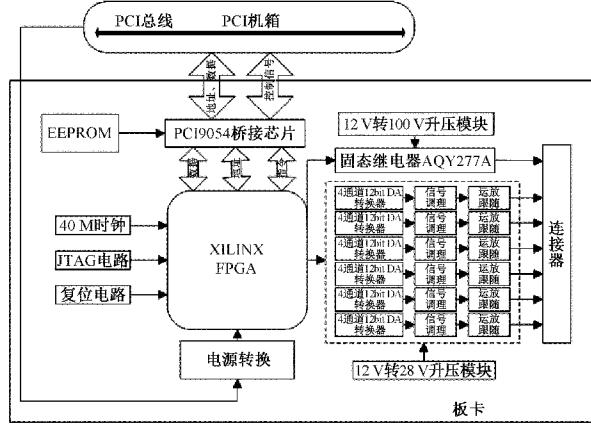


图1 系统整体框图

2 硬件电路设计

2.1 100 V 模拟电压输出设计

根据设计要求,需输出1路100V直流模拟电压,本设计采用12V转100V升压转换器LM5022产生100V电压,并通过控制光MOS固态继电器AQY277A的断开闭合来控制输出。

1) 100 V 驱动电压

本文采用的TI公司的升压DC-DC芯片LM5022,具有集成度高,电源转换效率高,功耗小,体积小的优点,其外围电路设计如图2所示。LM5022是一款适用于BOOST和SEPIC的高压,N沟道MOS控制器,内部包含60V启动稳压器^[6],能够在6~60V输入电压范围内工作。

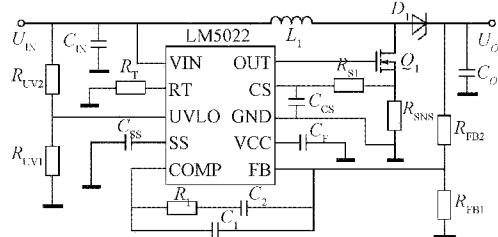


图2 LM5022外围电路图

输出电压 U_o 经过 R_{FB1} 与 R_{FB2} 分压后反馈至LM5022,然后通过控制MOS管的通断来达到升压的目的。当MOS管导通时,肖特基二极管 D_1 截止,电感 L_1 上的电流增加,电感储能,当MOS管断开时,电感开始放电, L_1 、 D_1 、 C_o 构成新的回路, C_o 两端电压升高,输出大于输入,达到升压目的。

MOS管的通断可通过设置 R_t 的阻值来设置PWM的工作频率,改变其脉宽来实现,通过调节MOS管的通断时

间来保证电压的稳定。要达到本文所需的12V输入,100V输出,需要对以下几个元器件进行选型:

(1) R_t 阻值的计算

R_t 阻值与电源芯片的开关频率有关,开关频率的选择要考虑电源的尺寸、转换效率,开关频率越高,开关损耗越大,但电源体积越小。因此需在系统效率与体积之间进行折中,本文选取的开关频率为400kHz,可计算出 R_t 的阻值为56.2kΩ。

$$R_t = \frac{1 - 8 \times 10^{-8} \times f_s}{f_s \times 5.77 \times 10^{-11}} = 56.2 \text{ k}\Omega \quad (1)$$

(2) 肖特基二极管的选型

本电路中的二极管用于在MOS管断开的情况下构成持续回路,肖特基二极管的功耗更低,效率更高,再选取时,反向耐压值一般要大于输入电压值的1.25倍。本文选取的二极管为CMH2-60M,耐压值为60V。

(3) 升压电感的选取

电感在BOOST变换器中为储能器件,它决定了MOS管断开时流向负载的电流,因此,此电感的选取是整个电源电路设计的关键。在选择电感值时,对于CCM升压转换器,电感应选取纹波电流 ΔI_L 为平均电感电流 I_L 的30%到50%之间,在本次设计中首先计算占空比 D 。

$$D = \frac{V_o - V_{IN} + V_D}{V_o + V_D} \quad (2)$$

其次,计算在12V输入条件下的平均电感器电流,其中 I_o 为平均输出电流。

$$I_L = I_o / (1 - D) \quad (3)$$

选取 $\Delta I_L = 0.4 I_L$,确定电感纹波电流。

与开关频率一样,电感也是尺寸和成本之间的权衡,大电感意味着低的输入纹波电流,但由于电感器在关断时间内连接至输出,因此需要减小输出纹波电压^[13]。这就需要在输入电压的极限条件下计算最小电感。

$$L_1 = \frac{V_{IN} \times D}{f_s \times \Delta I_L} \quad (4)$$

为确保升压调节器在CCM中工作,需要使用式(5),找到所需的最小电感。

$$L_2 = \frac{V_{IN} \times D \times (1 - D)}{f_s \times I_o} \quad (5)$$

通过以上公式可计算出输入为12V时,选取标称值为15μH,纹波电流为1.68AP-P的电感。

(4) R_{UV1} 和 R_{UV2} 的计算

芯片中的UVLO可以对电感和MOS管进行保护,其阈值通过 R_{UV1} 和 R_{UV2} 分压来改变。可将 R_{UV2} 定为10kΩ,通过公式得到 R_{UV1} 为1.5kΩ。

$$R_{UV2} = \frac{[(U_{IN} - 1.25) \times R_{UV1}]}{1.25} \quad (6)$$

(5) R_{FB1} 和 R_{FB2} 的计算

R_{FB1} 的电压为反馈电压,大小恒定,输出电压的大小由

R_{FB1} 和 R_{FB2} 分压来确定:

$$U_o = 1.25 \times \left(1 + \frac{R_{FB2}}{R_{FB1}}\right) \quad (7)$$

2) 光 MOS 固态继电器

光 MOS 继电器 AQY277A 推荐工作条件为: 输入电流 5~10 mA, 输出最大耐电压 200 V, 输出最大电流 1.3 A, 动作时间平均值为 2.57 ms(最大值为 10 ms), 复位时间平均值为 0.1 ms(最大值为 3 ms), 输出导通电阻平均值为 0.7 Ω(最大值为 1.1 Ω), 最大通断频率 0.5 次/s, 满足使用要求。接口电路图如图 3 所示。

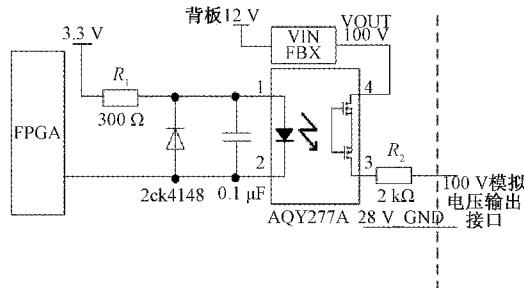


图 3 100 V 模拟电压输出接口

2.2 0~28 V 可调模拟电压源设计

本设计需实现 23 路 0~28 V 可调模拟电压输出, 经调研多种 DA 芯片, 选择 ADI 公司的 AD5504 作为 DA 转换器。接口电路如图 4 所示。AD5504 是一个分辨率为 12 bit 的四通道数模转换器, 在单个封装中包含 4 个 DAC, 4 个输出放大器和一个精密基准电压源^[7], 10~62 V 单电源供电, 通过 R_SEL 引脚选择 DAC 输出电压范围, 如果 R_SEL 保持高电平, 则 DAC 输出范围为 0~30 V; 如果 R_SEL 保持低电平, 则为 0~60 V, 且其工作温度在 -40 °C~150 °C, 满足实验条件。与传统的 DA 转换需要配合模拟开关才能实现多路 DA 转换不同, 它通过芯片内部的控制寄存器来实现 4 通道模拟量的输出, 简化电路的同时, 也大大降低了噪声干扰。其内部 DAC 通道的架构确保了 DAC 单调性^[8]。因为 DAC 架构可提供固定电压输出范围为 0~30 V 或 0~60 V, 用户应将 VDD 至少设置为 30.5 V 或 60.5 V。输出电压由输入 DAC 的二进制码决定:

$$V_{OUT} = \frac{D}{4096} \times Range \quad (8)$$

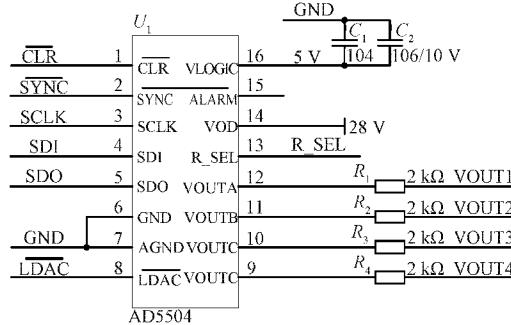


图 4 AD5504 接口图

根据芯片资料, AD5504 输出 28 V, 至少需要 28.5 V 的电压供电, 采用 ADI 公司的 ADP1613 芯片可实现 20 V 供电, 通过更改外部电路, 可实现更高的电压输出。ADP1613 是一款集成功率开关的升压电源芯片, 供电电源低至 2.5 V, 但可提供 20 V 电压和 150 mA 电流。输出为 30 V 的电路如图 5 所示。

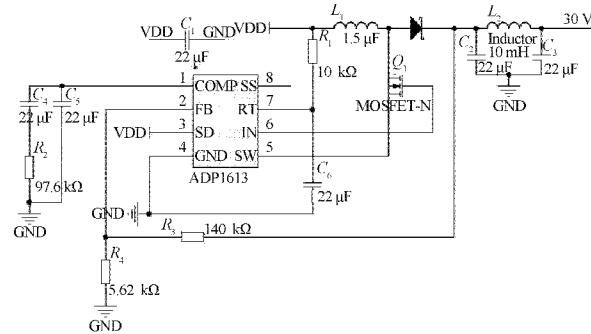


图 5 30 V 升压供电模块

3 系统软件设计

3.1 PCI 接口逻辑设计

PCI 接口的主要任务为指令的下传和数据的接收, 考虑操作难易度和传输速度, 选择采用突发模式对数据进行上传, 而命令下发则采用单周期访问模式^[9]。为了保证指令下发和数据接收的准确性, 将板卡收到的指令再反馈给上位机进行指令确认, 并对指令及数据交互的地址进行约定, 如表 1 所示。

表 1 地址分配关系表

| 地址 | 功能描述 |
|---------------|---------------------------------|
| 0x0010 | 用于上位机指令下发, FPGA 从该地址获取指令。 |
| 0x0020 | 上位机从该地址获取 FPGA 指令确认信息。 |
| 0x0030 | 上位机从该地址获取是否可以突发读取 2 kByte 数据标识。 |
| 0x1000~0x1800 | 上位机从该地址范围读取上传数据。 |

状态机流程如图 6 所示。

读写操作为 PCI 总线首先通过 Lhold 申请本地总线来获得总线控制权, 本地总线将 Lholda 拉高响应总线申请, FPGA 内部从 S0 开始, 循环判断 ADS 的状态, ADS 低电平有效。当上位机无动作时, ADS 为高, 当总线有指令下传时, ADS 拉低, 开始启动单周期访问模式, Blast 被拉低, 此时判断 LW/R 信号来判断该访问过程为 target 读操作还是写操作, 当 LW/R 为 1 时进行写访问, 即从上位机向下传输指令。上位机将指令写入约定地址并结束访问, 回到 S0 状态, 同时上位机从约定好的指令确认地址获取指令

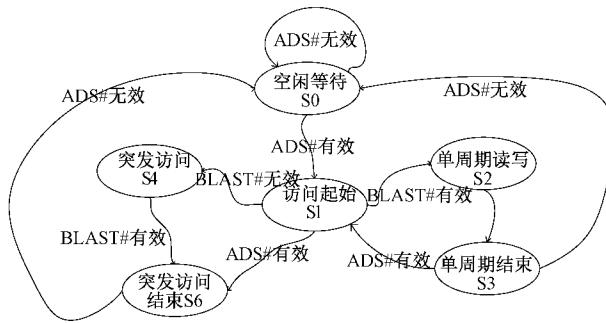


图6 单一周期和突发传输状态机

并与下发指令进行比对保证指令下发的准确性。若下发指令为上传数据指令,则PCI总线启动target读,上位机对地址位0X0030中的半满信号进行判断,如果为半满信号,则启动数据突发上传^[10]。上位机一次性取2kB的数据。如果数据没有准备好,上位机需反复判断该半满信号。突发访问结束后,状态机返回至S0状态,准备下一轮的单周期访问。

3.2 信号源逻辑设计

本设计输出两种形式的电压源,将两种电压源24路分别设置对应的寄存器地址和控制字。设备上电后,首先发送自检信息,确认设备工作正常,然后将信源卡号、通道号、幅值信息打包发送给背板,背板对该命令进行解析,信号源模块根据收到的上位机指令,控制对应通道输出电压^[11]。100V电压由继电器控制,输出100V电压时只需控制继电器的2脚拉低,使二极管导通即可。对于0~28V可调电压,其模拟信号输出值通过上位机进行设置,所采用的DA转换器AD5504使用三线串行接口^[12],串行数据通过SDI引脚输入16bit控制字至移位寄存器。表2为AD5504控制字格式,其输入移位寄存器为16bit位宽,包含一个读写控制位,3bit地址位和12bit DAC数据位,第15bit为读写控制位,R/W为1则为读模式,为0为写模式。DB14-DB12为地址位,用于输入寄存器的选择,若A2A1A0为111,则为控制寄存器。DB11-DB0为数据位。

表2 寄存器输入bit格式

| DB15 | DB14 | DB13 | DB12 | DB11-DB0 |
|------|------|------|------|----------|
| R/W | A2 | A1 | A0 | DATA |

SCLK为串行时钟信号,最高支持16.667MHz。SYNC为帧同步信号,空闲时该信号为低电平,在每次数据写入操作之前,需要将该信号拉高20ns,在该信号的下降沿启动写操作。在时钟的上升沿将数据通过SDI引脚依次写入AD5504内部的移位寄存器中。图7为写操作时序图。系统上电以后,上位机下发启动信号源指令,设定值被写入FPGA内部的寄存器中,模拟量信号源模块调用内部寄存器中的数据^[13],当LDAC有效时将得到的通道地址和对应的数据缓存到相应的寄存器中,当LDAC无效时输出信号。

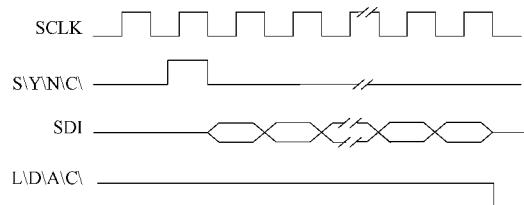


图7 写操作时序图

输入寄存器三位地址位对应的功能如表3所示。

表3 地址位定义

| A2 | A1 | A0 | 功能 |
|----|----|----|-------------|
| 0 | 0 | 1 | A通道输入寄存器 |
| 0 | 1 | 0 | B通道输入寄存器 |
| 0 | 1 | 1 | C通道输入寄存器 |
| 1 | 0 | 0 | D通道输入寄存器 |
| 1 | 0 | 1 | 数据写入四个通道寄存器 |
| 1 | 1 | 1 | 控制寄存器 |

4 实验结果

4.1 PCI接口通信调试仿真

PCI接口通信模块实现板卡与上位机之间的数据指令交互,采用单一周期访问和突发读数结合的数据访问形式,单一周期读写访问对命令进行下发、确认及判断半满标志位,突发访问模式完成数据的上传^[14]。采用ChipScope软件进行在线调试。单一周期读时序图如图8所示。

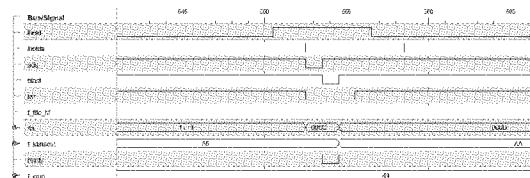


图8 单一周期读操作时序图

突发访问模式如图9所示。

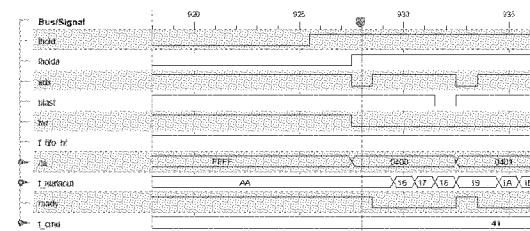


图9 突发取数时序图

4.2 多通道信号源验证

将信号源每路波形的设置参数通过上位机进行配置,通过参数设置可对信号源的幅值进行设置并生成通道^[15]。由于电阻本身有1%的误差,芯片本身也存在一定的误差,为将信号源精度提高到更高,本文采用上位机辅助修正的

方式^[16],对直流量信号进行标定,其基本依据为最小二乘法。令输入数字量为 Y,DA 转换值为 X,则 $Y=AX+B$ 。统计几组数据并使用 Origin 进行绘图求解线性系数 A、B,图 10 为使用 Origin 计算标定系数的过程。

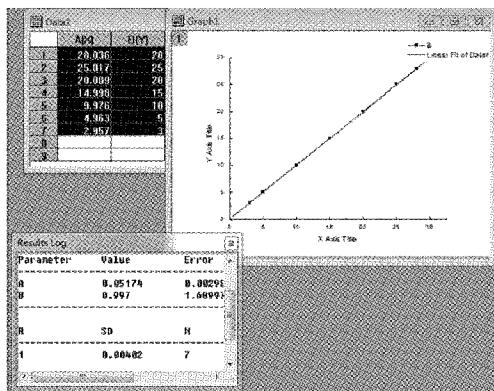


图 10 Origin 求解线性系数

在上位机设置发送 28 V 直流量,并用示波器进行波形显示,测量值为 28.036 V,由图 11 可以看出该直流电压输出平滑,无过冲现象,达到输出要求。

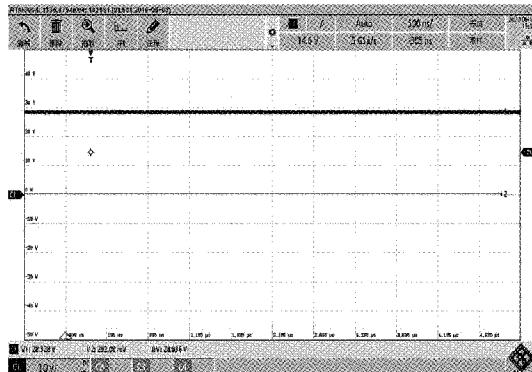


图 11 28 V 模拟电压输出

5 结 论

本文设计了基于 FPGA 和 PCI 总线的多通道信源卡,采用 AD5504 结合上位机配置实现了 23 路 0~28 V 可调直流电压的输出,简化了调理、运放跟随、放大的过程,并通过继电器控制实现了 100 V 模拟电压输出。实验结果表明,该信源卡输出的电压稳定性好,失真小,已成功应用于某等效器系统中,具有较高的使用价值。但本设计只局限于满足任务需求,没有对信号源产生多种信号的波形进行探索。可利用计算机软件编程,驱动 AD5504 重塑多样式波形,如正弦波、方波、三角波、锯齿波等,充分扩展信源波形多样性,满足更加多样复杂的测试需求,使其在航天领域具有更广泛的应用。

参考文献

- [1] 樊刘华,彭旭锋,张跃林,等. 基于双通信接口的多通道信号源设计[J]. 电子器件, 2017, 40(4): 833-837.
- [2] 杨建华. 基于 FPGA 和 DDS 技术的多通道信号源设计[J]. 计算机与数字工程, 2017, 45(8): 1656-1659, 1664.
- [3] 张嘉璐,段俊萍,王淑琴. 基于 PCI 总线的测控等效器的设计与实现[J]. 电子测量技术, 2020, 43(16): 114-118.
- [4] 马睿,张会新,翟成瑞. 一种遥测系统中信号源的设计[J]. 计算机测量与控制, 2014, 22(11): 3801-3803.
- [5] 刘建梁,沈三民,关咏梅,等. 基于 FPGA 和 AD768 的精密程控直流信号源设计[J]. 计算机测量与控制, 2015, 23(3): 1055-1057.
- [6] 刘永春,齐善东,刘海涛,等. 柴油机电控喷油器高压驱动电源的设计[J]. 汽车电器, 2015(9): 26-29.
- [7] 张昊. 基于 PCI 总线的外系统等效器的设计与实现[D]. 太原: 中北大学, 2014.
- [8] 黄江鹏,崔永俊,基于 FPGA 和 AD5628 多通道信号源的设计与实现[J]. 电视技术, 2014, 38(5): 62-65.
- [9] 安震,张会新,卢一男,等. 基于 PCI 总线与 FPGA 多通道模拟信号源的系统设计[J]. 计算机测量与控制, 2012, 20(9): 2558-2560.
- [10] 徐从裕,杨雅茹,胡宗久,等. 双 A/D 采样的跨尺度光栅微纳测量算法与实现[J]. 电子测量与仪器学报, 2019, 33(3): 8-14.
- [11] 张雨,王钢,裴君妍. 多通道切换式阵列一致性测试系统设计[J]. 电子测量技术, 2020, 43(8): 169-174.
- [12] 王红亮,黄洋文. 基于 FPGA 的可程控多路信号源设计[J]. 火力与指挥控制, 2010, 35(6): 97-99.
- [13] 赵呈恺,甄国涌,焦新泉. 基于 FPGA 和 AD768 的高精度多路信号源设计[J]. 机械工程与自动化, 2010(1): 139-141.
- [14] 王耀,郑恩明,范锡汶,等. 一种基于功放幅频特性的信号源设计方法[J]. 国外电子测量技术, 2019, 38(2): 41-45.
- [15] 付强,景博,何鹏举,等. 动态信号源数目盲估计方法研究[J]. 仪器仪表学报, 2020, 41(4): 119-128.
- [16] ANALOG D. The datasheet of AD5504 designer[DB/OL]. <https://www.analog.com/cn/products/ad5504.html>, 2012.

作者简介

冯宇航,中北大学仪器仪表工程在读研究生,主要研究方向为电路与系统设计。

E-mail: 1204328039@qq.com

任勇峰(通信作者),博士,教授,主要研究方向为测试计量技术及仪器、电路与系统。

E-mail: renyongfeng@nuc.edu.cn